



## LED 控制驱动电路

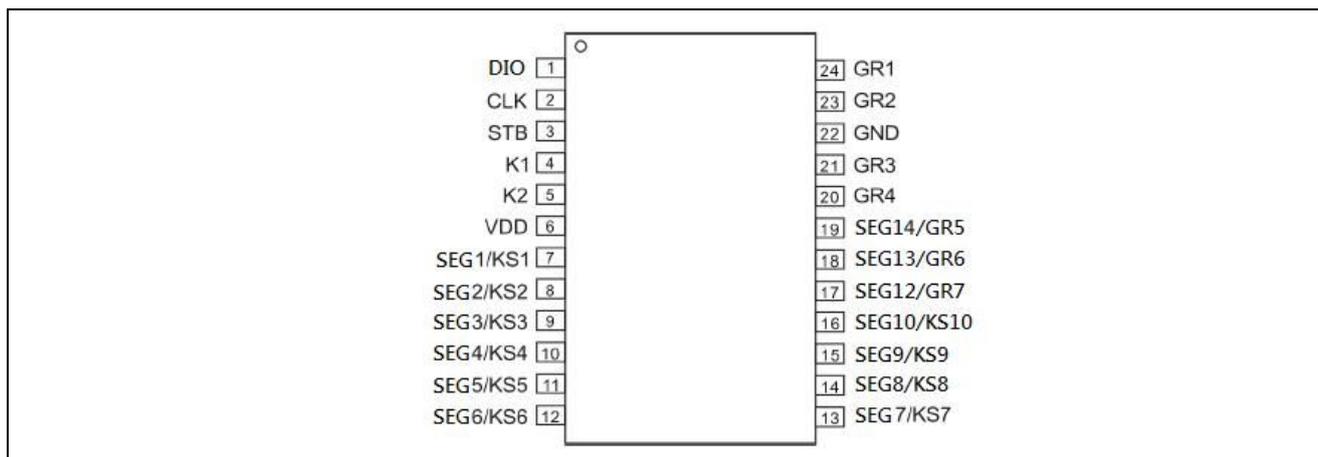
### 概述

VK1668 是 1/5~1/8 占空比的 LED 显示控制驱动电路。由 10 根段输出、4 根栅输出、3 根段/栅输出，1 个显示存储器、控制电路、键扫描电路组成了一个高可靠性的单片机外围 LED 驱动电路。串行数据通过 4 线串行接口输入到 VK1668 采用 SOP24 的封装形式。

### 功能特点

- CMOS 工艺
- 低功耗
- 多种显示模式：设置选择段和位的个数（4~7 位，10~13 段）
- 键扫描：10×2 的矩阵
- 8 个层次的亮度调节电路
- 4 线串行接口
- 内置 RC 振荡
- 封装形式为 SOP24

### 管脚排列图



### 管脚说明

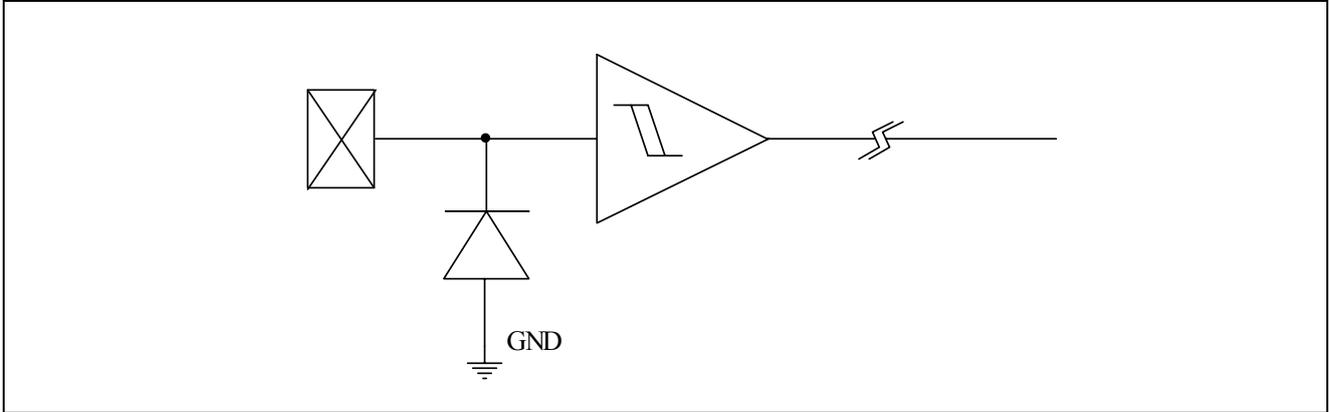
序号	管脚名称	I/O	功能描述
1	DI/O	I/O	数据输入输出端口（N 沟道开漏），在时钟下降沿输出串行数据，在时钟上升沿输入串行数据。
2	CLK	I	时钟输入端口，在上升沿时读入串行数据，而在下降沿时则输出数据。
3	STB	I	串行接口滤波，在 STB 下降沿输入的数据作为命令。（外部下拉电阻）
4, 5	K1~K2	I	键输入数据端口，输入到这些端口上的数据被锁存在显示周期的末端
22	GND	—	接地脚。
7~16	SG1/KS1~ SG10/KS10	O	段输出端口（P 沟道开漏），也可以当作键扫描的输入。
17, 18, 19	SG12/GR7~ SG14/GR5	O	段/栅输出端口。
6	VDD	—	电源。
24 23, 21, 20	GR4~GR1	O	栅输出端口。



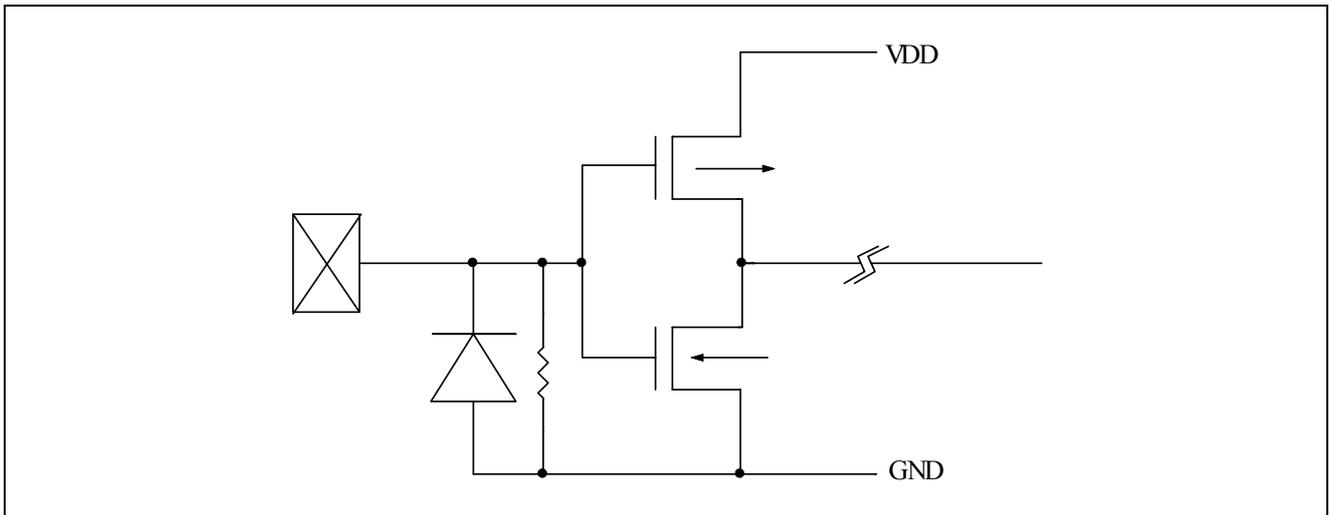
### 输入/输出配置

逻辑部分的输入/输出示意图如下所示。

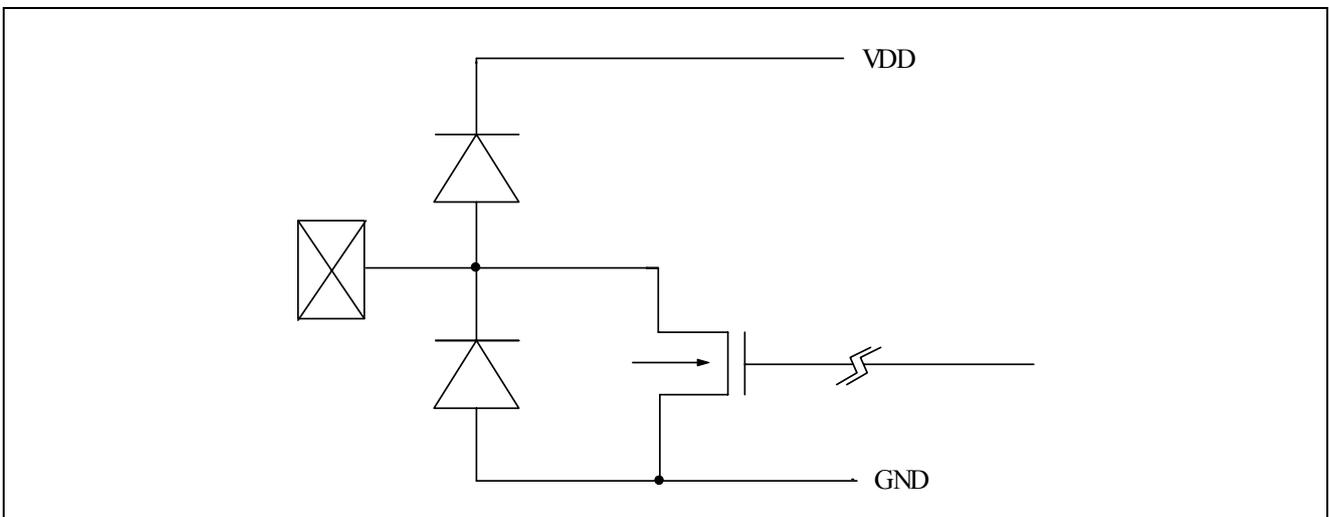
#### 1. 输入端口: CLK, STB&DIN



#### 2. 输入端口: K1~K2

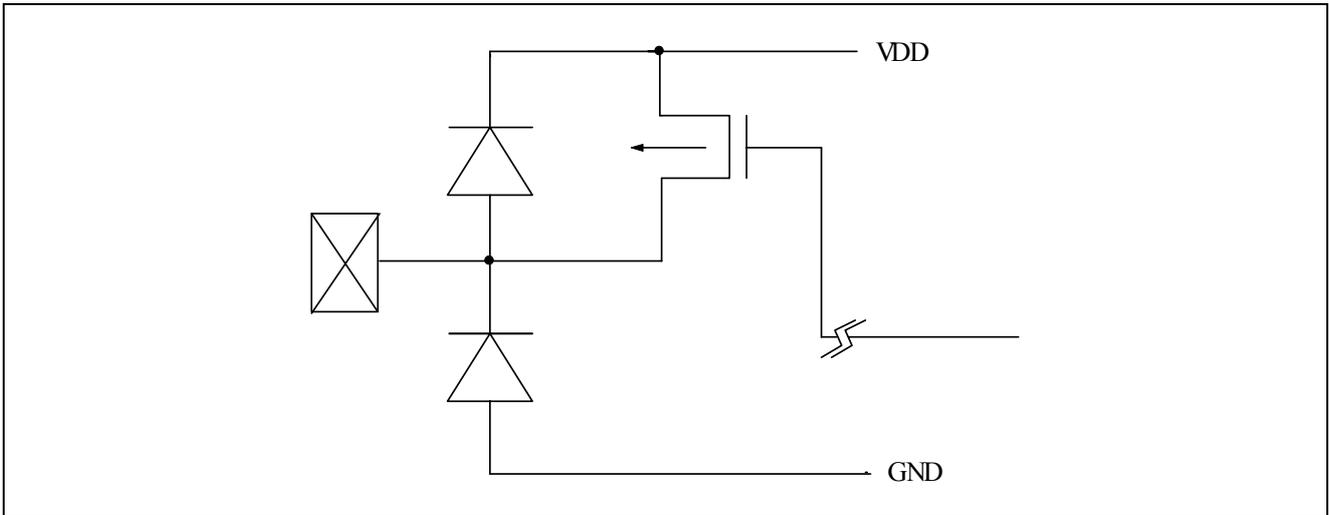


#### 3. 输出端口: DOUT, GR1~GR4

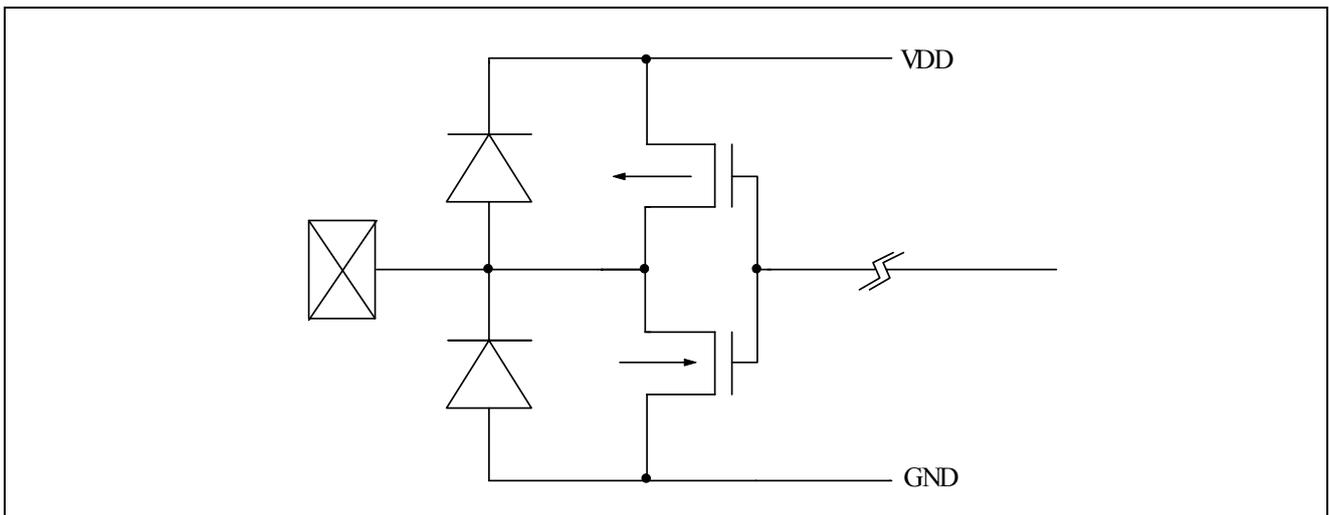




4. 输出端口: SG1~SG10

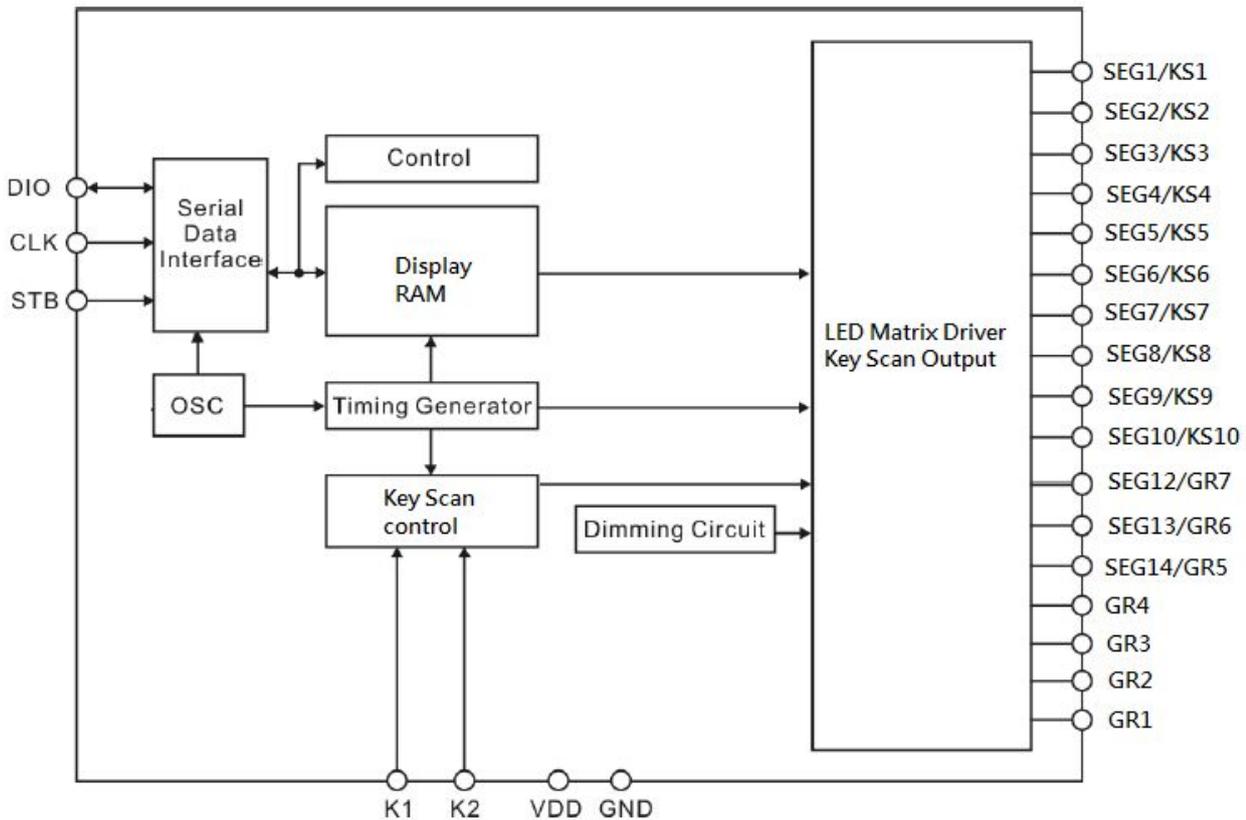


5. SG14/GR5, SG13/GR6 和 SG12/GR7





功能框图



功能说明

命令

在 STB 端口的状态由高变低后，由 DIN 端口输入命令的第一个字节 (b0~b7)。假如数据或命令在传输时由于某些原因 STB 端口被设为高，则串行通讯被初始化，正在输入的数据/命令被视为无效。

命令 1: 显示模式设置命令

VK1668 提供了如下所示的两种显示模式设置：一条命令是在 STB 端口的状态由高变低后经由 DIN 端口输入 VK1668 的第一个字节 (b0~b7)。对于这些命令来说，第 3 位至第 6 位 (b2~b5) 被忽略，第 7 位和第 8 位 (b6~b7) 为 0。

显示模式设置命令决定了所用到的段、栅数 (4~7 位, 10~13 段)。必须执行一条显示命令来使显示继续。如果选择了相同的模式设置，命令不执行，所以就没有显示。

当电源上电时，选择 10 段×7 位的模式。

MSB						LSB	
0	0	—	—	—	—	b1	b0

b2~b5 不赋值

显示模式设置:

b1 为 0,b0 为 0: 13 段×4 位

b1 为 0,b0 为 1: 12 段×5 位

b1 为 1,b0 为 0: 11 段×6 位

b1 为 1,b0 为 1: 10 段×7 位



**命令 2: 数据设置命令**

数据设置命令是执行 VK1668 的数据读写的。该命令的第 5 位和第 6 位 (b4, b5) 被忽略, 第 8 位 (b7) 设为 0, 第 7 位 (b6) 设为 1。

当电源上电时, 第 4 位至第 1 位 (b3~b0) 应设为 0。

MSB				LSB			
0	1	—	—	b3	b2	b1	b0

b4, b5 不赋值

模式设置:

b3 为 0: 通常的工作模式

b3 为 1: 测试模式

地址增量模式设置 (显示模式):

b2 为 0: 数据写入后的增量地址

b2 为 1: 地址不变

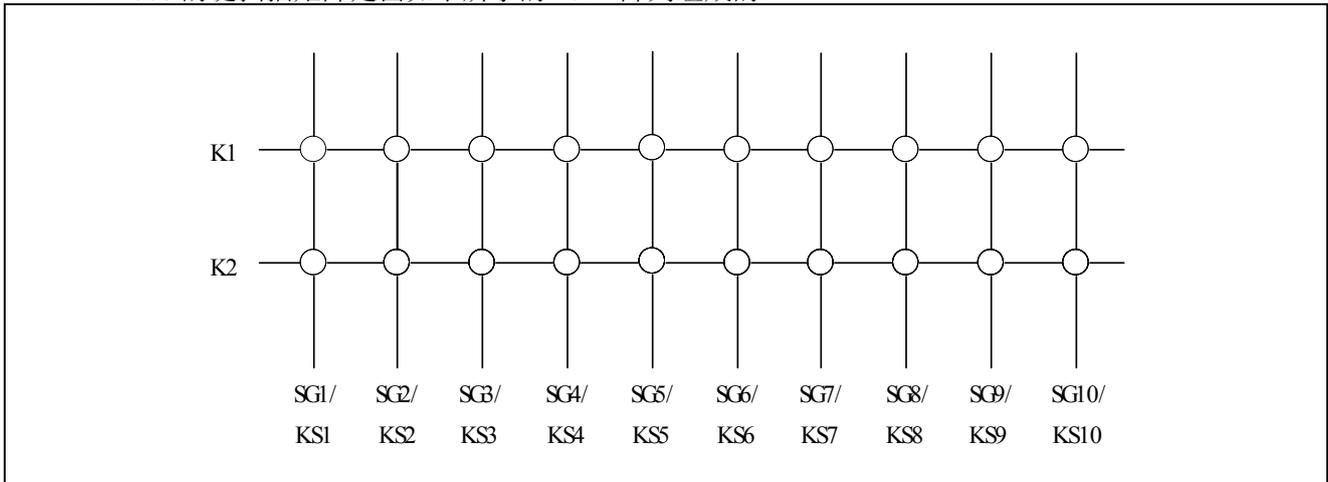
数据读写模式设置:

b1 为 0, b0 为 0: 写数据到显示模式

b1 为 1, b0 为 0: 读键扫描数据

**VK1668 的键扫描矩阵和键扫描输入数据储存 RAM**

VK1668 的键扫描矩阵是由如下所示的 10×2 阵列组成的:



每一个键扫描输入的数据存储方式如下, 通过 READ 命令从最高位被读出。当数据最高位 (b0) 被读出时, 下一个数据的最低位 (b7) 被读出。

<b>K1.....K2</b>	<b>K1.....K2</b>		读出 顺序 ↓
SG1/KS1	SG2/KS2	x	
SG3/KS3	SG4/KS4	x	
SG5/KS5	SG6/KS6	x	
SG7/KS7	SG8/KS8	x	
SG9/KS9	SG10/KS10	x	
b0.....b1	b3.....b4	b5.....b7	

注释: b5~b7 无定义。



**命令 3：地址设置命令**

地址设置命令是用于设置显示存储器地址的。如果地址是 00H~0DH，那么该地址有效。如果地址是 0EH 或是更高的地址，则数据无效除非再次设定正确的地址。当电源上电时，地址为 00H。  
请参考以下图表。

MSB				LSB			
1	1	—	—	b3	b2	b1	b0

b4、b5 不赋值

b0 到 b3 地址为 00H~0DH

**显示模式和 RAM 地址**

显示 RAM 存储器通过串行接口从外部器件输入数据到 VK1668。VK1668 的 RAM 地址如下所示（8 位单元）。

SG1.....SG4	SG5.....SG8	SG9.....SG12	SG13.....SG14	
00H <sub>L</sub>	00H <sub>U</sub>	01H <sub>L</sub>	01H <sub>U</sub>	DIG1
02H <sub>L</sub>	02H <sub>U</sub>	03H <sub>L</sub>	03H <sub>U</sub>	DIG2
04H <sub>L</sub>	04H <sub>U</sub>	05H <sub>L</sub>	05H <sub>U</sub>	DIG3
06H <sub>L</sub>	06H <sub>U</sub>	07H <sub>L</sub>	07H <sub>U</sub>	DIG4
08H <sub>L</sub>	08H <sub>U</sub>	09H <sub>L</sub>	09H <sub>U</sub>	DIG5
0AH <sub>L</sub>	0AH <sub>U</sub>	0BH <sub>L</sub>	0BH <sub>U</sub>	DIG6
0CH <sub>L</sub>	0CH <sub>U</sub>	0DH <sub>L</sub>	0DH <sub>U</sub>	DIG7

b0.....b3	b4.....b7
xxH <sub>L</sub>	xxH <sub>U</sub>
低 4 位	高 4 位

**命令 4：显示控制命令**

显示控制命令是控制显示开关的，也可以用来设置脉宽。请参考下表。当电源上电时，设定 1/16 的脉宽信号并且显示关闭（键扫描停止）。

MSB				LSB			
1	0	—	—	b3	b2	b1	b0

b4、b5 不赋值

显示设置：

b3 为 0：显示关闭（键扫描继续）

b3 为 1：显示开启

调光等级设置：

000：脉宽=1/16

001：脉宽=2/16

010：脉宽=4/16

011：脉宽=10/16

100：脉宽=11/16

101：脉宽=12/16

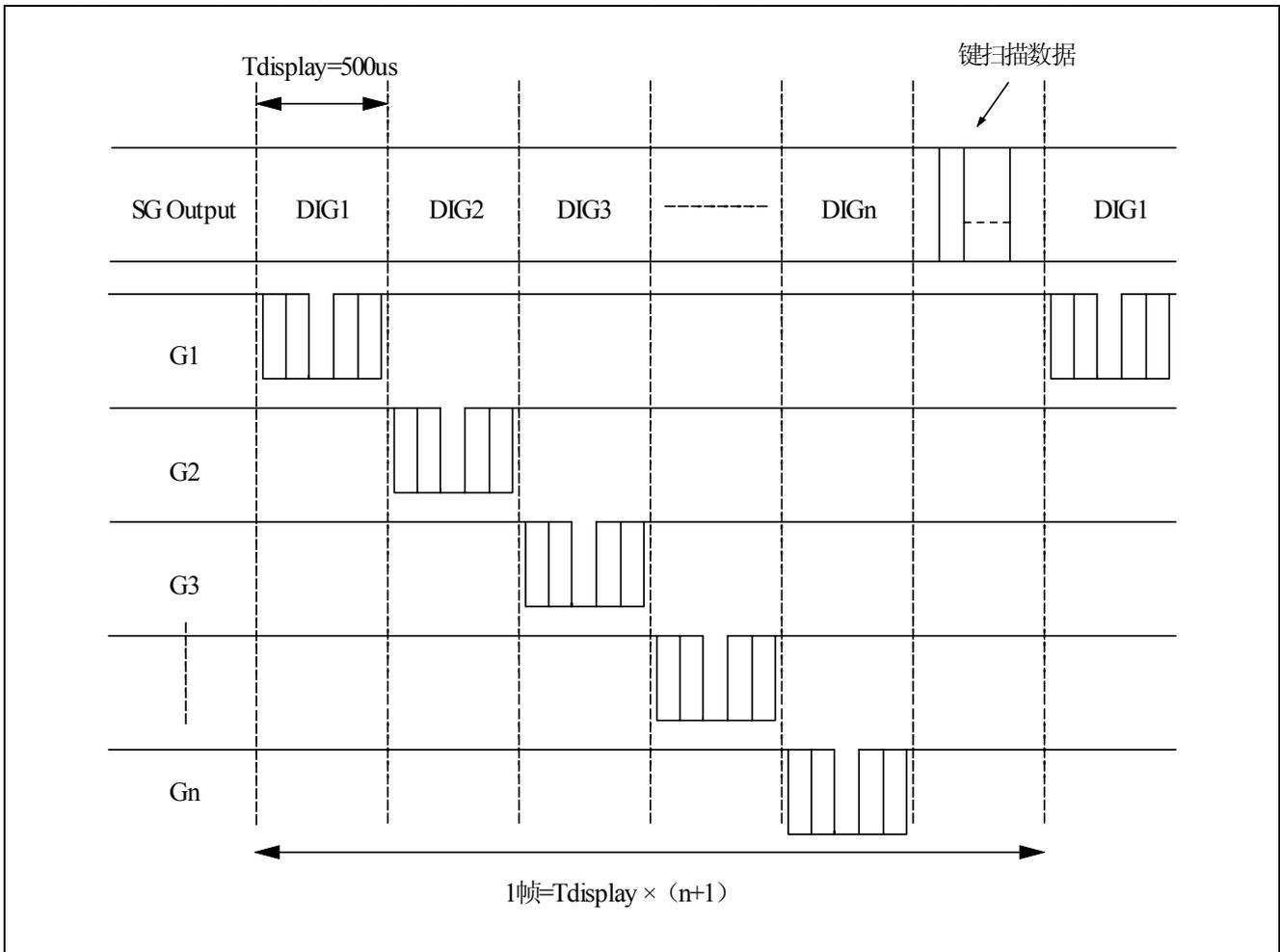
110：脉宽=13/16

111：脉宽=14/16



### 扫描和显示时序

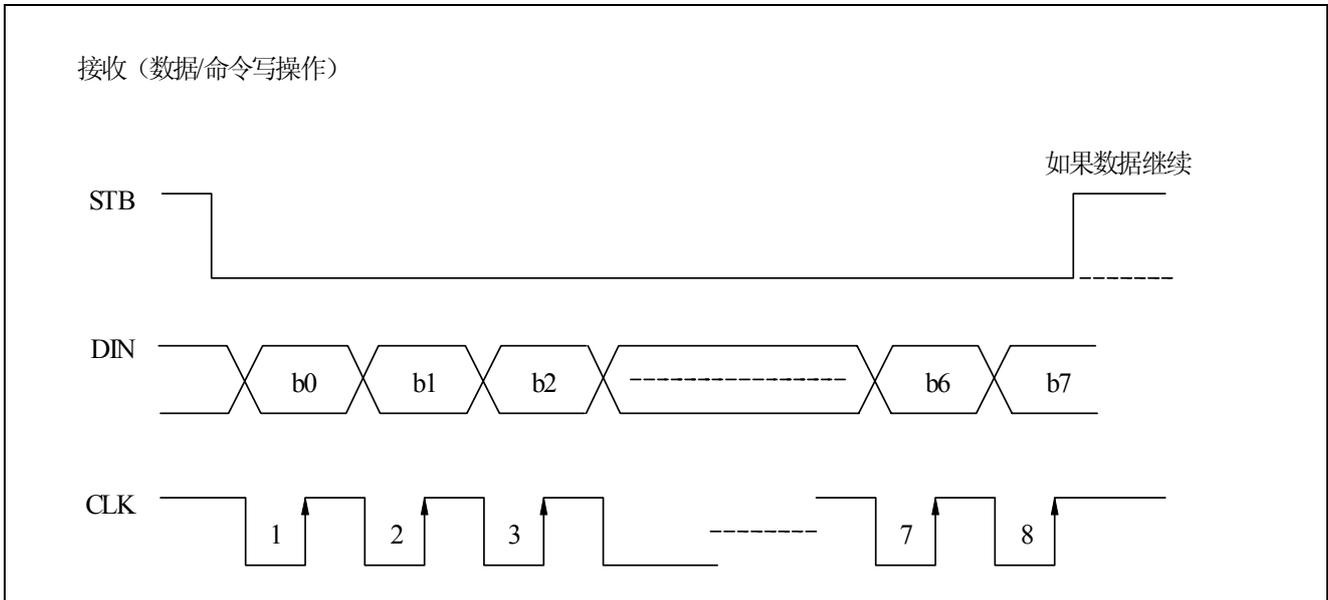
键扫描和显示时序图如下所示。键扫描的一个周期包含 2 帧。10×2 矩阵的数据存储在 RAM 中。



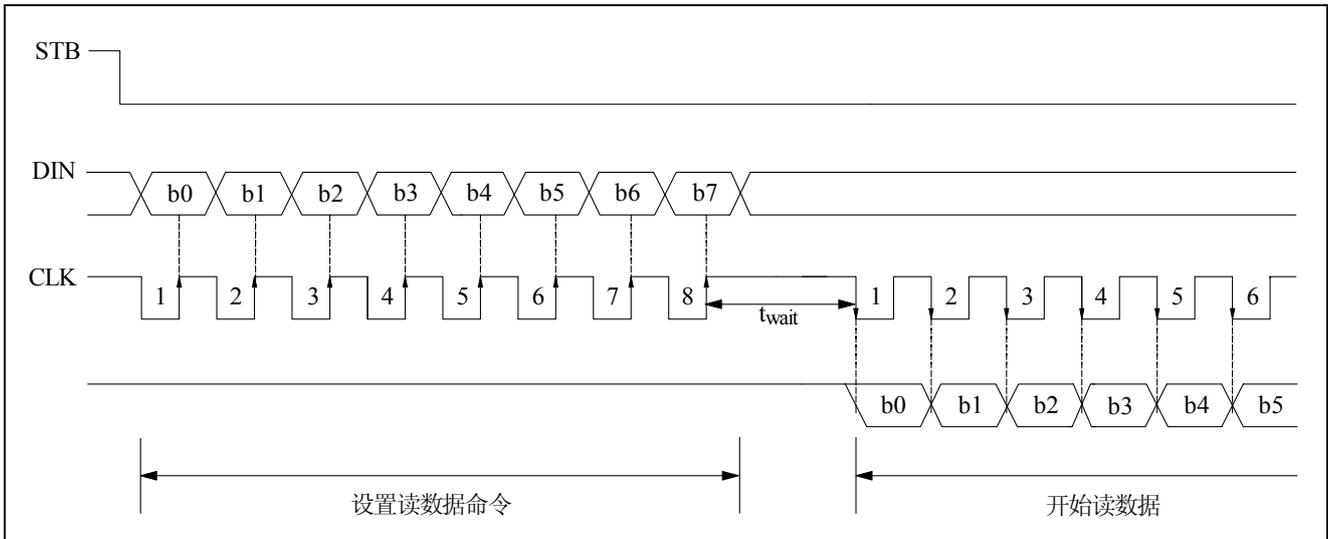


### 串行通讯格式

下图所示是 VK1668 的串行通讯格式。DOUT 端口是一个 N 沟道开漏输出端口，所以务必保证要外接一个上拉电阻（1K~10K）到 DOUT 端口。



### 传输（数据读操作）



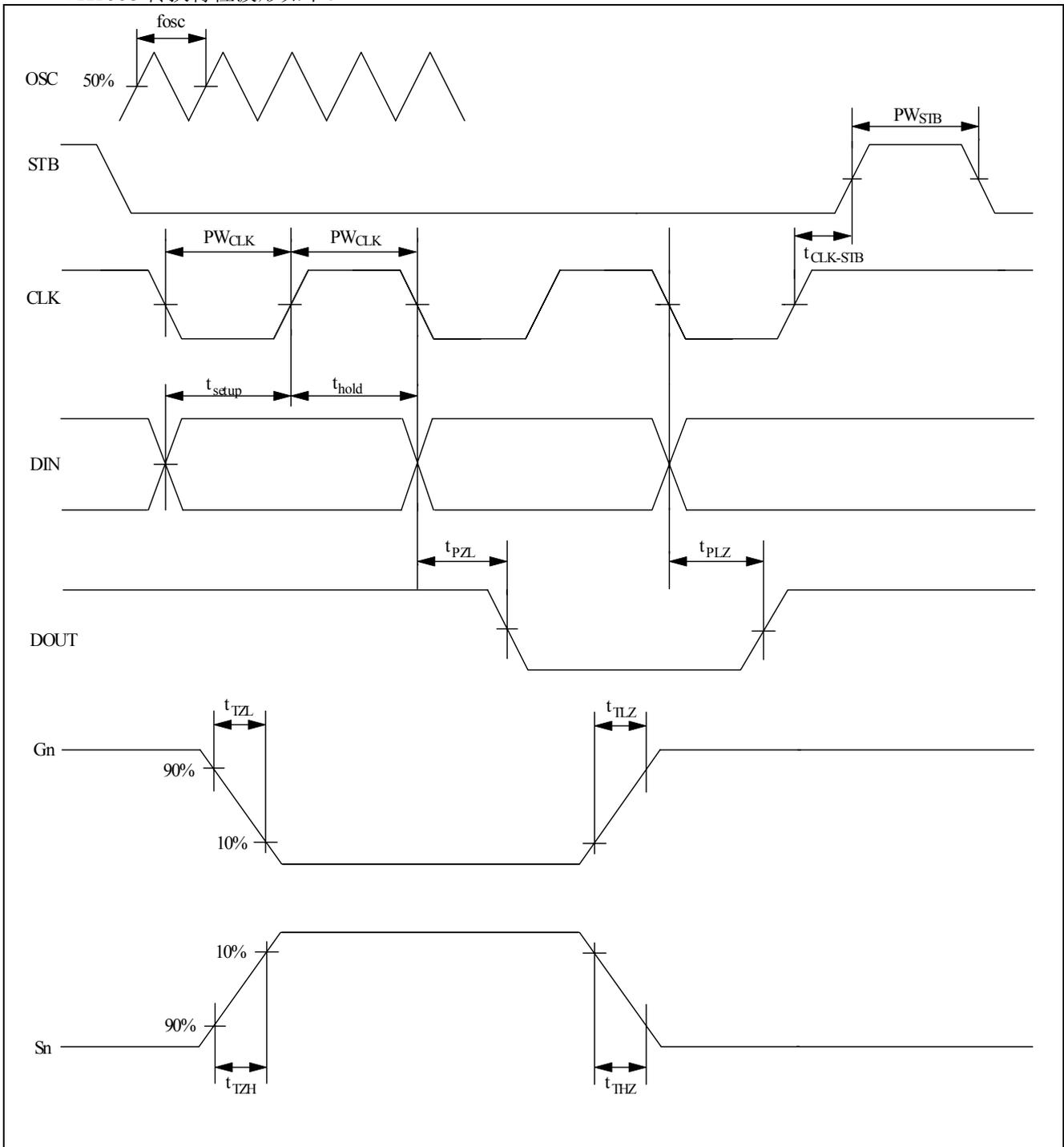
$t_{wait}$ （等待时间） $\geq 1\mu s$

值得注意的是当读数据时，指令的第八个时钟的上升沿至随后读数据的第一个时钟的下降沿必须有大于或等于  $1\mu s$  的等待时间 ( $t_{wait}$ )。



转换特性波形

VK1668 转换特性波形如下。



$PW_{CLK}$  (时钟脉宽)  $\geq 400ns$

$t_{setup}$  (数据设置时间)  $\geq 100ns$

$t_{CLK-STB}$  (时钟滤波时间)  $\geq 1\mu s$

$t_{TZH}$  (上升时间)  $\leq 1\mu s$

$f_{osc}$  = 振荡频率

$t_{TZL} < 1\mu s$

$PW_{STB}$  (滤波脉宽)  $\geq 1\mu s$

$t_{hold}$  (数据保持时间)  $\geq 100ns$

$t_{THZ}$  (下降时间)  $\leq 10\mu s$

$t_{PZL}$  (传输延迟时间)  $\leq 100ns$

$t_{PLZ}$  (传输延迟时间)  $\leq 300ns$

$t_{TLZ} < 10\mu s$



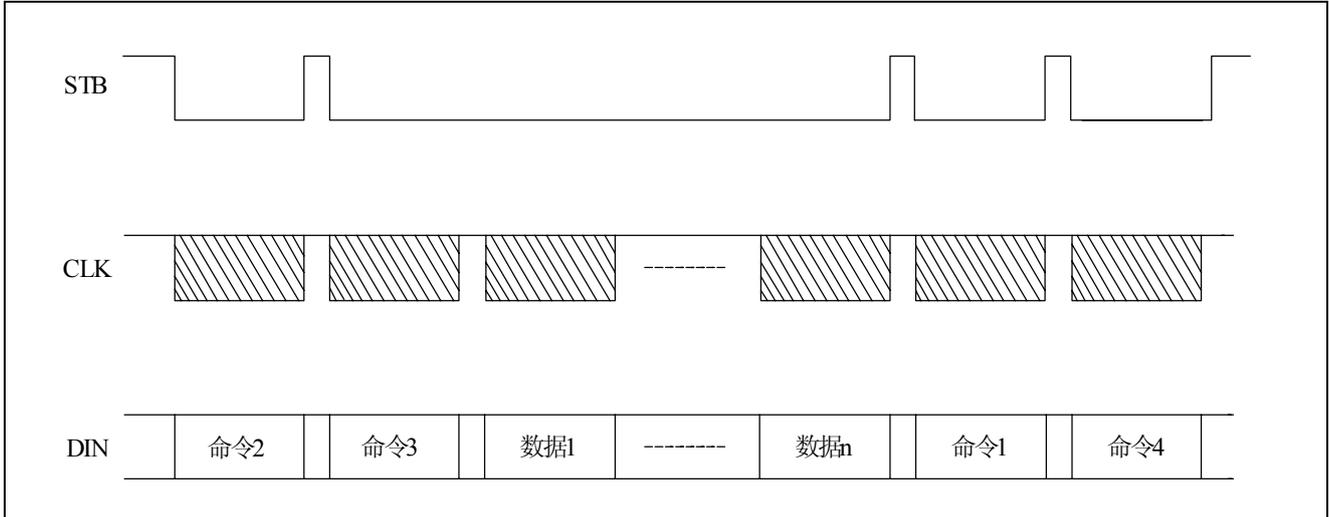
注释：测试条件如下所示。

$t_{THZ}$ （下拉电阻=10kΩ，加载电容=300pf）

$t_{TLZ}$ （上拉电阻=10kΩ，加载电容=300pf）

### 应用

#### 1. 输入显示数据



命令 1：显示模式设置命令

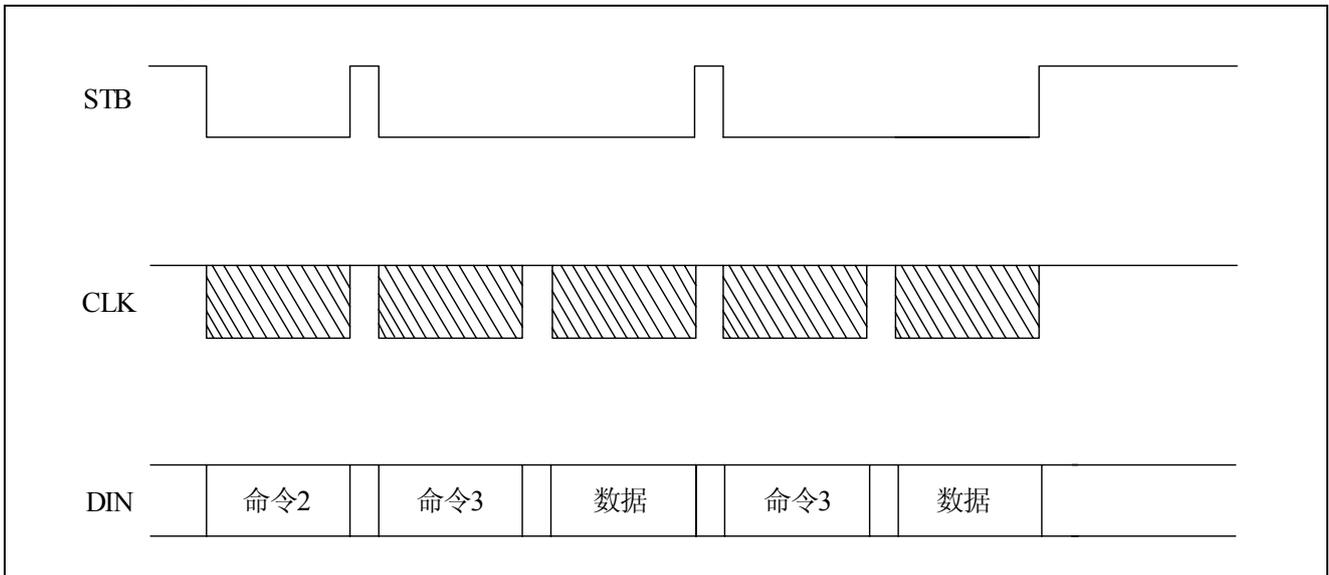
命令 2：数据设置命令

命令 3：地址设置命令

数据 1~n：移动显示数据（最大 14 个字节）

命令 4：显示控制命令

#### 2. 输入特定地址



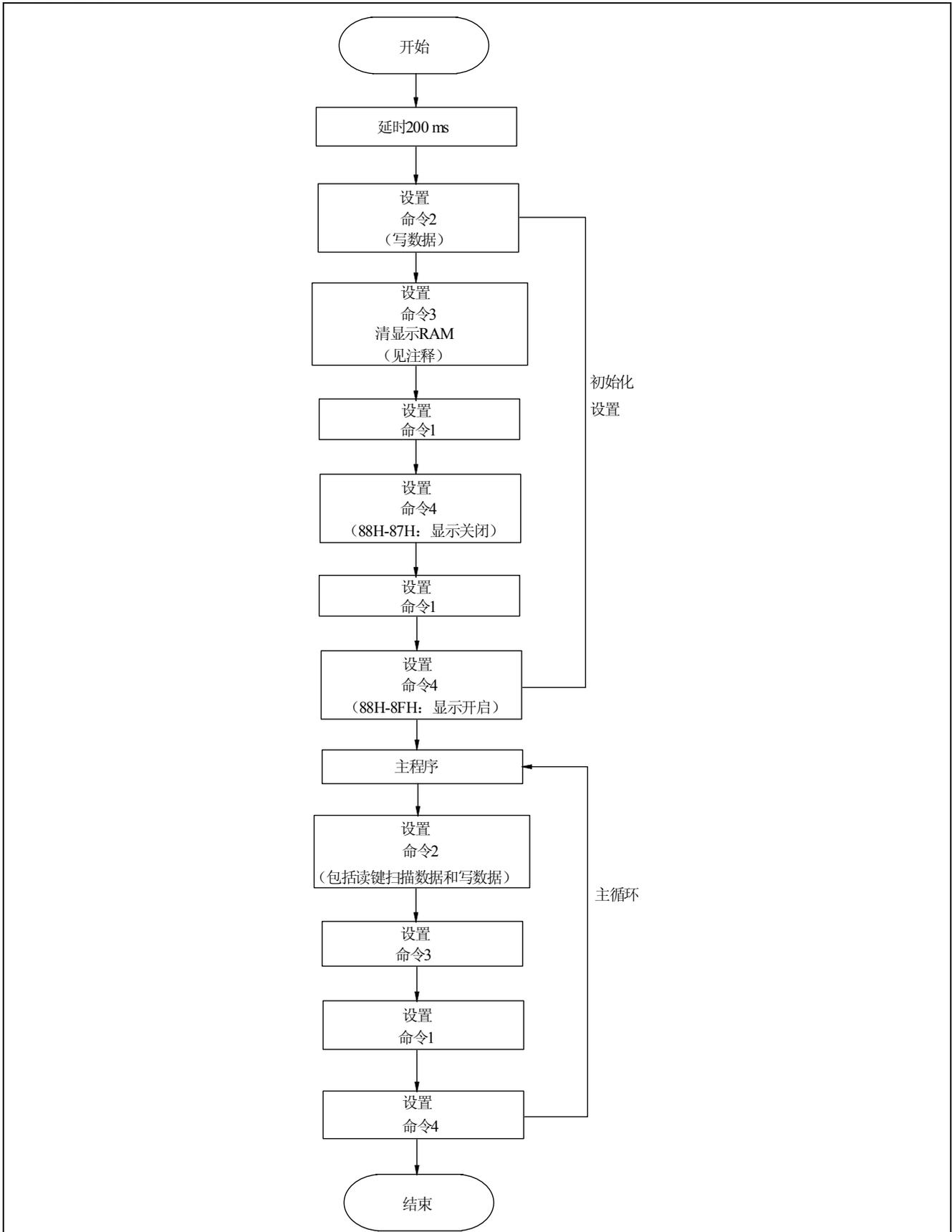
命令 2：设置数据

命令 3：设置地址

数据：显示数据



软件流程图





注释:

1. 命令 1: 显示模式
2. 命令 2: 设置数据
3. 命令 3: 设置地址
4. 命令 4: 显示控制

当 IC 电源第一次上电时, 显示 RAM 中的内容并没有被定义, 因此务必在初始化设置中清空显示 RAM 中的内容。

## 极限参数

### 1. 最大额定值 (Ta = 25°C, GND = 0V)

参数	符号	范围	单位
提供电压	V <sub>DD</sub>	-0.5~+7	V
逻辑输入电压	V <sub>I</sub>	-0.5~V <sub>DD</sub> +0.5	V
驱动输出电流	I <sub>OLGR</sub>	+250	mA
	I <sub>OHS</sub>	-50	mA
最大驱动输出电流	I <sub>TOTAL</sub>	400	mA
工作温度	T <sub>opr</sub>	-40~+85	°C
储存温度	T <sub>stg</sub>	-55~+150	°C

### 2. 推荐的工作条件 (Ta = -20~+70°C, GND = 0V)

参数	符号	最小值	典型值	最大值	单位
逻辑电源电压	V <sub>DD</sub>	3	5	5.5	V
动态电流 (见注释)	I <sub>DDdyn</sub>	—	—	5	mA
高电平输入电压	V <sub>IH</sub>	0.6V <sub>DD</sub>	—	V <sub>DD</sub>	V
低电平输入电压	V <sub>IL</sub>	0	—	0.3V <sub>DD</sub>	V

注: 测试条件: 设置显示控制命令=80H (显示关闭状态&无载入情况)

### 电参数 (V<sub>DD</sub> = 5V, GND = 0V, Ta = 25°C)

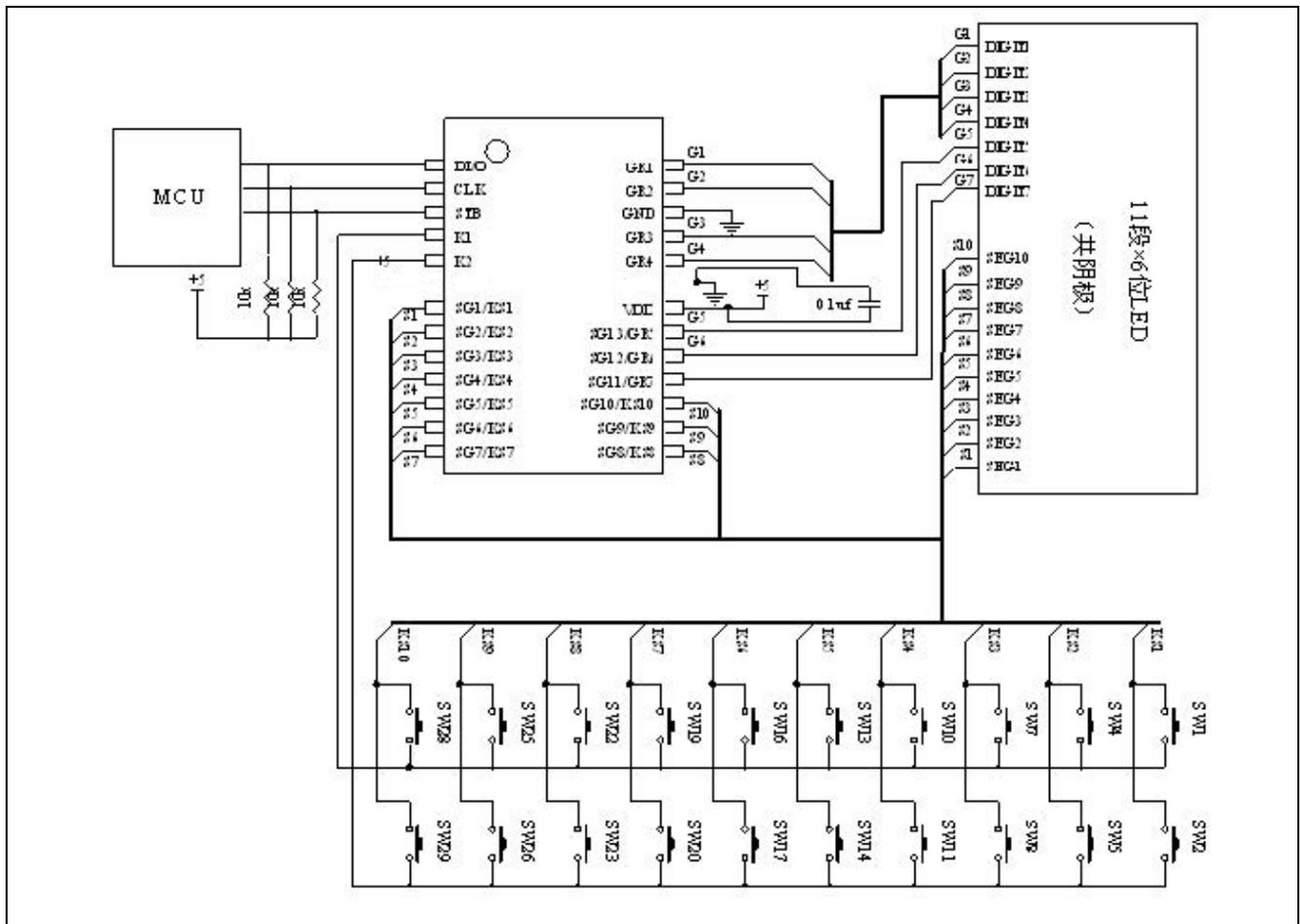
参数	符号	测试条件	最小值	典型值	最大值	单位
高电平输出电流	I <sub>OHS1</sub>	V <sub>O</sub> =V <sub>DD</sub> -2V, SG1~SG10, SG11/GR7~SG13/GR5	-20	-25	-40	mA
	I <sub>OHS2</sub>	V <sub>O</sub> =V <sub>DD</sub> -3V, SG1~SG10, SG11/GR7~SG13/GR5	-25	-30	-50	mA
低电平输出电流	I <sub>OLGR</sub>	V <sub>O</sub> =0.3V, GR1~GR4, SG11/GR7~SG13/GR5	100	140	—	mA
低电平输出电流	I <sub>OLDOUT</sub>	V <sub>O</sub> =0.4V	4	—	—	mA
段输出端高电平输出电流百分比	I <sub>TOLSG</sub>	V <sub>O</sub> =V <sub>DD</sub> -3V, SG1~SG10, SG11/GR7~SG13/GR5	—	—	+5	%
高电平输入电压	V <sub>IH</sub>	—	0.6V <sub>DD</sub>	—	5	V
低电平输入电压	V <sub>IL</sub>	—	0	—	0.3V <sub>DD</sub>	V
振荡频率	f <sub>osc</sub>	—	350	500	650	kHz
K1~K2 的下拉电阻	R <sub>KN</sub>	K1~K2, V <sub>DD</sub> =5V	40	—	100	kΩ



( $V_{DD}=3V, GND=0V, T_a=25^{\circ}C$ )

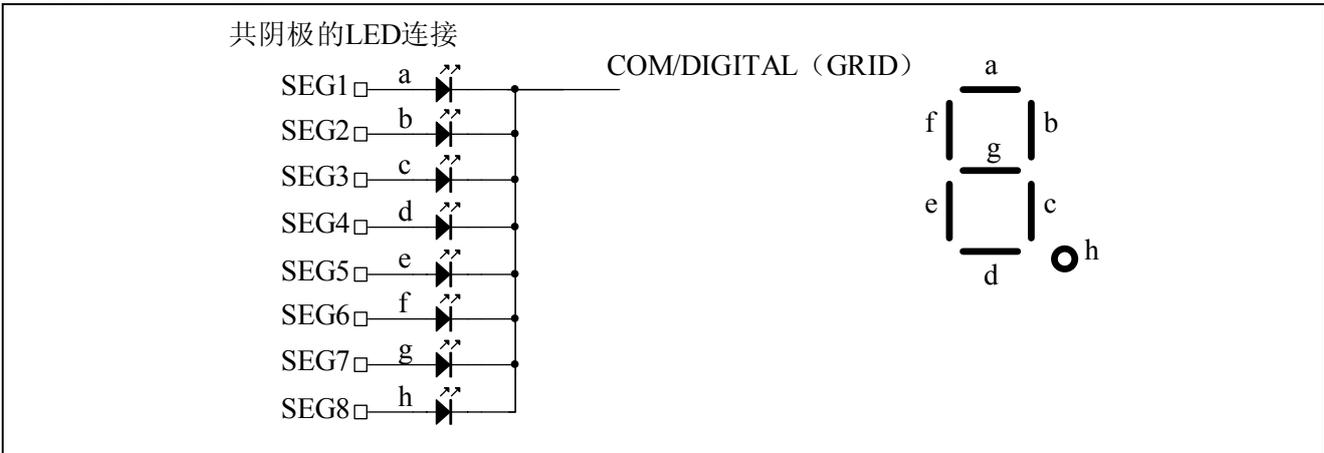
参数	符号	测试条件	最小值	典型值	最大值	单位
高电平输出电流	$I_{OHSG1}$	$V_O = V_{DD} - 2V, SG1 \sim SG6, SG12 \sim SG14$	-15	-20	-35	mA
低电平输出电流	$I_{OLGR}$	$V_O = 0.3V, GR1 \sim GR7,$	100	140	—	mA
低电平输出电流	$I_{OLDOUT}$	$V_O = 0.4V$	4	—	—	mA
段输出端高电平输出电流百分比	$I_{TOLSG}$	$V_O = V_{DD} - 3V, SG1 \sim SG6, SG12 \sim SG14$	—	—	+5	%
高电平输入电压	$V_{IH}$	—	$0.8V_{DD}$	—	3.3	V
低电平输入电压	$V_{IL}$	—	0	—	$0.3V_{DD}$	V
振荡频率	fosc	—	300	420	580	kHz
K1~K2 的下拉电阻	$R_{KN}$	K1~K2, $V_{DD} = 3V$	40	—	100	k $\Omega$

参考应用线路图





共阴极的LED连接



注：连接在 GND 和 VDD 端口之间的电容 (0.1μF) 必须放置在离 VK1668 尽可能近的地方。\*：此电路仅供参考。

封装尺寸图

SOP24

