华南理工大学

硕士学位论文

# BUCK馈电交错并联推挽式谐振变换器研究

姓名：段守圣

申请学位级别：硕士

专业：电力电子与电力传动

指导教师：王志强

20080508

# 摘 要

高效率电源是开关电源的发展趋势，谐振软开关是提高开关电源效率的常用设计手段。为了研制一台 3KW 高效（满载 95%以上）通信电源，论文采用谐振软开关变换器来实现功能。传统的谐振变换器一般均采用频率调制方式，从而使变换器应用受到一些限制，如允许输入的电压范围宽度较窄，软开关实现受负载大小影响等。本论文采用新型谐振推挽变换技术，结合恒定脉宽调制方式，克服了传统谐振软开关的缺点。为了满足性能要求，电路采用 Buck 电流馈电的两级电路，前级 Buck 和后级谐振推挽电路，从而减小开关管应力，简化控制，降低成本。后级推挽采用交错并联，提高传送功率和变换器效率。

本文首先介绍了谐振变换器背景与种类、基本推挽电路及各种谐振推挽电路的工作原理及基本关系。重点分析了传统电压馈电、Buck 电压馈电以及 Buck 电流馈电各种电路的基本原理和优缺点。同时介绍了同步整流概念和基本原理，并对新型的谐振推挽电路进行了原理分析，讨论了软开关实现条件的选择、两级电路及交错并联推挽。

然后，论文在比较两种不同 Buck 拓扑基础上，采用 simetrix 仿真软件对电路进行仿真，重点仿真分析了电路的软开关特性。通过比较，说明电路软开关的实现条件。

其次，本文对电路参数进行了设计，重点是磁性元件的设计。在介绍了控制和驱动芯片基础上，提出了整个电路的控制思路。对控制电路参数进行了设计，并利用试验验证了控制电路的可行性。

最后，本论文为了验证所提出的电路拓扑的优越性进行了试验研究，试制了 Buck 馈电交错并联推挽谐振变换器电源装置。通过对所采集试验波形的分析，说明了新拓扑的可行性。利用试验所得的效率参数绘制了效率曲线，且对电路进行了简要的损耗分析。并通过分析相应 bode 图特性，进行负载突变实验，验证了变换器良好的动态响应性能。

**关键词**：谐振推挽；交错并联；同步整流；软开关；电流馈电

# Abstract

High efficiency is the development trend of power supply, and resonant and soft-switching is always the way to improve the efficiency in power supply design. To develop a high-efficiency (more than 95% at full-load) 3 KW communications power supply, paper uses resonant converter to achieve soft –switching condition. Traditional resonant converter generally adopts frequency modulation mode, which makes converter has some limitations. Such as, narrow input voltage range, and the realization of soft-switching is sensitive to load size. Therefore, a new type of resonant Push-pull converter is present, which is a constant pulse width modulation to overcome shortcomings of traditional soft-switching. In order to meet the requirements, Buck current-fed two stage is used, former Buck and post Push-pull. Buck is to decrease the stress of switch, simplify the control and reduce costs. And interleaving Push-pull is to increase the transmission power and converter efficiency.

Firstly, this paper proposes the backgrounds and classifications of the resonant converter, and focuses on the operating principle and the basic relationship of resonant Push-pull, Buck current-fed, and synchronous rectifier. Paper discusses the operating principle of new resonance Push-pull, as well as the realization of soft-switching, two stages and parallel interleaving Push-pull.

Secondly, it presents the difference between two kinds of Buck converters and does some simulation on circuit by simetrix, and focus on the soft-switching analysis. By comparing different conditions, paper gets the realization of soft-switching.

Thirdly, it is the design of the circuit parameters, especially magnetic components. After introducing the control chip and driver chips, paper proposes the control method of circuit. Then is the design of the control circuit parameters, test and certification of the feasibility of the control circuit.

Finally, this paper is to verify the superiority of a converter study, test waveforms and get a detailed analysis on the feasibility of a new topology. The efficiency curves are drawn from experimental data, and a brief loss analysis of the circuit is followed. In the end of paper, there are transient response test and bode plot analysis of converter.


**Key words:** resonant Push-pull; interleaved; synchronous rectifier; soft-switching; current-fed

# 华南理工大学
# 学位论文原创性声明

本人郑重声明：所呈交的论文是本人在导师的指导下独立进行研究所取得的研究成果。除了文中特别加以标注引用的内容外，本论文不包含任何其他个人或集体已经发表或撰写的成果作品。对本文的研究做出重要贡献的个人和集体，均已在文中以明确方式标明。本人完全意识到本声明的法律后果由本人承担。

作者签名：段宇飞　　日期：2008年06月03日

# 学位论文版权使用授权书

本学位论文作者完全了解学校有关保留、使用学位论文的规定，即：研究生在校攻读学位期间论文工作的知识产权单位属华南理工大学。学校有权保存并向国家有关部门或机构送交论文的复印件和电子版，允许学位论文被查阅（除在保密期内的保密论文外）；学校可以公布学位论文的全部或部分内容，可以允许采用影印、缩印或其它复制手段保存、汇编学位论文。本人电子文档的内容和纸质论文的内容相一致。

本学位论文属于：

□保密，在_____年解密后适用本授权书。

☑不保密。

学位论文全文电子版提交后：

☑同意在校园网上发布，供校内师生和与学校有共享协议的单位浏览。

(请在以上相应方框内打“√”)

作者签名：段宇飞　　日期：2008.06.03

指导教师签名：[illegible]　　日期：08.6.5

# 第一章 绪 论

## 1.1 谐振变换器

最早的软开关技术是采用有损缓冲电路来实现。从能量的角度来看，它是将开关损耗转移到缓冲电路中消耗掉，从而改善开关管的工作条件。这种方法对变换器的效率没有提高，甚至会使效率降低。目前所研究的软开关技术不再采用有损缓冲电路，这种技术真正减小了开关损耗，而不是损耗的转移，这就是谐振技术。将这种谐振技术应用于各种变换器中，也即为谐振变换器[1,8]。本设计选择谐振变换器为研究拓扑。

### 1.1.1 谐振变换器的分类

谐振变换器有以下两种不同种分类。

1）全谐振型变换器，一般称之为谐振变换器(Resonant converters)。该类变换器实际上是负载谐振型变换器，按照谐振元件的谐振方式，分为串联谐振变换器(Series resonant converters, SRCs)、并联谐振变换器(Parallel resonant converters, PRCs)两类。按负载与谐振电路的连接关系，谐振变换器可分为两类：一类是负载与谐振回路相串联，称为串联负载谐振变换器(Series load resonant converters, SLRCs)；另一类是负载与谐振回路相并联，称为并联负载谐振变换器(Parallel load resonant converters, PLRCs)。在（全）谐振变换器中，谐振元件一直谐振工作，参与能量变化的全过程。该变换器与负载关系很大，对负载的变化很敏感，一般采用频率调制方法。

2）准谐振变换器(Quasi-resonant converters, QRCs)和多谐振变换器(Multi-resonant converters, MRCs)。这是软开关技术的一次飞跃，这类变换器的特点是谐振元件参与能量变换的某一阶段，不是全程参与。准谐振变换器分为零电流开关准谐振变换器(Zero-current-switching Quasi-resonant converters, ZCS QRCs)和零电压开关准谐振变换器(Zero-voltage-switching Quasi-resonant converters, ZVS QRCs)。多谐振变换器一般实现开关管的零电压开关，这类变换器需要采用频率调制控制方法。

### 1.1.2 各种谐振变换器比较

通过前一小节的谐振变换器分类比较，本设计选择全谐振变换器拓扑。故此处所说的谐振变换器指的是全谐振变换器。前面已讲述过，谐振变换器分为串联谐振变换器、并联谐振变换器两类。两种变换器的特点比较如下：

a)串联谐振变换器

串联谐振变换器的主要优点是：（1）使用串联电容，隔离了直流成分，避免了变压器饱和；（2）因为开关器件的电流随着负载电流的减小而减小，所以在部分负载时仍可以获得高效率。

串联谐振变换器的主要缺点是：（1）在轻载或者空载的情况下，输出电压不能调节；（2）输出直流滤波电容承受很大的纹波电流（在低电压、大电流输出时尤为突出）。

b)并联谐振变换器

并联谐振变换器的主要优点是：（1）负载可以被短路；（2）由于采用电感滤波，滤波电容需要承受的纹波电流很小，所以适用于低电压、大电流输出的电源。

并联谐振变换器的主要缺点是：由于开关器件的电流提高，导致电路效率下降。并且开关器件的电流不随负载的减少而减少，因此效率随负载的减小而减小。

比较二者优缺点，本文谐振电路选择并联谐振变换器作为研究对象，其电路的基本概念及基本关系如下。

### 1.1.3 基本并联谐振回路

图 1-1 是由电流源$I_i$供电的无阻尼并联谐振电路。假设在$t_o$时刻，谐振电感的初始电流为$I_{Lr}(t_0)=I_{Lr0}$，谐振电容的初始电压为$V_{Cr}(t_0)=V_{Cr0}$。则可列出下面的微分方程：

$$i_{Lr}+C_r\frac{dv_{Cr}}{dt}=I_i \tag{1-1}$$

$$L_r\frac{di_{Lr}}{dt}=vC_r \tag{1-2}$$

方程的解为：

$$i_{Lr}(t)=I_i+(I_{Lr0}-I_i)\cos\omega_r(t-t_0)+\frac{V_{Cr0}}{Z_r}\sin\omega_r(t-t_0) \tag{1-3}$$

$$v_{Cr}(t)=V_{Cr0}\cos\omega_r(t-t_0)+Z_r(I_i-I_{Lr0})\sin\omega_r(t-t_0) \tag{1-4}$$

式中$\omega_r$为谐振角频率，$\omega_r=1/\sqrt{L_rC_r}$，谐振频率为$f_r=\frac{\omega_r}{2\pi}=\frac{1}{2\pi\sqrt{L_rC_r}}$；$Z_r$是谐振电感和谐振电容的特征阻抗，$Z_r=\sqrt{L_r/C_r}$。

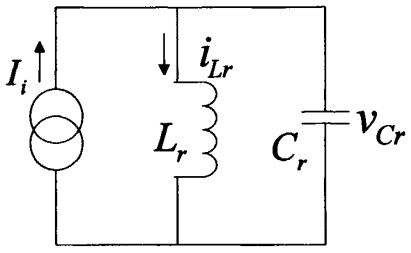



图 1-1 并联谐振电路

式(1-3)和(1-4)中可以得知，在并联谐振电路中，谐振电感电流$i_{Lr}$和谐振电容电压$v_{Cr}$均为频率为$\omega_r$的正弦交流电，谐振频率$f_r$决定于$L_r$和$C_r$的大小。$i_{Lr}$和$v_{Cr}$中有两个分量：零状态分量和零输入分量。

当$I_{Lr0}=0$，$V_{Cr0}=0$时，$i_{Lr}$和$v_{Cr}$的表达式为：

$$i_{Lr}(t)=I_i[1-\cos\omega_r(t-t_0)] \tag{1-5}$$

$$v_{Cr}(t)=Z_rI_i\sin\omega_r(t-t_0) \tag{1-6}$$

上面两式表明$i_{Lr}$和$v_{Cr}$仅与$I_i$和$Z_r$有关，谐振电容电压的最大值为$V_{Cr\max}=Z_rI_i$，谐振电感电流的最大值为$I_{L\max}=2I_i$[1,2]。

## 1.2 推挽式谐振变换器

推挽变换器结构简单，技术成熟，适合于低电压输入的中大功率场合。谐振推挽变换器使其具有软开关功能，应用更加广泛。

### 1.2.1 推挽式硬开关变换器

推挽变换器电路拓扑如图 1.2 所示[3,4]。电路中的两个开关管$Q_1$、$Q_2$接在带有中心抽头的变压器初级线圈两端，此电路可以看成完全对称的两个单端正激变换器组合而成。$D_1$、$D_2$为次级整流二极管，L、C 为输出滤波电感和滤波电容。

在分析之前，作如下假设：

① 所有功率管、二极管均为理想元件；

② 电容、电感均为理想元件；

③ 输出电容足够大，$C_0$、$R_L$可以看成一个电压源；

④ 电路已经进入稳态。

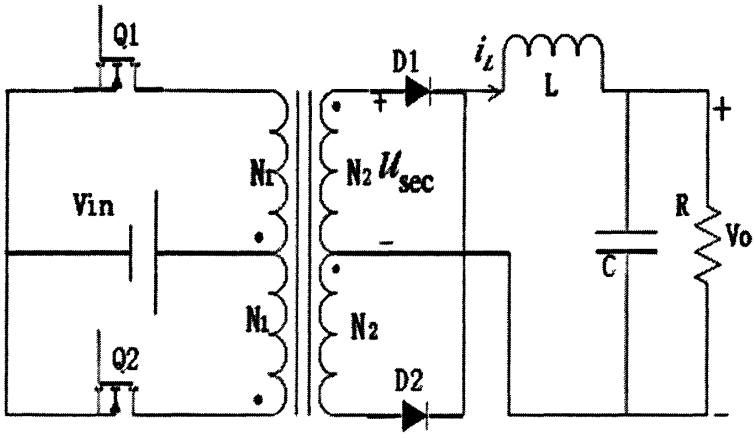



图 1-2 推挽变换器电路拓扑

推挽变换器主要波形如图 1-3 所示。$Q_1$ 导通时，输入电压加在变压器初级上端绕组，$Q_2$ 承受两倍的输入电压，变压器次级上端绕组电压为 $nV_{in}$，整流二极管 $D_1$ 导通，此期间电源向负载提供能量；$Q_1$ 关断、$Q_2$ 仍未导通，整流管 $D_1$ 中电流逐渐减小，$D_2$ 中电流逐渐增大，直到两管中电流相等（忽略变压器励磁电流），此时变压器可以看作被短路，两开关管承受电源电压，输出功率由输出电容提供；$Q_2$ 导通、$Q_1$ 关断时，输入电压加在变压器初级下端绕组上，$Q_1$ 承受两倍的输入电压,变压器次级下端绕组电压为 $nV_{in}$，整流二极管 $D_2$ 导通，此期间电源向负载提供能量；$Q_2$ 关断、$Q_1$ 仍未导通，整流管 $D_2$ 中电流逐渐减小，$D_1$ 中电流逐渐增大，直到两管中电流相等（忽略变压器励磁电流），此时变压器可以看作被短路，两开关管承受电源电压，输出功率由输出电容提供。

推挽电路的基本关系如下：

1、电压传输比

输出电压与输入电压的关系为

$$\frac{V_o}{V_{in}} = 2nD \tag{1-7}$$

$D$ 为单管导通占空比（本文中出现的占空比都是指单管导通占空比），$n$ 为变压器匝比，$n = N_2 / N_1$。

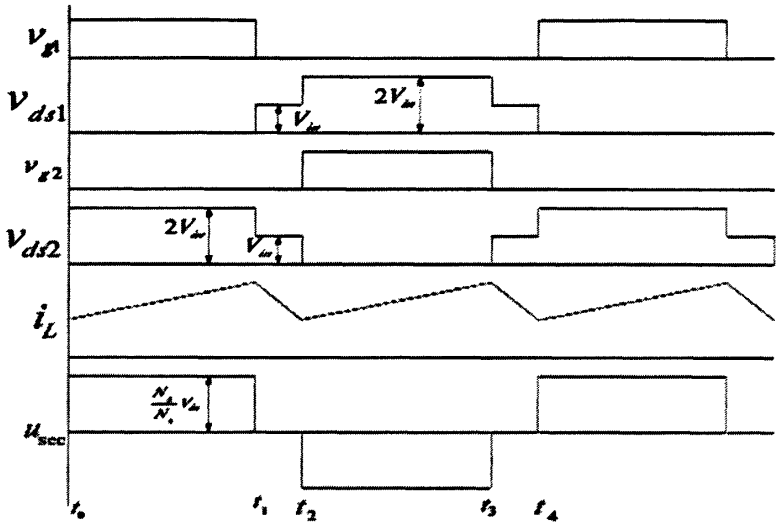



图 1-3 推挽电路的主要波形

2、开关管的电压电流应力

当开关管关断时，开关管上的稳态最高电压是$2V_{in}$。当开关管导通时流过开关管的电流是经变压器变换后的负载电流，其有效值为

$$I_Q = nI_o\sqrt{D} \tag{1-8}$$

3、次级整流管的电压电流应力

对于次级全波整流结构，次级整流二极管的电压应力是变压器次级单绕组电压的两倍，即$2nV_{in}$。

流过整流管电流的有效值为

$$I_{DR} = I_o\sqrt{1-D} \tag{1-9}$$

### 1.2.2 推挽式 ZVCS 谐振变换器

为使电路真正实现零电压导通和零电流关断（ZVCS），来达到变换器的高效率，就要采用新的电路拓扑和控制方法。有文献[5]提出了一种新型的 ZVCS 推挽谐振电路拓扑，电路拓扑如图 1-4 所示。该电路由初级 MOSFET($Q_1$、$Q_2$)，串联 LC 谐振电路,输出整流器（$D_1-D_4$），输出电容（$C_o$）和负载（$R_L$）组成。谐振电感为变压器的次级漏感 L，$Cs_1$、$Cs_2$为包括 MOSFET 漏源极结电容在内的并联电容

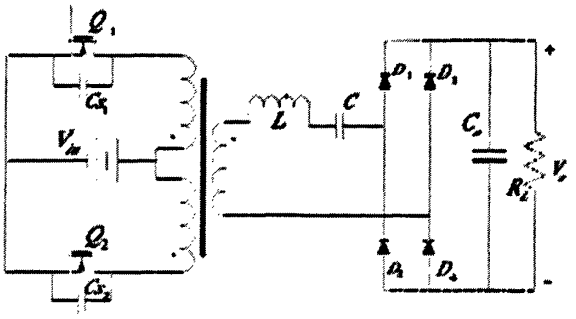


图 1-4 推挽 ZVCS 谐振变换器电路拓扑

推挽谐振变换器采用次级串联谐振电路，在固定电路工作频率，固定占空比的情况下，能很好地实现零电压开通和零电流关断（ZVCS），具有不需要分立谐振电感，变换器体积小，设计制造简单，变换器成本低，效率高的优点，可以用作中、小功率的直流变压器。为了稳定推挽谐振变换器的输出电压，推挽谐振变换器应采用变频控制。文献中的仿真和实验表明，若采用下变频工作方式（工作频率小于谐振频率），在输入电压范围较宽的情况下，要稳定输出电压开关频率必须要在较大的范围内变化，而开关周期和谐振周期的差值变大后，该变换器将失去软开关特征，因而推挽谐振变换器难以同时实现 ZVCS 和输出电压稳定。

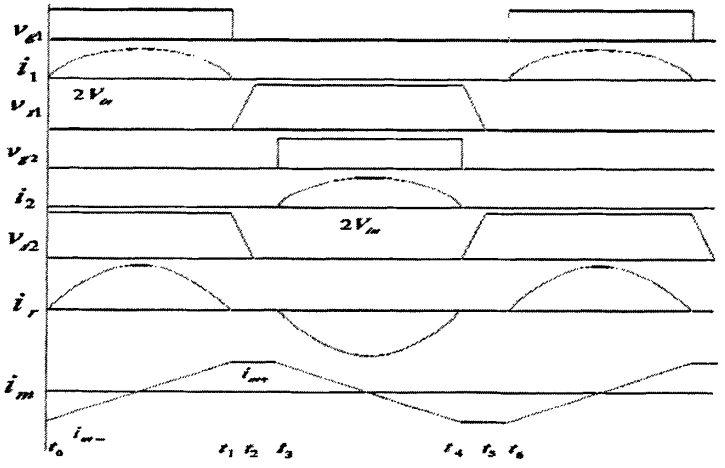


图 1-5 ZVCS 谐振推挽主要波形

### 1.2.3 推挽式 ZVS 谐振变换器

由上文分析可知，由于推挽谐振电路的工作特点，在输入电压变化时，变频工作方式的推挽谐振变换器无法同时实现 ZVCS 和输出电压稳定。为保证推挽谐振电路输出电压的稳定和电路的高效率，可采用 ZVS 或 ZCS。由于推挽谐振电路的 MOSFET 并联了较大的电容，所以电路可以实现零电压关断。同时由于 ZCS 方法导致电路工作频率下

降，不利于减小变换器体积，故在此介绍另一种谐振工作方式——ZVS 谐振推挽变换器，其电路拓扑如图 1-6 所示。

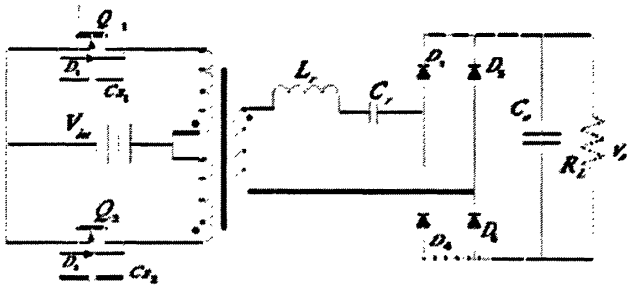


图 1-6 ZVS 谐振推挽电路拓扑

为实现电路的 ZVS 工作方式，同时保证变压器工作时不会饱和，故使电路工作在 $\omega > \omega_o$（即电路工作频率大于谐振回路的固有频率）。由于电路工作频率高于谐振频率，故由电感和电容组成的谐振回路呈感性。其主要波形如图 1-7 所示。

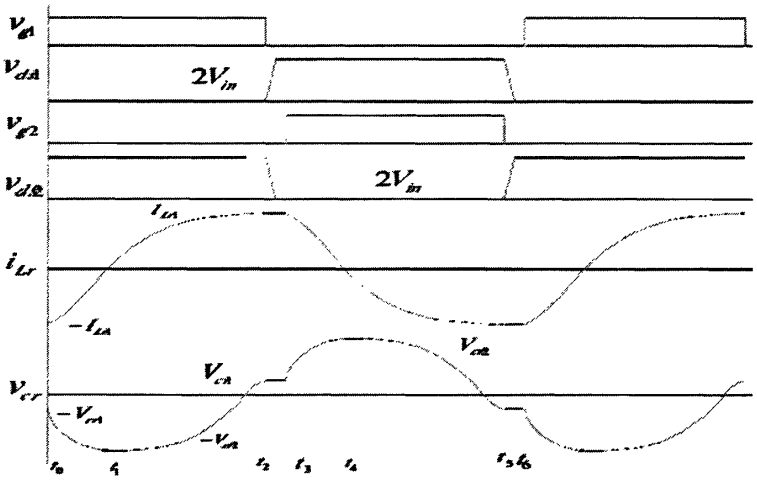


图 1-7 ZVS 谐振推挽主要波形

两种谐振推挽的特点比较：

1、ZVS 推挽谐振变换器和 ZVCS 推挽谐振变换器的共同点是具有相同的主功率拓扑结构，都具有电路结构简单，变压器双向磁化，利用率高的特点，而且制作简单，成本低。

2、ZVCS 推挽谐振变换器电路效率高，但无法实现输入电压变化较大时仍保持稳定的输出电压，故适合做直流变压器，而 ZVS 推挽谐振变换器虽效率低于 ZVCS 推挽谐振变换器，但可实现输入电压变化较大时仍保持稳定的输出电压，具有较高的电压调整能力。

3、ZVCS 推挽谐振变换器电路在开环状态下工作，控制比较简单，而 ZVS 推挽谐振变换器则工作在高于固有谐振频率状态，采用闭环的变频调制，控制比较复杂。

4、ZVCS 推挽谐振变换器由于实现了零电压导通和零电流关断，所以开关管的电压电流应力较小，而 ZVS 推挽谐振变换器工作在高于固有谐振频率状态，开关管非零电流关断，电流应力比较大，而且电路工作频率比较高，整流二极管需选用恢复速度快的超快恢复二极管[5]。

## 1.3 电压馈电与电流馈电拓扑

### 1.3.1 简介与定义

所谓电压馈电是指使用内阻很小的电压源向拓扑供电，在开关管不正常或其他器件不正常的情况下，该类输入电源是无法限制电流的。

当然有多种通过增加辅助电路实现限流的方法，如通过检测过流使脉冲宽度缩窄或使脉冲立即终止等。但这些方法不是即时的，总会有几个周期的延时，这会导致晶体管或者整流管的过度损耗和过大的电流电压尖峰。且这种限流方法对晶体管导通和关断的瞬间过流无法起保护作用。

电压馈电拓扑的输入阻抗可能是离线变换器滤波电容的输出阻抗或是电池供电变换器的电池输出阻抗，或是网电整流器后端的 Buck 前置调整器的输出阻抗，它们的输出阻抗都是很低的。

在电流馈电拓扑中，具有很高瞬间阻抗的电感被加在输入电源和拓扑之间。这会带来很多好处，特别是在大功率（大于 1000W）、高输出电压（大于 200V）及从输出电压也像主输出那样要求严格稳压的场合，其优点更为突出。

为了解电流馈电拓扑的这此优点，先解释一下用于大功率、高输出电压、多输出的电压馈电拓扑的缺点[3,4]。

### 1.3.2 电压馈电拓扑缺点

以传统的电压馈电全桥电路为例，其电路如图 1-8 所示。此种拓扑通常用于功率为 1000W 左右的输出场合，在功率为 1000W 以上的高压输出及多输出场合，该电路有以下显著缺点[6]。

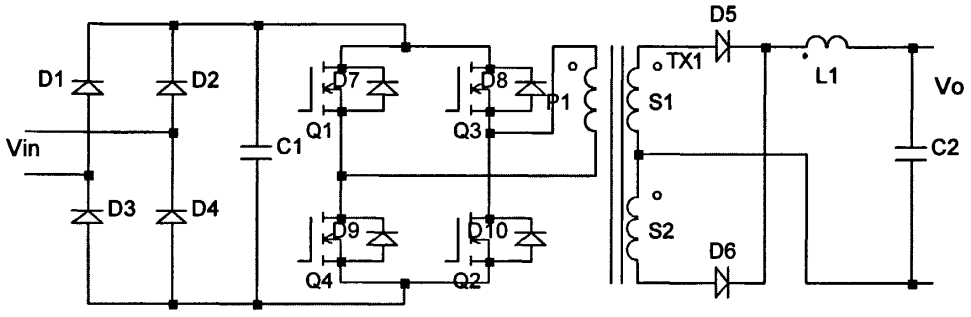



图 1-8 传统电压馈电全桥电路

1. 电压馈电 PWM 全桥电路输出电感问题

在高压输出情况下，输出电感的体积和价格都是很难接受的。文献[3]中根据计算公式得出的单组输出的电源电感不算太大，但如果多路输出，而且输出功率更大，输出电压更高，则多个这样的大电感的体积和价格就会成为一个很严重的问题。在高压输出(大于 1000V)时，即使输出电流很小，为承受高电压使用的较多的电感绕组匝数也会带来很大问题。特别是上图中两个整流管在死区时间内均为低电压，这样加在电感两端的高电压就会导致电晕和飞弧。

需接输出电感的这类拓扑的另一缺点是多路输出的交叉调整率很差。在主输出电流变化时，从输出电压也会变化。另外，主输出和从输出的电感都必须足够大，以防止在负载电流最小时电感 电流不连续而引起输出电压更大的变化。

2. 开关管导通瞬间存在的问题

上图中电路的开关管之间的死区时间是必须的，因为若两对开关管有重叠导通，即使时间很短也会造成滤波电容短路放电。这在没有电流限制的情况下会立即损坏晶体管。另外，输出二极管快速恢复时阴极会产生衰减的正弦振荡电压，其首半个周期产行的振幅可能超过二极管稳定反压的两倍以上，而使二极管损坏。即使是小功率电源，也需在二极管两端加 RC 网络来衰减振荡。

3. 开关管关断瞬间存在的问题

晶体管关断时刻下降的电流和上升的电压有重叠时间，所以会有较大的关断损耗。虽然可以通过缓冲器将晶体管的重叠损耗部分消除，但缓冲器只是将损耗转移到缓冲电阻，并不能提高效率。

4. 磁通不平衡问题

磁通不平衡问题由于变压器初级的伏秒数在两个半周期内不平衡造成的。当磁心的磁通逐步远离磁化曲线原点时，变压器会进入饱和状态，使之无法承受电压，造成晶体

管损坏。

传统全桥变压器会因交替半周期内伏秒数不平衡造成磁通不平衡。而对于全桥电路，可以通过初级串联隔直电容来解决这个问题，防止变压器直流偏磁。

### 1.3.3 Buck 电压馈电拓扑

电路拓扑如图 1-9 所示。电路在全桥前接了个 Buck 变换器，而输出整流器只接滤波电容，这种拓扑可避免传统电压馈电用于高压大功率多输出场合的众多缺点[6,7]。

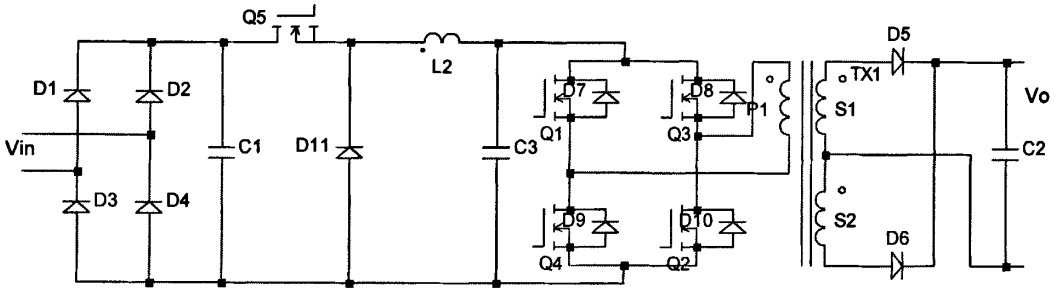



图 1-9 Buck 电压馈电全桥电路

1. 输出电感

这种拓扑在多输出场合的首要优点，就是可以用一个输入电感取代多个输出电感，这样即降低成本又节省空间。因为输出级无输出电感，所以不会出现由于电感电流不连续而造成电压剧烈变化的情况。从输出电压会紧紧跟随主输出电压，在输出电流大范围变化的情况下，电压变化也很小。

此外，由于从输出电压是根据匝比关系跟随主输出电压的，所以输出电压在输入网压和负载变化较大时仍保持恒定。

2. 晶体管导通瞬间应力

在此拓扑中，一对晶体管关断和另一对晶体管导通之间虽有一定死区时间，但死区时间内既无晶体管导通，次级整流器也没有电路流过，输出负载电流完全由滤波电容提供。所以在下半周期开始时，导通的二极管不会由于续流二极管导通而造成负担过重的情况。由于另一个二极管早已关断，晶体管也不会有电流过冲，同时由于没有反向恢复时间而不会造成二极管电压应力过大。

3. 晶体管关断损耗

根据文献[3]的原理计算，每个晶体管的关断损耗均小于传统电压馈电拓扑。

4. 磁通不平衡问题

这个问题与传统拓扑出现的问题一样，皆因晶体管的存储时间不一致和开关管的导

通压降不等而导致伏秒数不平衡，也可采用变压器初级串接隔直电容来解决。

Buck 电压馈电有优点，但也有不少缺点。因为前级加了 Buck 变换器，拓扑成本增加了，体积增大了，Buck 晶体管也产生了损耗。但由于输出不需电感，可以补偿一定的成本和空间。Buck 晶体管的开关损耗要比直流导通损耗大得多，而且当故障情况下，在一对晶体管尚未关断前，另一对晶体管已开始导通，使 Buck 电路输出母线短路，滤波电容放电，从而烧毁一个甚至所有晶体管。

### 1.3.4 Buck 电流馈电拓扑

Buck 电流馈电拓扑如下图 1-10 所示。与 Buck 电压馈电电路相比，同样没有输出电感，而且无 Buck 输出滤波电容，所以此电路拥有 Buck 电压馈电电路的所有优点[6,7]。

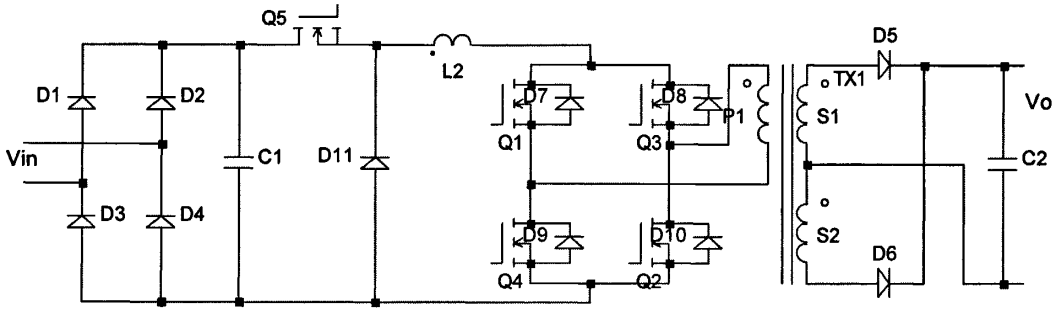



图 1-10 Buck 电流馈电电路

1. 缓解了开关管开关瞬间存在的问题

在以前的叙述中的所有电路，晶体管导通瞬间会出现晶体管电流过冲和过损耗及整流管电压应力过大的问题。但这些问题在图 1-10 所示的电流馈电电路中却不会发生，这是通过设置两对晶体管之间的重叠导通时间和去掉 Buck 电路输出电容来实现的。所有晶体管因为与变压器漏感串联且零电压导通，所以导通损耗也很小。

2. 无共同导通问题

电压馈电拓扑中，必须避免垂直桥臂开关管的共同导通问题。共通会使 Buck 输出电容短路，产生很大的短路电流，还会使桥臂晶体管同时承受高电压和大电流而立即损坏。但是电流馈电电路中，因为不存在输出电容，故无共同导通问题。

综上所述，Buck 电流馈电有着比传统电压馈电和 Buck 电压馈电更优越的性能，故本设计选择 Buck 电流馈电作为电路基本拓扑[36-38]。

## 1.4 同步整流技术

### 1.4.1 MOSFET 的双向导电原理

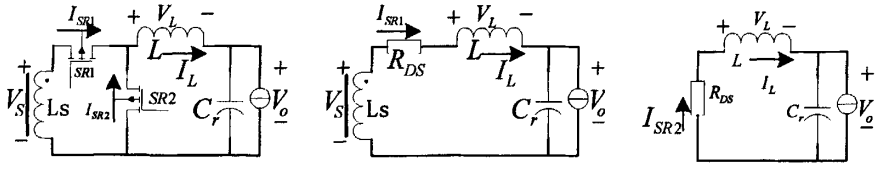
MOSFET 是电压控制型器件，它采用电场的控制来实现对电能的控制，故称为场效应晶体管。其电压控制机理是利用栅极电压的大小来改变感应电场生成的导电沟道的厚度(感应电荷的数量)来控制漏极电流 $I_D$。当栅极电压 $V_{GS}$ 小于门限电压 $V_{th}$ 时，无论漏源极电压的极性如何，两个 PN 结中，总有一个 PN 结是反向偏置的，因此漏极电流 $I_D$ 几乎为 0，这种情况下形成耗尽层，MOSFET 不能导通;当栅极电压大于门槛电压时，漏源之间形成 N 沟道，由于 N 沟道的电阻很小，故在漏源正电压的作用下，电子由源极流向漏极，形成电流。这就是其正向导电特性

另外 MOSFET 还具备反向导电特性，由于 N 型导电沟道相当于无极性的等效电阻，当 MOSFET 的栅源极电压极性变负时，电子会从漏极流向源级，形成反向电流。因此 MOSFET 是一种双向导电器件，相关论述可参考文献[9,10]。

### 1.4.2 同步整流原理

所有快速整流二极管都存在正向导通压降，该压降值通常在 0.4V～0.6V，在低压输出或大电流输出场合，该压降所带来的损耗非常大，人们根据 MOSFET 的双向导通特性，用低导通电阻的 MOSFET 代替常用的整流二极管，以提高整流效率。一些性能较好的同步整流 MOSFET 的导通电阻仅为几毫欧，故采用同步整流，能大大提高电路效率。

以半波整流电路为例，如图 1-11 所示，其工作原理为：




(a) (b) (c)

图1-11 半波同步整流电路（a）及其工作等效电路（b）（c）

当变压器次级电压 $V_s$ 为正时，控制信号开通同步整流管 SR1,等效电路如图 1-11（b）所示；当变压器次级电压 $V_s$ 为负时，控制信号关断整流管 SR1,同时开通同步整流管 SR2，等效电路如图 1-11（c）。

若采用 IPP05CN10N 作为同步整流管代替整流二极管，其通态电阻为 5.1 毫欧，设

原整流二极管 STPS80170C 正向压降为 0.7V，则采用同步整流前后，在负载 $I_o$ =20A 时，整流损耗由 $P_{loss}=I_o V_d$ =20A*0.7V=14W 减小到 $P_{loss}=I_o^2 R_{ds}=(20A)^2$*0.0051Ω=2.04W，效率大大提高。

### 1.4.3 同步整流的驱动方式

同步整流的驱动信号类型可分为电流型驱动和电压型驱动，电流型驱动是通过检测整流管自身电流来获得驱动信号的，但是电流型信号不可避免地要转换为电压信号进行控制，因此电路比较复杂，故应用的不多。

电压型信号是人们比较常用的同步整流驱动信号，它可以分为 3 种驱动方式：自驱动，控制驱动，混合驱动，可参考文献[11-13]。

1.自驱动

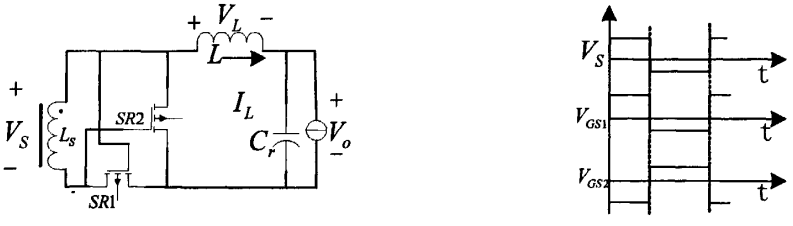
所谓自驱动电压型驱动方式，是由变换器中功率变压器次级直接取得电压信号来驱动同步整流管。用于驱动同步整流管的电压信号通常可以从以下三种途径获得：

变压器次级绕组的输出端电压；

变压器附加耦合绕组上的电压；

输出滤波电感的耦合电压。

图 1-12(a)所示的是自驱动半波同步整流电路，同步整流驱动信号直接取自变压器次级，其中 SR1 的驱动信号与次级电压 $V_s$ 所示正方向一致，SR2 信号与 $V_s$ 相反，当 $V_s$ 为正




(a) (b)

图1-12 自驱动半波同步整流电路（a）及驱动电压波形（b）

时，SR1 导通，SR2 关断，电流经过滤波电感 L、负载、同步整流管 SR1 以及次级绕组形成回路，当 $V_s$ 为负时，SR1 关断，SR2 导通，电流经过 L 负载和 SR2 形成续流回路。驱动电压波形如图 1-12(b)所示。

自驱动同步整流电路优点是不需要附加驱动电路，结构简单。成本低，但是它同时也有较多缺点，如两个 MOSFET 的驱动电压时序不够精确，驱动波形质量较差，该驱

动方式与适合输出电压范围有限，在有死区的变换器中，MOSFET 不能在整个周期内代替二极管整流造成了较大的损耗，限制了效率的提高。对于正激式变换器等非对称拓扑，使用有源钳位技术和谐振技术来完善自驱动同步整流技术，可以有效地提高其效率。对于推挽式和桥式等对称电路，最近提出的栅极电荷转换(Gate charge commutation)电压驱动方法解决续流问题.

2 控制驱动

所谓控制驱动，又称外驱动，其同步整流管驱动信号来自附加的控制驱动电路。为了实现驱动同步，附加驱动电路须由变换器主开关管的驱动信号控制。控制驱动能较好地避免死区时间内的寄生二极管整流损耗问题，一般控制电路采用两种信号：半周期互补同步整流信号和反相同步整流信号，前者使两个同步整流管在一周期内均衡地轮流导通，即两个 MOSFET 的驱动信号的占空比为 50%的互补的驱动波形；后者驱动信号与其漏源极信号反相，这样在死区内两个同步整流管则同时导通。控制驱动电路具有波形好，效率及可靠性高的特点，不过控制信号发生电路略显复杂。

3 混合驱动方法

混合驱动方法是一种新的方法，它综合了自驱动和控制驱动两种方法，对同步整流管栅极进行电压信号的控制。该方法对自驱动和控制驱动的特点取长补短，既能按较精确的时序给出驱动电压信号，同时其附加的驱动电路也比控制驱动简单。这是目前在同步整流技术中研究和应用得较多的驱动方法之一。最近提出的栅极电荷保持(Gate charge retention)电压驱动技术就是其中典型的方法，如图 1-13 所示。

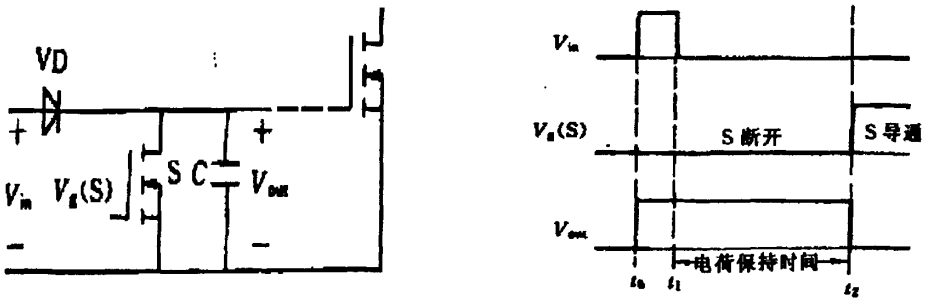



图1-13 栅极电荷保持驱动电路及其波形

当控制信号$V_{in}$给一个脉冲时，电流经过二极管对同步整流管 SR 的栅源极电容充电，开通 SR,由于电容$C$中的电荷能一直保持，所以 SR 一直开通，直到辅助开关 S 的驱动信号$V_{gs}$为正电压时，SR 导通，$C$中的电荷经过 SR 形成释放回路，SR 的栅源极电压$V_{GS}$迅速下降，当低于 SR 的栅极门限电压时，SR 关断[13]。

根据以上分析及背景介绍，本文结合 Buck 电流馈电，推挽式谐振变换器及同步整流等各种电路优点，采用一种新型的推挽式谐振电路，与 Buck 电流馈电构成两级电路拓扑， 从而展开对这种新型电路进行的研究。

## 1.5 本文主要研究内容

论文内容具体安排如下：

第一章，介绍了谐振变换器的背景知识和种类，并对推挽电路及各种谐振推挽电路的工作原理及基本关系进行了讨论。重点对传统电压馈电、Buck 电压馈电与 Buck 电流馈电各种电路的基本原理及优缺点进行分析，同时介绍了同步整流的概念和基本关系为后面的分析做准备。

第二章，提出了新型的馈电谐振推挽变换器拓扑，并重点对其进行了研究与分析，以及对谐振推挽电路软开关的具体实现原理和同步整流电路进行了讨论。最后对交错并联与两级电路原理进行了简单介绍与分析，从而提出整个 Buck 馈电的交错并联推挽谐振变换器电路。

第三章，利用仿真软件 simetrix 对电路进行了仿真验证，讨论了电路的主要波形，通过对各种电路情况的波形对比，明确了软开关特性实现条件，同时文章对次级整流部分也进行了仿真，为同步整流实现做好准备。

第四章，对变换器电路参数进行了设计，重点介绍了磁性元件的设计过程。在介绍控制芯片 uc3842,ixdn404 资料基本上，提出了电路控制电路，尤其是交错并联推挽的恒定频率控制电路。最后为同步整流电路设计。

第五章，对电路试验波形进行了分析，重点为变换器的软开关实现情况和同步整流验证了电路拓扑的可行性。根据试验测得的效率数据绘制了效率曲线，且对电路进行了损耗分析。最后详细研究了电路动态响应性能与变换器各部分的波特图特性。

最后，文章总结了本次课题的工作内容，并针对该拓扑在仿真和实验中存在的问题，提出了进一步研究的设想

# 第二章 Buck馈电交错并联推挽谐振式变换器分析

推挽变换器结构简单，技术成熟，适合于低电压输入中大功率场合。根据上一章节对推挽变换器及谐振软开关推挽变换器的工作原理及特点分析，本章将提出一种新型的谐振软开关推挽电路。进而对整个 Buck 馈电的交错并联推挽谐振式变换器的原理与应用优点进行讨论。

## 2.1 馈电谐振推挽变换器

馈电谐振推挽变换器（美国专利号 US5113334 高效变换器）一般习惯称为“考拉”变换器。此电路能实现开关管的 ZVS/ZCS，从而达到高效率。其电路拓扑如图 2-1 所示。

图中的两个主开关管$Q_1$、$Q_2$以$180^0$相差互补导通， 两者导通不重叠，留有死区时间，用来调节开关管的软开关实现情况。$L$电感用来隔离变换器与低阻的电压源$V_{in}$，从而达到馈电模式。隔离变压器$T$，与一般推挽变换器相同，但其初级漏感$Lr$与谐振电容$Cr$形成串联谐振，从而达到使开关管有软开关效果。次级输出采用全波整流电路，为了降低损耗，提高效率，应用同步整流。此变换器特点如下：

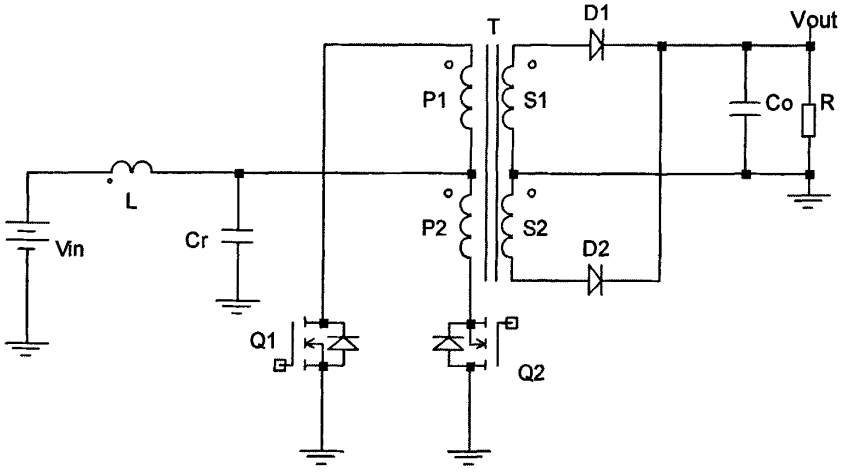



图 2-1 馈电谐振推挽变换器拓扑

1.开关管零电压/近似零电流开通，近似零电流/近似零电压关断；

2.输出/输入较低的差模噪声；

3.零电压开关状态与输入/负载无关，与其它拓扑不同；

4.高效率，较少的元件个数；

5.开关管电压应力只稍高与 2 倍的输入电压；

6.输出整流管电压应力为 2 至 3 倍的输出电压；

7.门极驱动共地，驱动电路设计容易；

8.较好的负载调整率；

9.无需输出电感，可减少体积；

10.输出电压随输入正比变化（开环）；

11．变压器无磁通不平衡问题。

### 2.1.1 馈电谐振推挽工作原理分析

推挽谐振电路的两个桥臂电路交替导通，相差$180^0$，工作原理相同。在分析之前，作如下假设：

① 所有功率管、二极管均为理想元件；

② 电容、电感均为理想元件；

③ 输出电容足够大，$C_0$、$R_L$可以看成一个电压源；

④ 开关管的等效输出电容与体二极管参与完成谐振；

⑤ 电路已经进入稳态。

初始工作模态时，电路可看作由开关管$Q_1$、隔离变压器$T$、次级整流管$D_2$、输出电容$C_o$和负载$R$组成的工作电路。此时开关管$Q_1$已经导通，理想化成一个微小阻值的电阻，而$Q_2$则处于关断状态，其自身的输出电容参与电路工作。

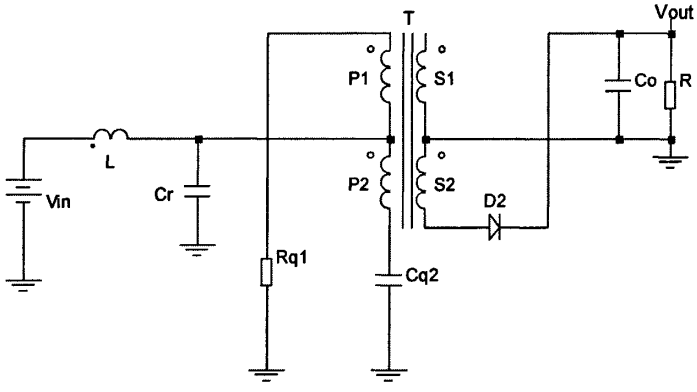



图 2-2 开关管 Q1 导通时的等效电路

图 2-2 的等效电路还可以进行简化，如图 2-3 所示。电压源$V_{in}$与隔离电感$L$组合可以看作高阻抗的电流源$I_{in}$，开关管$Q_2$的输出电容与整流管$D_1$的反向恢复二极管电容，折算到输出电容上，可忽略不计。假定输出电容$C_o$无穷大，且阻抗忽略，于是可将其

等效成一个常值电压源。通过变压器绕组，折算到初级绕组励磁电感$L_m$上，值为$V_{PS}$。变压器绕组到中端的漏感用$L_K$表示。

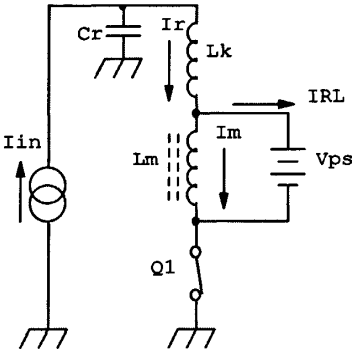



图 2-3 开关管 Q1 导通时简化的等效电路图

电流$I_r$是正弦半波的一部分图形，$I_m$为励磁电流成分，所以经过整流管$D_2$流到负载的电流为$I_{RL}=I_r-I_m$。其中$I_m$的幅值大小和上升斜率是$V_{PS}$、$L_m$与开关管$Q_1$的导通时间的函数。

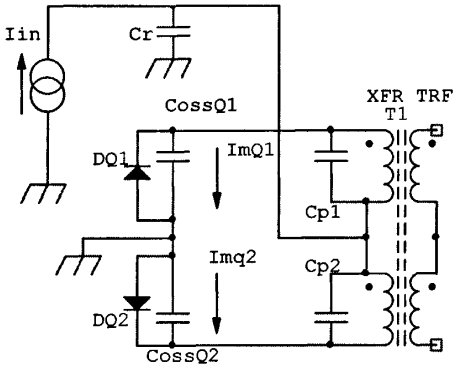
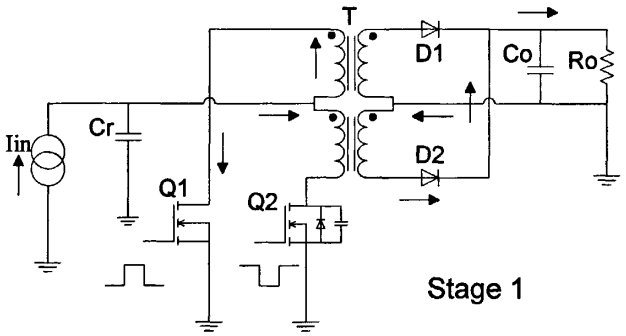



图 2-4 Q1 关断后、Q2 导通前等效电路

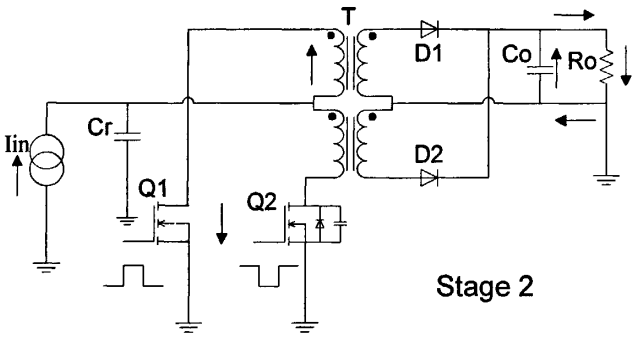
谐振电流的后半波阶段，励磁电流幅值会大于渐渐减小的谐振电流，从而导致传送到负载的净电流停止。门极触发信号的时序选择，$Q_1$关断应在整流管$D_2$停止之后。此种控制条件称为低于谐振频率的控制，即是电路的开关频率低于漏感$L_K$与谐振电容$C_r$组成的谐振频率。当$Q_1$关断时，励磁电流给$Q_1$的输出电容$C_{OSS}$充电，加在开关管$Q_1$上的电压$V_{ds}$以一定的斜率上升，此斜率值由励磁电流与开关管的输出电容$C_{OSS}$同时决定。与此同时，开路的开关管$Q_2$电压$V_{ds}$会以相对的斜率对称地减小，从而实现变压器功能。励磁电流在给$Q_1$输出电容充电的时候也为$Q_2$输出电容放电。一旦开关管$Q_2$的电压达到零电平，它的体二极管将会导通。励磁电流给开关管$Q_1$换流，使其能够在低电流关断，而且较平缓的$V_{ds}$上升时间使得整个开关过程近似零电压和零电流关断。电路工作的主

要波形如图 2-5 所示

模态一[T0－T1]；T0 时刻之前此时电路已经稳定运行，电压源与隔离电感形成电流源，形成高阻抗的电流源，可提供变换器不变的输入电流。T0 时刻，开关管$Q_1$开通，$Q_2$处于关断状态。电流从电源，经过变压器初级绕组中端与开关管$Q_1$之间的绕组，最后流过$Q_1$。$Q_2$的压降为加在其输出电容上的电压，即 2 倍的电源电压，次级整流管$D_2$流过电流。此模态次级电路与普通推挽电路工作相似，但初级电流因含有变压器漏感$L_K$与谐振电容$C_r$串联谐振产生的谐振电流，而与普通推挽不同。




模态二[T1－T2]；T1 时刻，当谐振电流小于励磁电流时，初级绕组传送到次级的能量将会停止，即次级绕组此时已无电流流过。此时流过开关管$Q_1$的励磁电流将会继续增加，其上升速率由电源电压与励磁电感决定。此时电流均为较小值，若此时刻将开关管$Q_1$关断，便可实现开关管的近似零电流关断。




模态三[T2－T3]；T2 时刻，关断开关管$Q_1$，实现近似零电流关断。故在 T2 时刻以后，励磁电流将会按原来的方向，经过变压器的两个初级绕组，分别给开关管$Q_1$、$Q_2$的输出电容充、放电。此时$Q_2$输出电容的电压将逐渐减小，而相对应的，$Q_1$输出电容电压将会增大。T3 时刻，$Q_2$输出电容电压降到零时，其体二极管导通，励磁电流继续给$Q_1$输出电容充电。若此时将$Q_2$开通，就可以实现开关管的零电压开通。

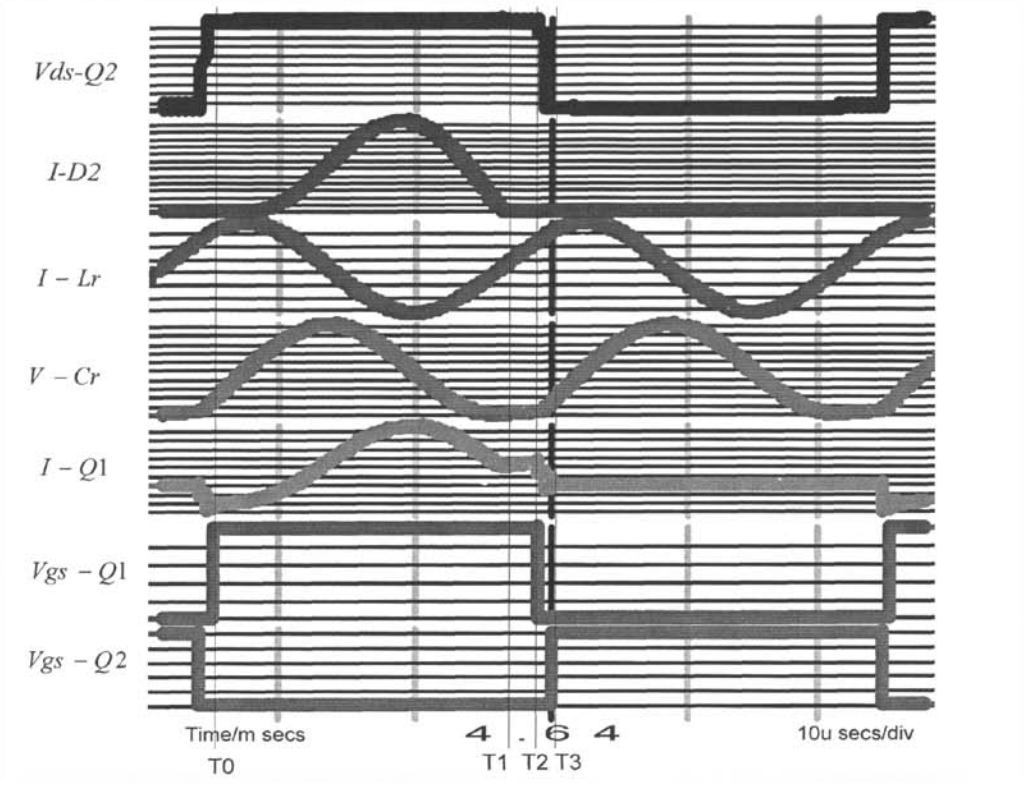
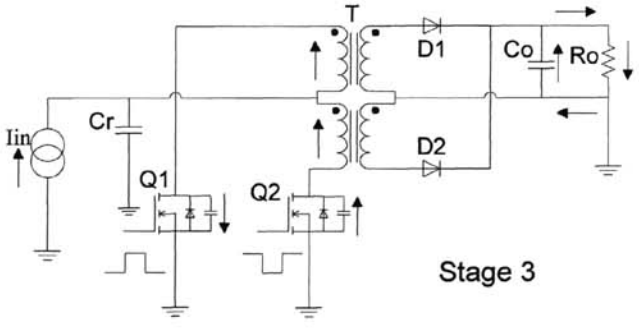
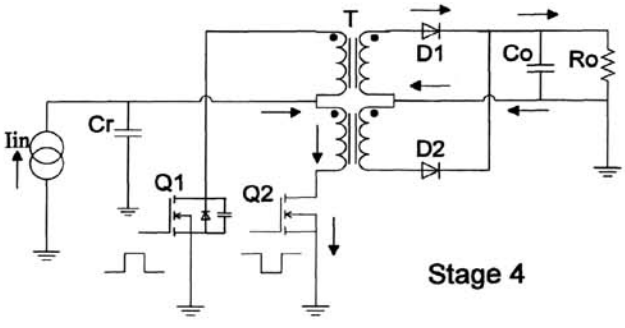



图 2-5 馈电型推挽谐振电路主要波形图




模态四[T3－T0]；T3 时刻，开关管$Q_2$开通，电路进入到与模态一相似的工作状态，其状态图如下所示。此后电路工作与前半个周期相似，故不多做分析。



### 2.1.2 软开关分析

为了实现开关管的软开关，开关频率必须高于谐振频率，则整个谐振网络呈感性。这是谐振电容与变压器漏感大小选择的原则。首先是开关管的关断时间选择，必须在谐振电流幅值小于励磁电流后，相应导通的整流管关断之后。过早关断则谐振并没有完成，会导致在高电流值时关断。过晚则会减小死区时间，从而影响下管的零电压开通。

从模态三的电路图可知，开关管$Q$的输出电容放电电压表达式为

$$v = v_{in} - \frac{I_0}{C}t - \frac{v_{in}}{2LC}t^2$$

其中，$v_{in}$为推挽变换器的输入电压 200V，$I_0$为励磁电流最大值$I_0 = \frac{v_{in}}{L}t_{on}$，L 为励磁电感 120$\mu F$,开关管输出电容 C 为 245PF（见 SPW47N60CFD 参数资料）。所以根据以上各参数，死区时间选择为 25ns，确保下管开通时，体二极管导通，实现软开通。其中开关频率为 200KHz，单管导通占空比为 45%，见第四章参数设计部分。

死区时间直接决定下管开通状况，死区时间选择须使欲开通的开关管体二极管已经处于导通状态，从而实现零电压开通。若过早或过晚，都不能实现软开关[15-18]。近似零电流软关断的实现由谐振电感，谐振电容决定，具体分析见第三章。

### 2.1.3 同步整流设计

在前面的论述中，为了简化分析，将输出侧的两个同步整流管$Q_3$、$Q_4$用二极管代替，但在实际电路中，由于输出为大电流输出，所以必须采用同步整流，这样就存在着同步整流管的驱动问题。

同步整流的电压驱动又分为自驱动，外驱动（控制驱动）和混合驱动三种,类似分析可参考文献。

（1）自驱动

（2）外驱动

（3）混合驱动

从图 2-5 的主要波形可以看出，次级整流管的电流波形不同于初级开关管的电流波形，次级整流管的驱动信号比初级信号窄。故初级开关管信号不能用来驱动同步整流管。

从图 2-5 还可以看出，初级绕组的电压信号与整流开关管的驱动信号也不一样，故也不能作为同步整流管的驱动信号。特别是若采用初级绕组电压信号作为驱动时，需注意电流反灌问题。

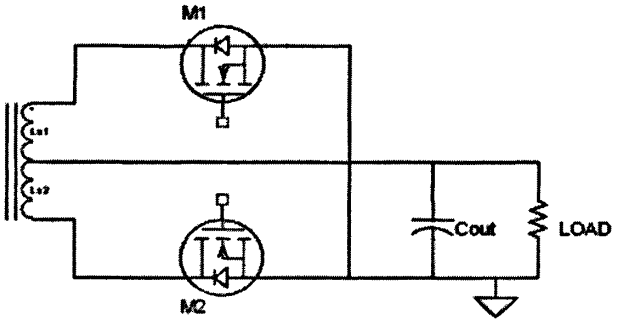



图 2-6 同步整流电路

经过以上分析，欲选择利用智能整流芯片 IR1167 来进行控制。其通过检测整流管的漏源电压获得 MOSFET 驱动信号，目前市场上有很多厂家制造出这种类型的检测芯片，方便实用。故本设计选择智能同步整流芯片 IR1167（智能整流）实行同步整流控制。其连接电路图如下图 2-6 所示[14]。

图 2-6 所示为典型谐振桥式电路次级线路。用分立元件实现同步整流需要两个电流传感器，两个高速比较器和两个大电流、低延时的驱动器。现有的单芯片同步整流是基于锁相环技术的，从初级取信号同步控制次级整流开关管。这种方法的缺点是不能保证在间隔模式（ 轻载或空载时发生） 下可靠操作。智能整流（SmartRectifier™）技术相对这两种方法有明显的优势，它检测的是次级开关管电压，完全不依赖初级信号，并且没有类似分立方法（变压器传感）响应过慢的缺点，非常适合桥式谐振电路。波形示意如图 2-7。

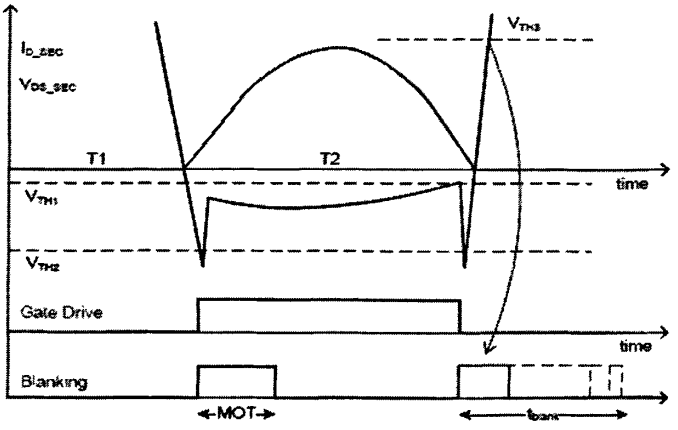



图 2-7 谐振桥式线路中使用 IR1167 控制整流所产生的波形

通过对各种控制方式的对比，最后选择采用智能整流（smartrectifier）IR1167 进行控制。运用芯片进行整流控制，有如下几个特点。

外围硬件少，不需要多余绕组；

可进行最小导通时间控制，可靠性强；

可设定开关管的最大与最小频率，方便控制。

## 2.2 Buck 馈电交错并联推挽谐振式变换器

### 2.2.1 交错并联谐振推挽

在谐振推挽变换器的基础上，结合交错并联技术，可以实现多路的谐振推挽的交错并联，从而能够进一步获得更优的性能，表现为：

1. 在同样工作频率下，与单个谐振推挽变换器相比，输出电压纹波频率提高了一倍，减小了输出电容所需容值；
2. 次级整流侧电压等效占空比增加了一倍，提高了电路的响应，并有利于驱动电路的设计，在同样输出电压的情况下，整流侧峰值电压减小一半，续流时间减小，有利于续流管的选择；
3. 每个并联支路流过更小的功率，消除变换器的“热点”，使热分布均匀，减轻了散热设计的难度；
4. 输入电流和电压脉动频率提高了一倍，减小了输入滤波器的体积，从而进一步减小整机的体积；
5. 电路元件的电压电流压力减小，从而减小导通损耗；
6. 开环推挽变换器的负载调整率不够好，交错并联可以获得更好的负载调整率。

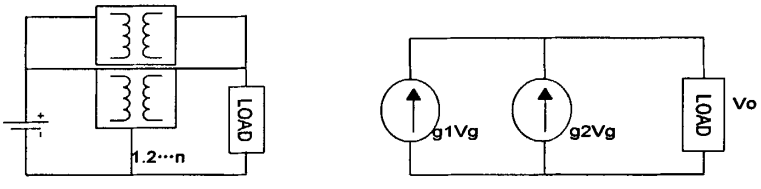



图 2-8 变压器功能变换器交错并联示意图及输出等效电路

交错并联电路的最重要的优点就是能减小电压电流纹波，以下图 2-9、2-10 就是交错并联电路与单个电路的纹波大小对比（boost 电路波形为例），图 2-9 为单个电路的纹波波形，图 2-10 为交错并联电路的纹波波形，从图中可以看出，交错并联电路的纹波频率加倍，幅值减半[19-24]。

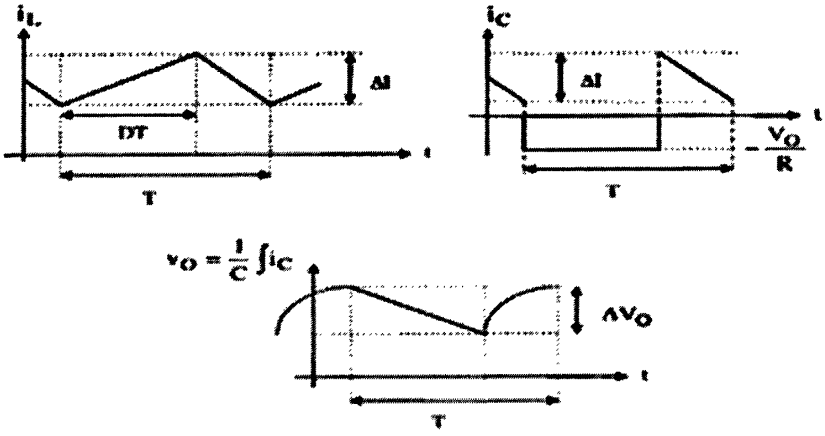



图 2-9 单个 boost 变换器的主要波形：电感电流、电容电流、电容电压

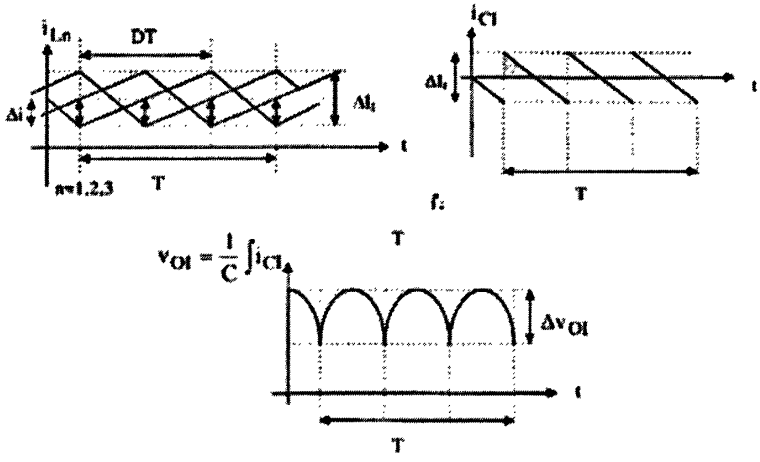



图 2-10 交错并联 boost 变换器的主要波形：电感电流、电容电流、电容电压

签于以上各种交错并联电路的优点，故本设计采用谐振推挽电路交错并联连接方法，从而优化整个电路性能，其电路原理图如下图 2-11 所示。其输入与输出均实现并联。

### 2.2.2 Buck 馈电并联谐振推挽式变换器

两级 DC/DC 电路拓扑开始大量运用于高输入、低电压/大电流输出的转换场合。其组合方法可以将隔离变压器安置在前级或后级，如果变压器用来作为后级，则一般选择 Buck 或 boost 作为前级电路。一般来说，两级拓扑都采用 Buck 电路作为前级电路，用来调整输出电压。后级电路实现隔离，且工作在 50%占空比（驱动信号之间留有死区时间，为后级电路提供软开关），具有“直流变压器”功能，进一步实现降压，图 2-12。

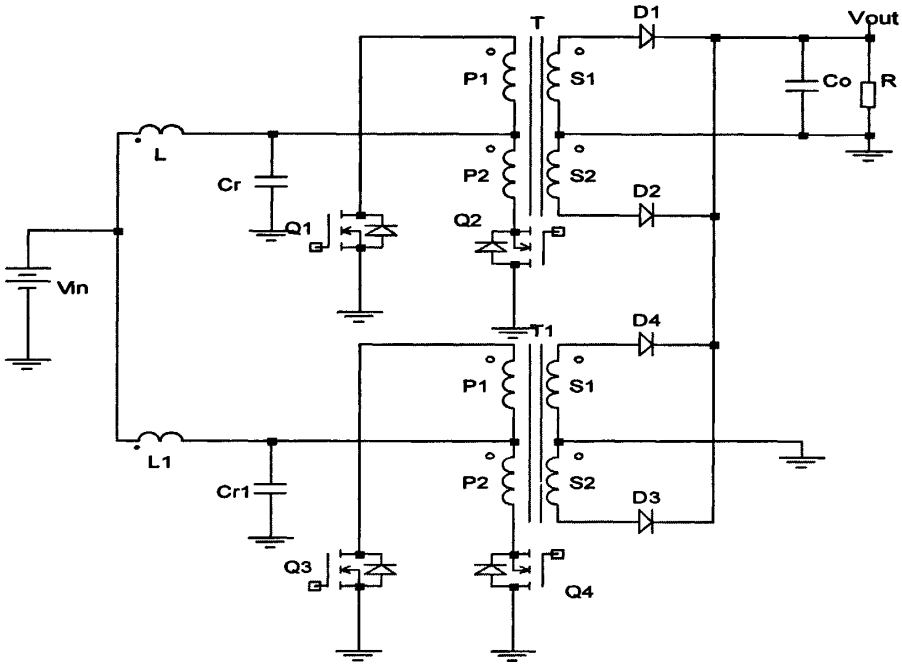



图 2-11 并联谐振推挽电路拓扑

后级电路的选择有很多种，如正激、推挽、半桥或全桥变换器等，见下图 2-13，其为各种两级电路组合拓扑[25-32]。

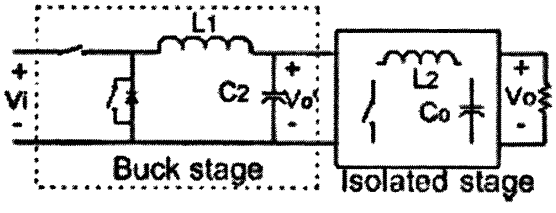



图 2-12 两级 DC/DC 变换器电路示意图

这种拓扑结构有许多好处。次级同步整流电路便于优化，由于变压器的次级电压降得很低，故可以选择导通阻值 $R_{dson}$ 较小的开关管进行同步整流，从而提高效率。次级漏感引起的振荡，也会因为同步整流管电压应力减小而得到很好的抑制。而且由于变压器初级电压减小且工作在恒定占空比，隔离变换器的效率还可以使用低导通阻值的初级开关管而进一步得到提高。虽然 Buck 电路会增加额外的损耗，但整个两级电路拓扑的效率仍然要比单级电路拓扑效率高。还因为前级 Buck 电路的电感 $L_1$ 只需要承载较小的电流纹波值，交流损耗小，所以可以设计选择更小的电感值。流过双向电流，可以使开关管 ZVS 软开关，从而减小开关损耗。

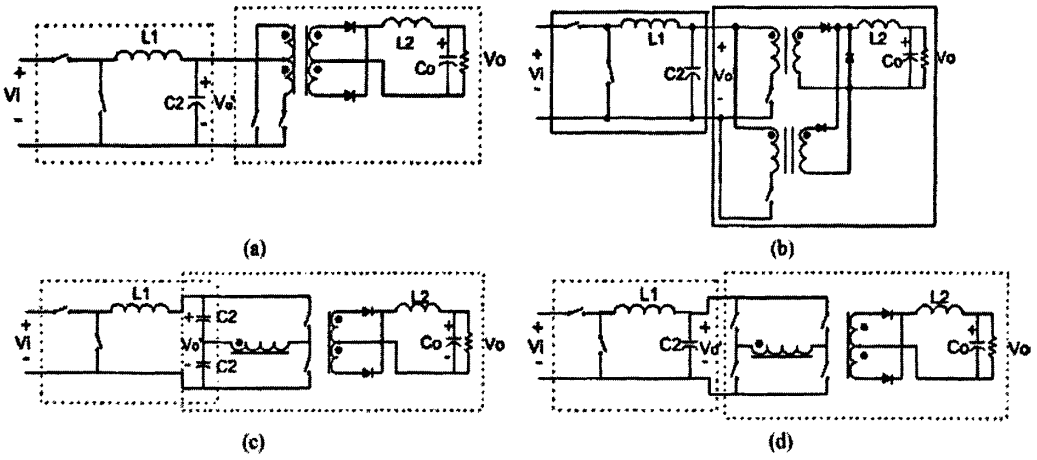



图 2-13 各种两级电路拓扑组合 a) Buck+推挽 b) Buck+正激 c) Buck+半桥 d) Buck+全桥

然而，两级电路也有一些本身的缺点。除了两级电路不能避免地需要额外的成本、空间和多余开关管带来的损耗，其控制电路将会比单级控制电路复杂，且瞬态响应时间较长，从而需要较高的工作频率来提高其响应能力。本设计将恒定占空比控制谐振推挽工作，视 Buck 电路与恒定谐振推挽电路为一整体，采用单环电压控制，进一步简化控制，便于实现。本设计中的两级电路原理图如下图 2-14 所示。

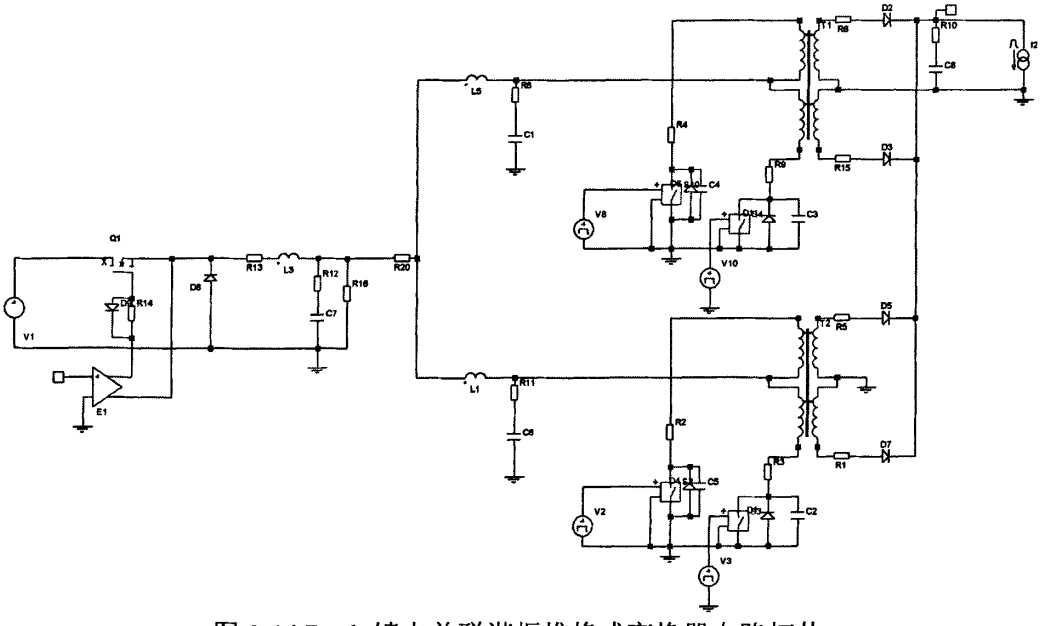


图 2-14 Buck 馈电并联谐振推挽式变换器电路拓扑

## 2.3 本章小结：

本章提出了新型的馈电谐振推挽变换器拓扑，并重点对其进行了研究与分析，以及对谐振推挽电路软开关的具体实现原理和同步整流电路进行了讨论。最后对交错并联与两级电路原理进行了简单介绍与分析，从而提出整个 Buck 馈电的交错并联推挽谐振变换器电路。

# 第三章 Buck馈电交错并联推挽谐振变换器仿真验证

为了考查变换器软开关效果，优化参数设计，对电路进行了仿真。本设计采用较通用的仿真软件 simetrix，仿真图如下图 3-1 所示。为分析方便起见，在仿真图中未将同步整流部分显出，在后面章节中，将进行单独分析。电路采用电压型控制，从电路输出反馈控制信号，从而控制 Buck 的开关管触发。这种控制方式使得交错并联谐振推挽电路采用固定频率控制，实现变压器功能。固定频率控制可以根据谐振推挽电路谐振参数设定死区时间，从而保证电路始终工作在软开关状态。

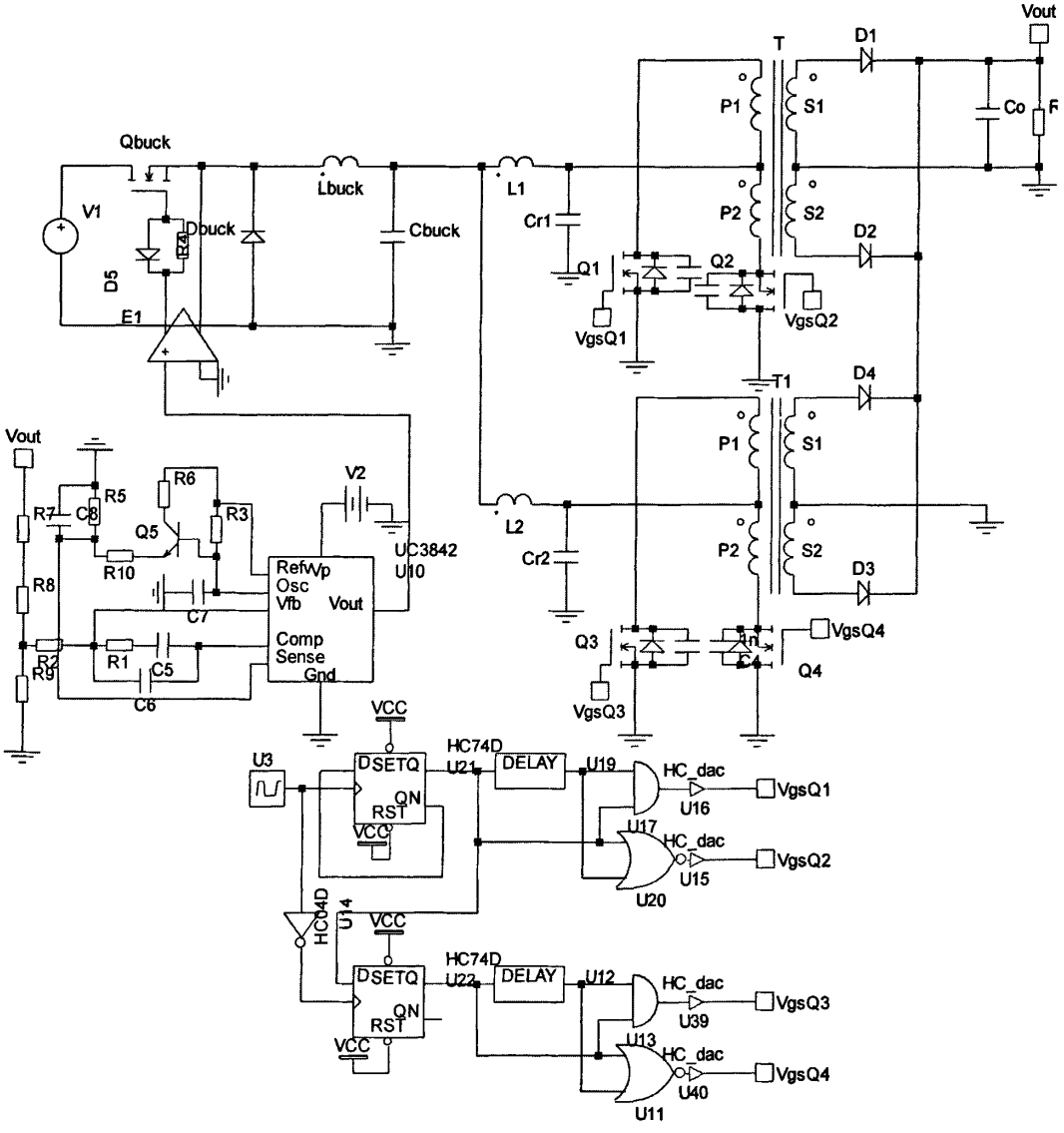



图 3-1 Buck 馈电交错并联推挽谐振变换器电路仿真图

## 3.1 Buck 电路拓扑选择及波形

### 3.1.1 Buck 电路拓扑选择

设计之初，出于对元件最少化及变换器体积是小化的考虑，选用的 Buck 电流馈电交错并联谐振推挽变换器的 Buck 为简化电路，前后两级共用电感，即电感 $L_1$、$L_2$ 既作为 Buck 电路的输出电感，亦为谐振推挽电路的馈电电感，如图 3-2 所示。

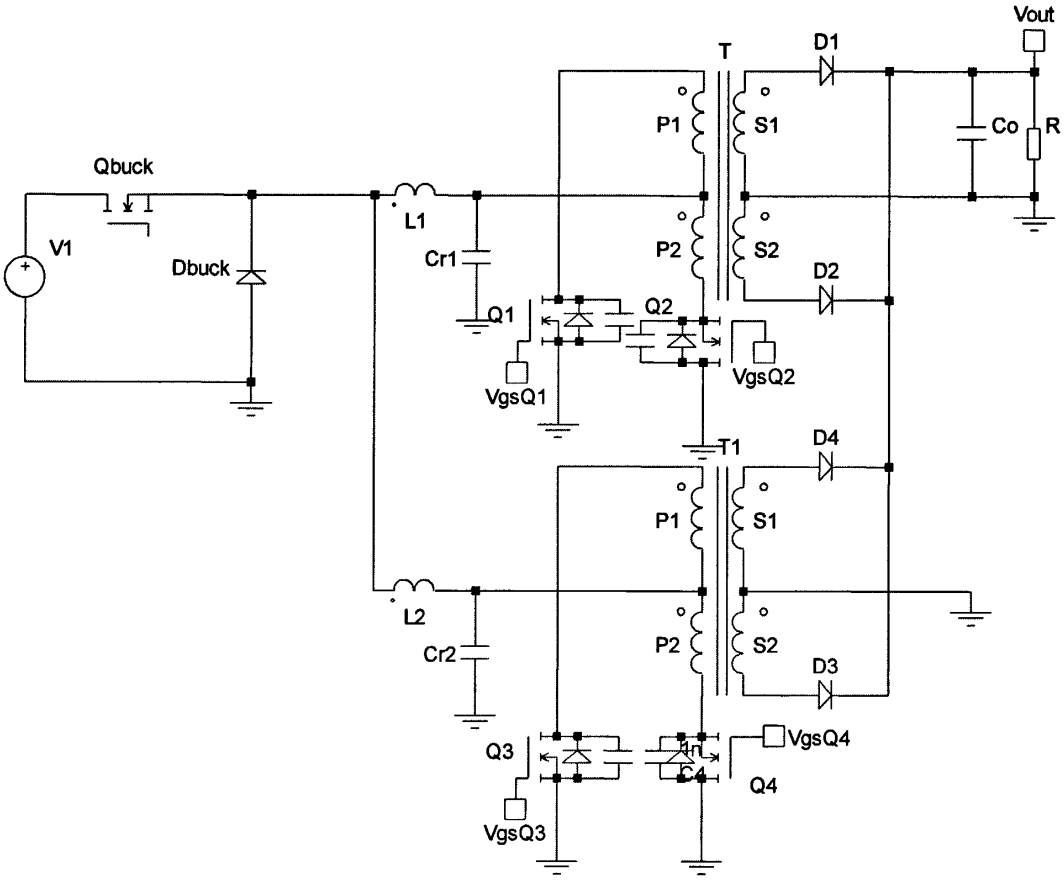



图 3-2 简化 Buck 馈电交错并联谐振推挽电路

但在实验中却发现简化电路的一些缺点，故在此对简化电路进行分析，从而论证完全 Buck 电路的合理性。

两级电路采用不同的频率控制信号，这些不同将会影响到 Buck 电路对谐振推挽电路的电感供电。由于简化了电路，共用了电感，故两级电路不能完全独立，而使控制显得更加复杂。而完全 Buck 电路却因为二者功能部分可以独立分开，从而控制会方便，简单得多。以下波形可以看出二者仿真实验区别。

图 3-3 所示为简化电路连接的 Buck 馈电谐振推挽电路波形，上图通道 1 为谐振推

挽电路的输入电压，2 为谐振推挽的谐振电流。从图中可以明显地看出，在整个电压电流波形中，存在低频纹波，这将造成交错并联变换器的承载功率分配不均，从而加大损耗，降低效率。这种不平衡可以用提高 Buck 控制频率，以使其值为谐振推挽控制频率的若干倍的方法来解决，其效果可见图 3-3 的下右图，图中的低频纹波已经消失。故此种电路亦可采用，但由于频率越高、Buck 变换器的损耗就更大，为保证整个变换器的高效率，最终选择完全 Buck 作为前级电路，其电路图如 3-1 所示。

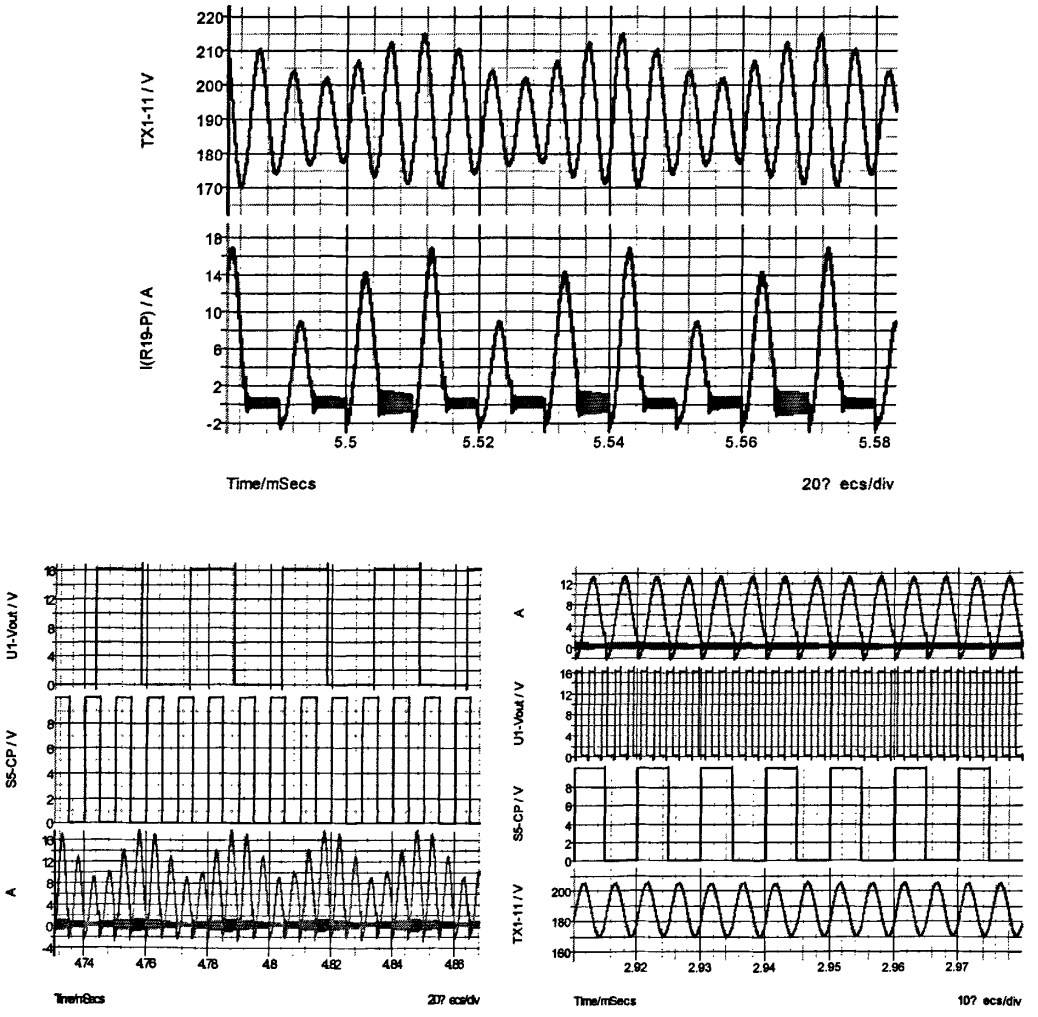



图 3-3 简化连接电路的仿真波形图

### 3.1.2 Buck 电路波形

作为前级降压及调节输出的 Buck 电路，输入 400V 直流电压，输出为 200V 直流。与普通 Buck 电路无异，不同的只是它的负载，本文所设计的电路中，整个交错并联的

谐振推挽就是负载。故仿真中对于 Buck 电路不以详述，其驱动波形与开关管波形如下图 3-4 所示。鉴于 Buck 电路的各种研究成熟性，所以开关管采用硬开关，而这种硬开关并不影响高效率的实现。

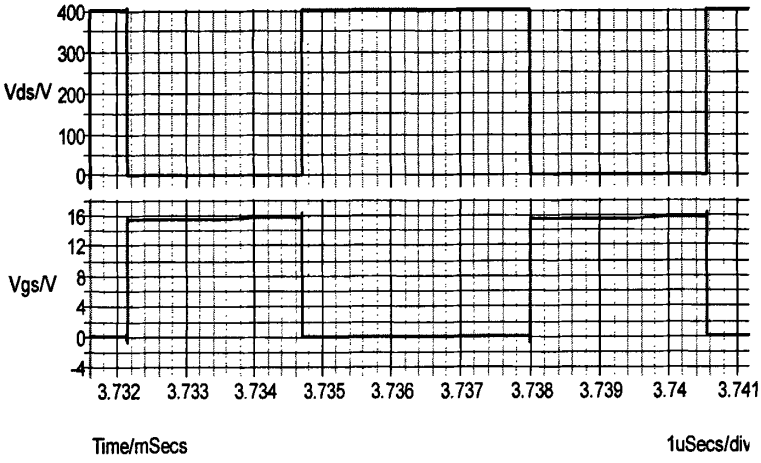



图 3-4 Buck 开关管驱动信号与电压波形

## 3.2 交错并联谐振推挽电路主要波形及软开关实现

### 3.2.1 交错并联谐振电路波形

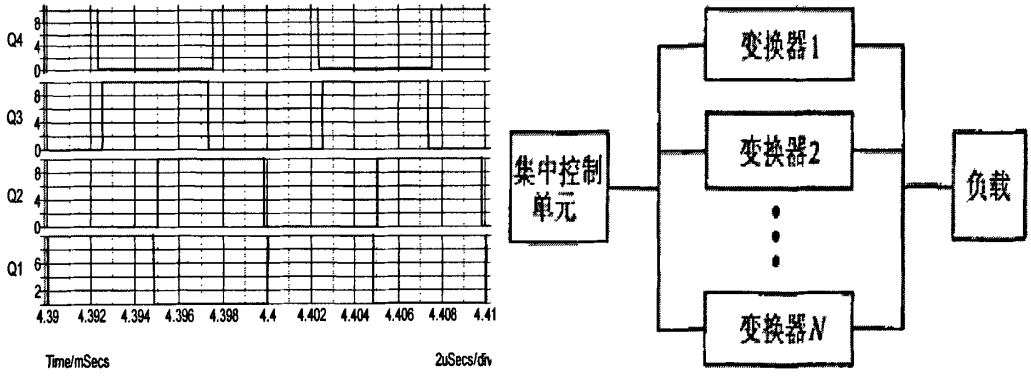
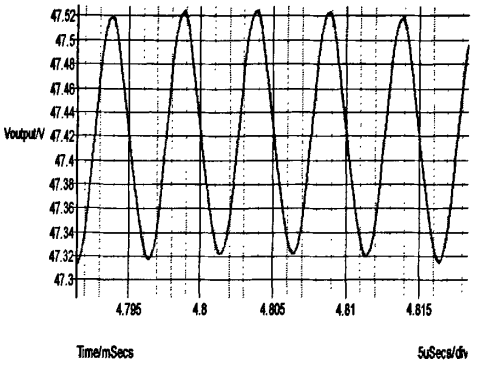



图 3-5 四个开关管的门极驱动信号与控制方式

上图所示为交错并联的谐振推挽电路各开关管的驱动信号与控制方式，设计中对于交错并联采用集中控制方式。该方法的原理是通过用逻辑芯片产生两组频率相同而相位差为 $\pi/2$ 的驱动信号，如图 3-5。

交错并联的变换器电路，大大减小了输出电压纹波，而且提高了纹波频率，为单个工作两倍值。这样的优点对输出滤波设计有很大的帮助。下图 3-6 可以看出，图 a 为单个谐振推挽电路的输出电压波形，图 b 为两个交错并联的谐振推挽电路输出。单个工作

输出电压的峰峰值为交错并联的两倍幅值，且频率减半，故可验证原理分析。且由于采用集中控制方式，实现简单方便，频率固定，可以确保软开关的顺利实现，保证了电源的可靠性保证。



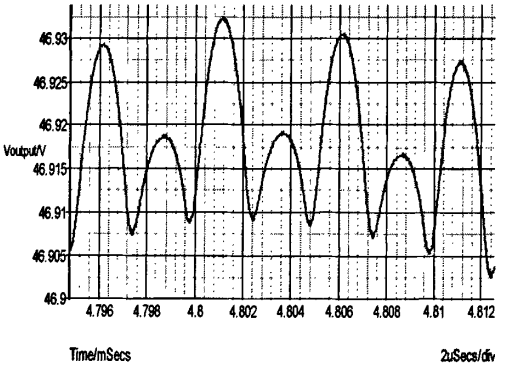




图 3-6 a）单个谐振推挽输出电压波形　　b）交错并联谐振推挽输出电压波形

### 3.2.2 谐振软开关实现

**1.** 选取谐振元件值

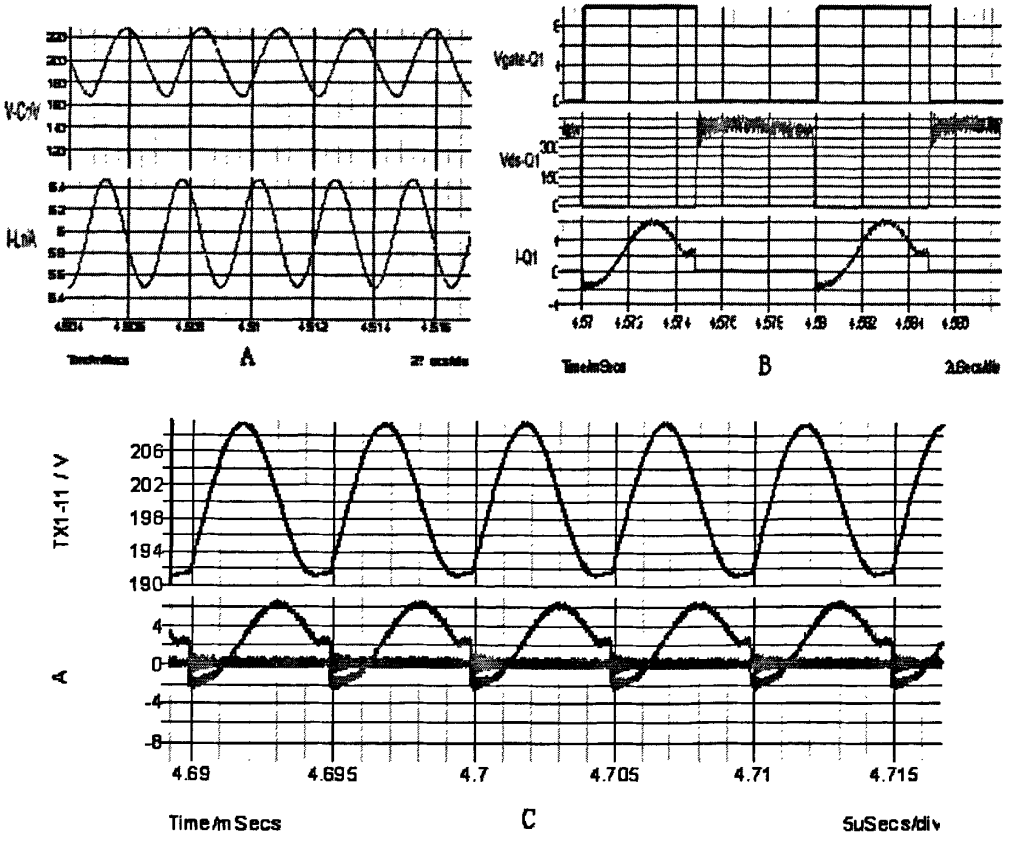



图 3-7 谐振电路主要波形

谐振推挽的软开关原理，在第二章已经进行了详细的原理分析。在此将其仿真波形验证理论。谐振推挽的谐振电路由谐振电容$C_r$与变压器漏感$L_K$组成，二者的取值大小将直接影响软开关的实现程度。

图 3-7 中的谐振电路主要波形，A）图中上波形为谐振电容上的电压波形，下波形为谐振电感的电流波形；B）图中上波形为其中一个开关管的驱动信号，中间波形为开关管上的电压波形，下波形为流过开关管的电流波形；C）图上波形为变压器绕组中端的电压波形，也属于谐振电压波形，下波形为同一推挽电路上两个对称开关管的电流波形。

谐振变换器的最大特点就是主回路中的电流为正弦，同时变压器的电压电流也均为正弦，从上图皆可看出。通过仿真软件 simetrix，验证了当开关频率大于谐振频率时，主回路的电流和变压器两端的电压均类似正弦，这对减小电路 EMI 有很重要的意义。

零电压开通的实现主要由死区时间决定，如第二章所述，选取 25ns 的死区时间，则可实现软开通。其波形图如 3-8 所示，上波形为开关管的漏源电压波形，下波形为开关管的驱动波形，从图中可以看出，开关管开通时刻，漏源电压为零，即实现了零电压开通。软关断的实现与很多因素有关，故以下小节主要讨论近似零电流关断的实现条件。

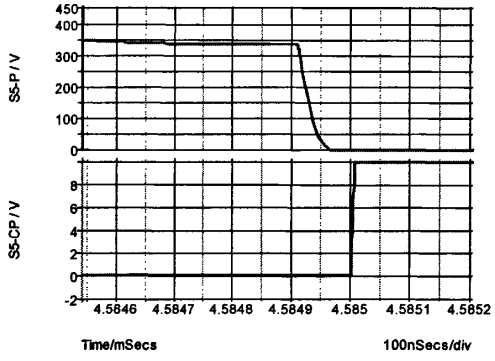



图 3-8 开关管零电压开通仿真波形图

谐振推挽的谐振电路由谐振电容$C_r$与变压器漏感$L_K$组成，二者的取值大小将直接影响开关管关断时刻的电流值，从而决定软开关的实现程度。因为变压器的漏感在变压器制成之后，就已经成定值，不能随需要改变。故在实验及仿真时，需选择适合的谐振电容值来配合漏感，从而达到软开关效果。当电容值取得过大时，开关波形如图 3-9 中的 A 图所示，谐振时间过长，从而使在整个开通时间内无法完成谐振，导致关断时刻电流过大，损耗增加。但若电容值选择过小，使得谐振时间过短，谐振电流小于励磁电流

时刻过早，谐振周期只占导通时间的小部分，周期时间利用率很低，而且传送相同功率的谐振电流有效值会增大，从而增大开关管的电流应力，如图 3-9 中的 B 图所示。故电容值的选择应该大小合适。

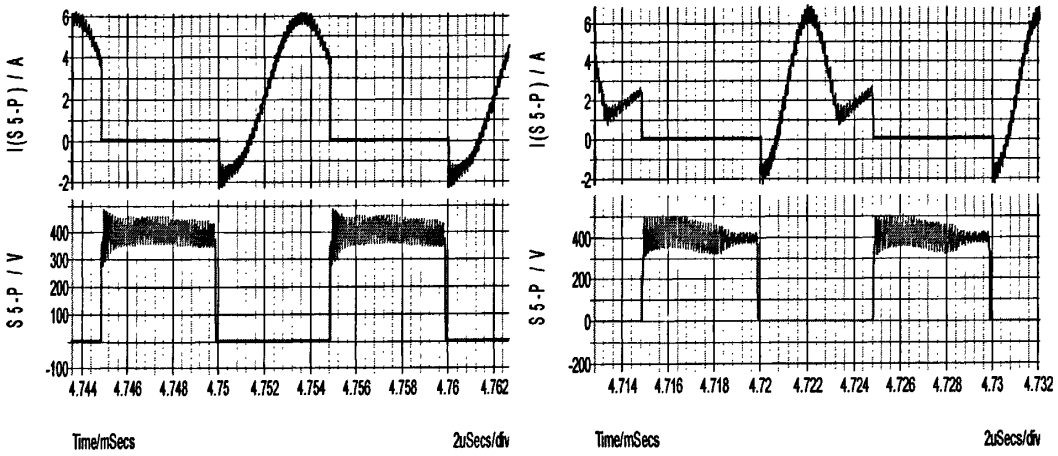



图 3-9 A）谐振电容取较大值(300n)波形　　B）谐振电容取较小值(100n)波形

**2.**不同输入电压的软开关实现

软开关实现有两个方面的制约因素：输入电压和负载变化。但从上一章的原理分析中可以得出，开关管的零电压开通不受输入及负载变化的影响，故这两方面的变化仅是对开关管的关断过程有影响。随着输入电压的变化，谐振电容上的电压会发生变化，从而影响谐振电流波形，最后作用于开关管的关断软开关。以下是两种不同输入电压的软关断。从图 3-10 中可以看出，低电压输入时，励磁电流减小，谐振电流低于励磁电流的时间延迟，从而使传送到次级的能量延迟停止。这样的输入情况，相当于将谐振时间减小，但由于励磁电流减小，近似零电流关断仍然存在。

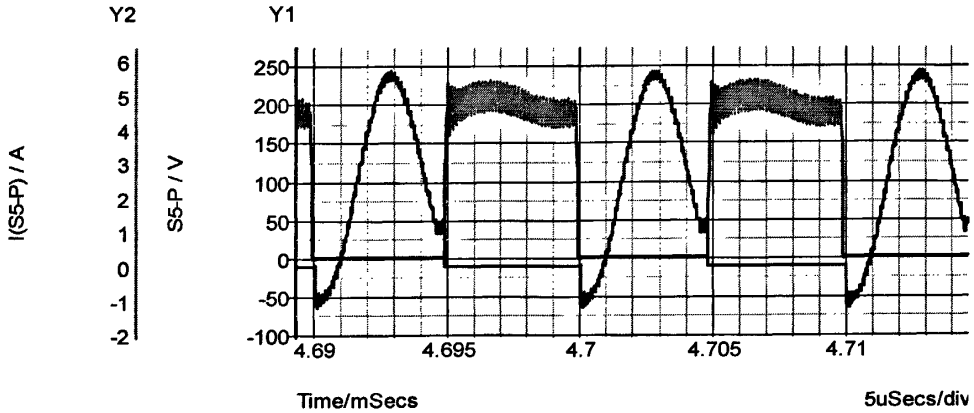



图 3-10 低电压输入（Push-pull Vin=100V）时的开关波形

从图 3-11 中可以看出，高电压输入时，励磁电流增大，谐振电流低于励磁电流的

时间提前，从而使传送到次级的能量提前停止。这样的输入情况，相当于将谐振时间增加，近似零电流关断仍然存在，只是由于励磁电流增大，关断的电流有所增大。

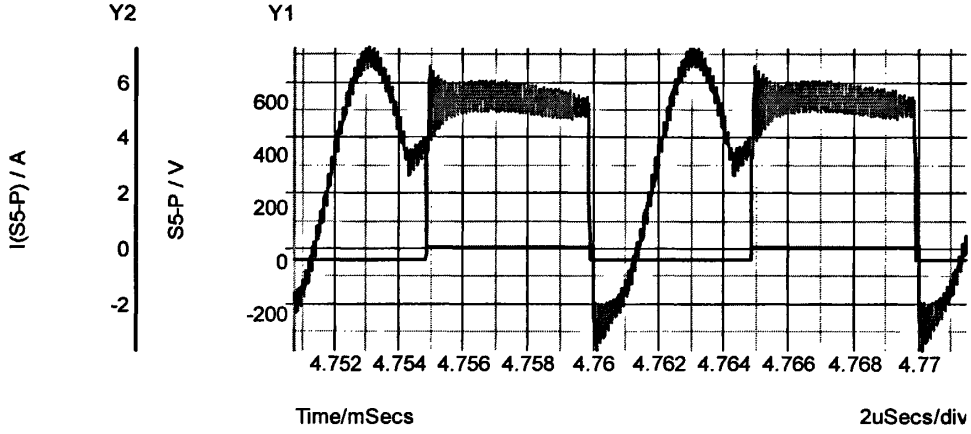



图 3-11 高电压（Push-pull Vin=300V）输入时的开关波形

**3.不同负载变化的软开关实现**

同上小节的分析类似，负载变化将会导致谐振电流的变化，即经过谐振电容及谐振电感的电流发生变化。如此一来，传送至次级能量的停止时刻改变，从而影响谐振时间，关断的软开关效果也就不同。以下的分析也从两种不同的情况开始，首先是轻载情况（5A），谐振电流值低于励磁电流值时刻提前，相当于减小谐振时间，于是开关管在励磁电流的最大值时关断，但由于励磁电流比较小，故开关管仍为近似零电流关断。开关波形如图 3-12 a 图所示。

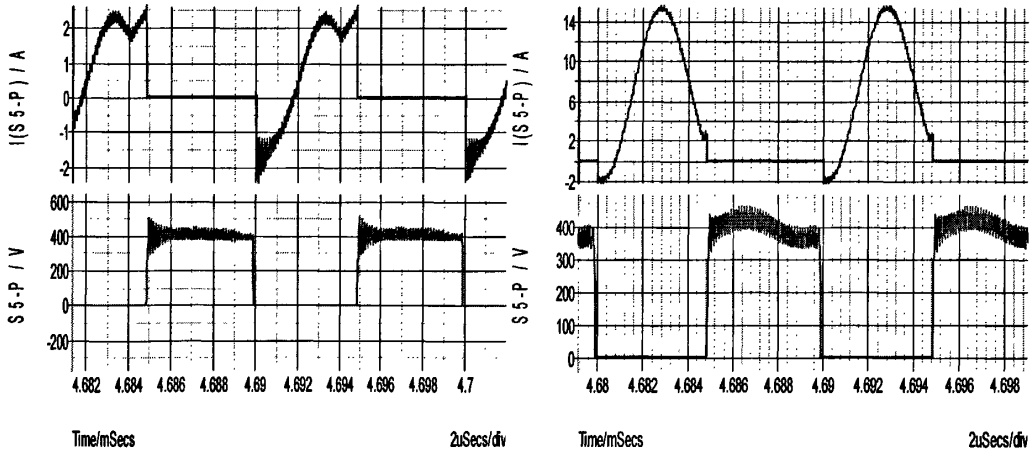



图 3-12 a)轻载(5A)开关波形　　b)重载(60A)开关波形

当负载加重时，谐振电流值低于励磁电流值时刻延迟，相当于增大谐振时间，但由于开关管仍在励磁电流的最大值时关断，且励磁电流比较小，故开关管仍为近似零电流关断。开关波形如图 3-12 b 图所示。综上所述，只需要谐振元件值选取合适，当负载和

输入电压在一定范围内变化时，谐振电路仍能正常工作，从而实现开关管的近似零电流关断。

### 3.2.3 次级整流仿真

由于谐振推挽为馈电式变换器，故全波整流输出以后只需输出电容，而无需输出电感。这样加快了电路对负载的瞬态响应的同时，也大大减小了电路的体积。两个电路的交错并联，使得输出纹波频率加倍，而纹波峰峰值减半，次级整流管电流波形上可以说明。见下图 3-13，四个整流管的电流波形互差$\pi/2$。

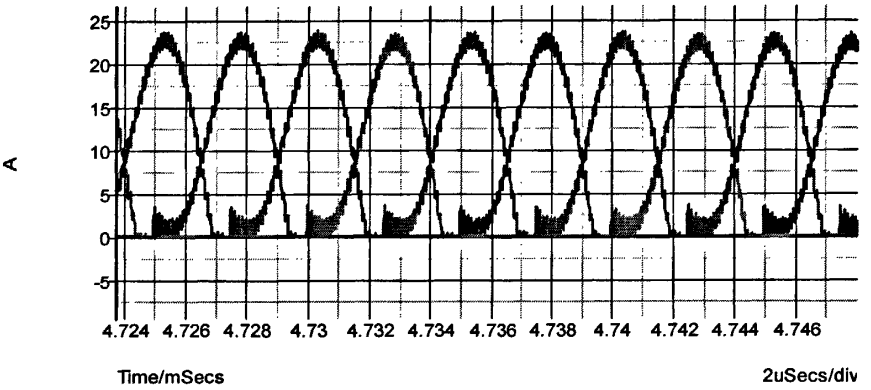



图 3-13 交错并联的四个整流管电流波形

图 3-14 所示为整流管电压电流波形，上波形为初级开关管的电流波形，下波形中的正弦部分为整流管的电流波形，矩形波为其对称管的电压波形。从图中可以看出，整流管的电压波形与初级的开关管电压及电流波形同宽，但整流管的电流波形却比上述二波形

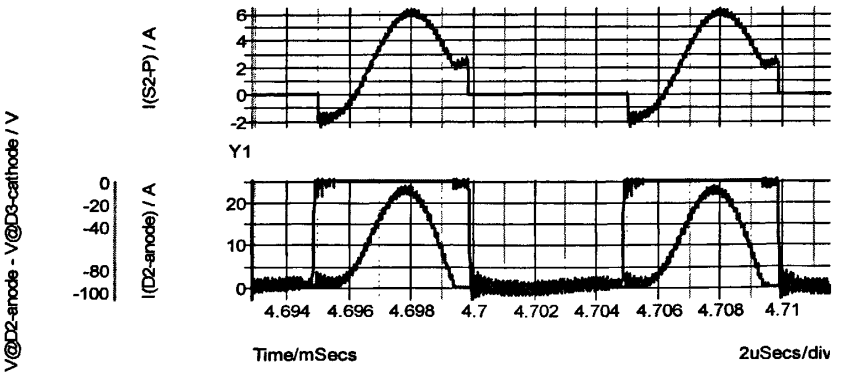



图 3-14 整流管电压电流与开关管电流波形

窄，这就验证了第二章原理分析中的电流公式，当谐振电流小于励磁电流时，至次级的能量将停止传递。这正是同步整流选择使用智能整流芯片的根据。

## 3.3 本章小结

本章利用仿真软件 simetrix 对电路进行了仿真验证，讨论了电路的主要波形，通过对各种电路情况的波形对比，明确了软开关特性实现条件，同时文章对次级整流部分也进行了仿真，为同步整流设计做好理论分析。

# 第四章 变换器电路及参数设计

## 4.1 主电路参数设计

本设计所选择的电路拓扑为 Buck 交错并联馈电谐振推挽变换器，其主电路如图 4-1 所示。该电路融合了 Buck 与馈电谐振推挽的优点，利用 PWM 控制，在前级 Buck 电路直接调节输出电压，从而实现控制的简单化。Buck 降压稳压，后级馈电谐振推挽实现直流变压器功能，保证软开关实现，以交错并联的方式组合，提高效率，降低纹波。且在次级整流部分采用同步整流，更大程度上提高效率。

主电路的设计主要内容包括功率变压器、Buck 输出滤波电感、Buck 输出电容、谐振电容、馈电电感、Push-pull 输出电容。

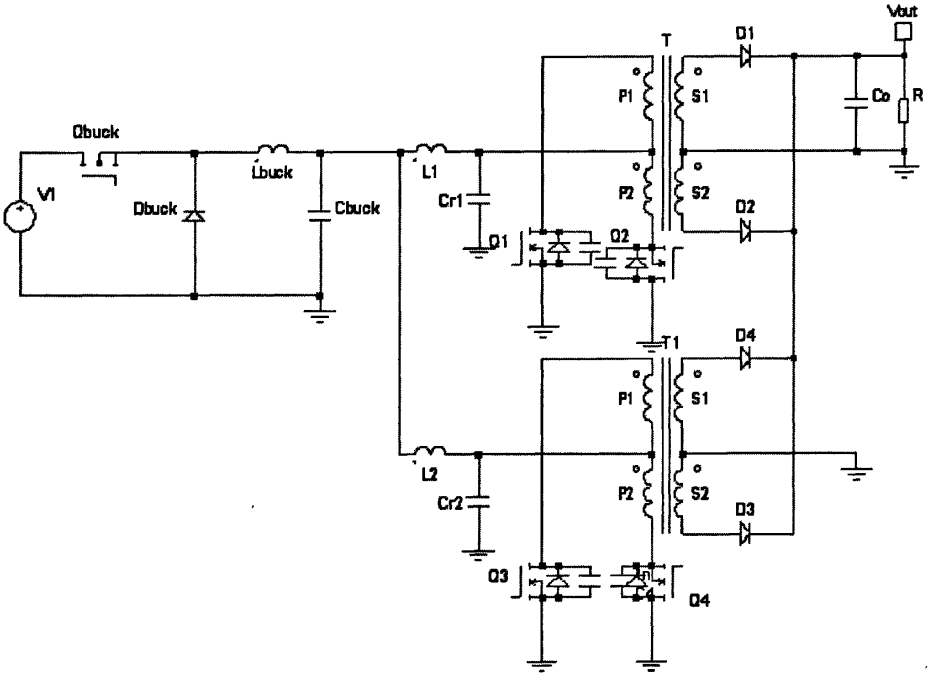



图 4-1 Buck 交错并联馈电谐振推挽变换器主电路

根据设计要求确定了变换器的性能参数如下：

输出功率 $P_o = 3KW$；输入电压：$350 \sim 450VDC$；输出电压：$V_o = 48V$；输出电流：$I_o = 60A$；输出电压纹波要求小于1%。

变换器的工作频率的选择也是很重要的。通常，谐振变换器的频率都在几百 *KHz* 左右，以保证变换器有较小体积和较高功率密度。但是开关频率越高，开关上的损耗会随之增大，磁性元件产生的干扰越严重。因此，考虑到设计的要求以及电路的实际工作条

件，本设计采用两级频率控制，前级 Buck 控制频率为 150 $KHz$，后级谐振推挽电路控制，采用逻辑芯片发生固定点空比的驱动信号，频率 200 $KHz$。

设计条件

电路拓扑：Buck 交错并联馈电谐振推挽；

工作频率：前级 150 $KHz$、后级 200 $KHz$；

变换器最低输入电压：350$VDC$；

变换器最高输入电压：450$VDC$；

输出电压：$V_o = 48VDC$；

输出电流：$I_o = 60A$；

选用磁芯材料：PQ 型 Ferroxcube－Philips 铁氧体 3C96 磁芯。

### 4.1.1 变压器设计

功率变压器是开关电源的最重要器件的之一，它负责将能量从初级传送到次级。变压器设计的好坏，直接影响变换器的效率、体积以及可靠性等。变压器的性能涉及外界参数较多，如电压、电流、温度、频率、匝数比、漏感、磁性材料参数等等。主变压器的设计主要是根据工作频率、功率等级、拓扑类型以及输入输出电压电流等参数来确定磁芯类型以及线圈匝数[3,4,33,34]。

**1.**变压器结构选择

一般的变压器设计，都由三部分组成，分别为磁芯、绕线、骨架。骨架在变压器中起着支撑绕线线圈的作用，方便绕线出线的焊接，但为了增大初、次级之间的耦合，减小初、次级漏感，提高磁芯的窗口面积利用率。本设计改变一般绕组与磁芯轴线平行绕制方法，采用与磁芯轴线方向垂直绕制手法，二者之间的比较如下图 4-2 所示。这样绕制的绕圈为单层垂直叠加，故也称“绕饼”。

从原理分析及实验波形中可以看出，类似正弦波的次级整流电流有效值较大，所以变压器损耗与绕组排列顺序相关。以下图 4-2 为两种不同结构的绕组排列，左图为普通三明治绕组排列，右图为完全三明治排列，其交流电阻有明显不同。通过对两种不同结构的仿真（ansoft）及实验分析，完全三明治排列具有交流阻抗低、耦合良好等优点。故在最后样机中选择完全三明治方法绕制。

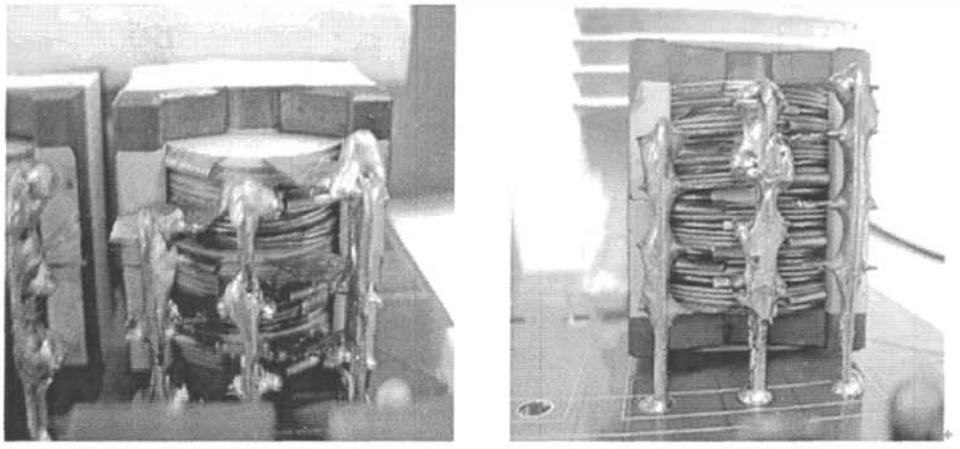


图 4-2 两种三明治绕组排列变压器

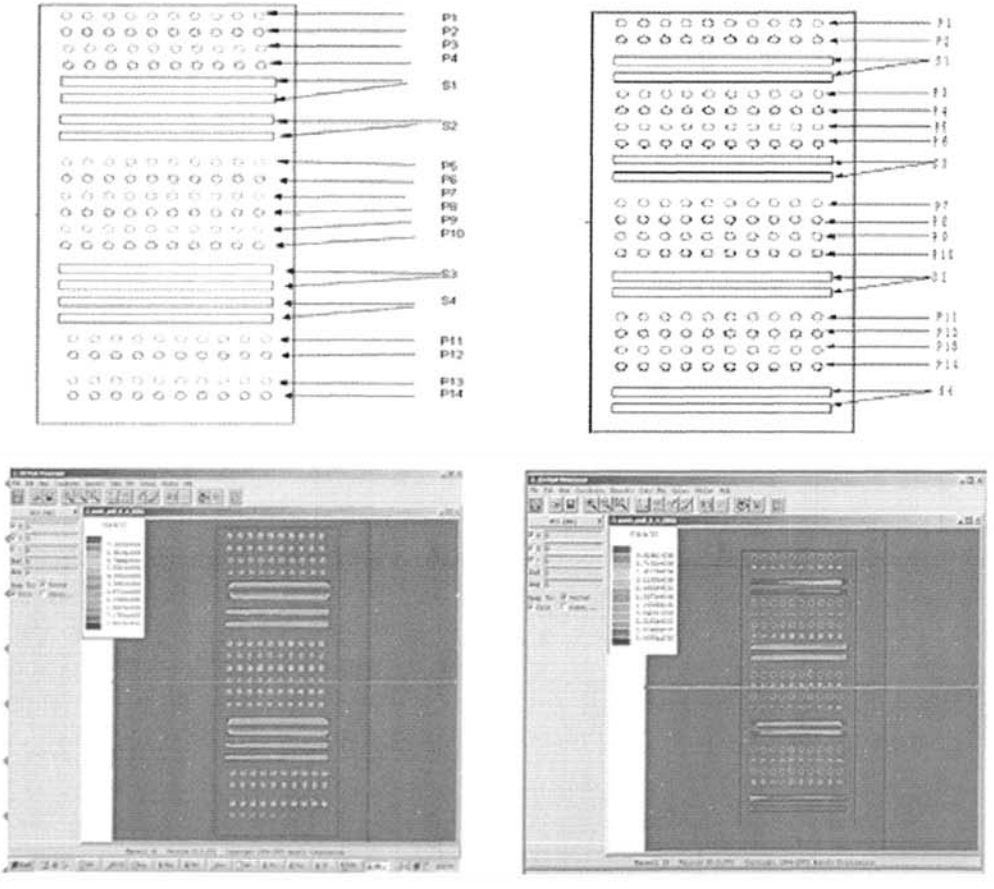
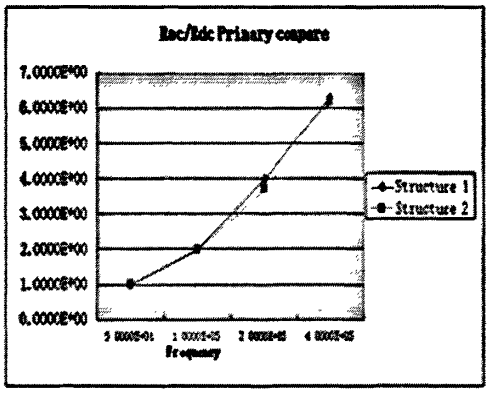



图 4-3 两种方法的绕组排列仿真图



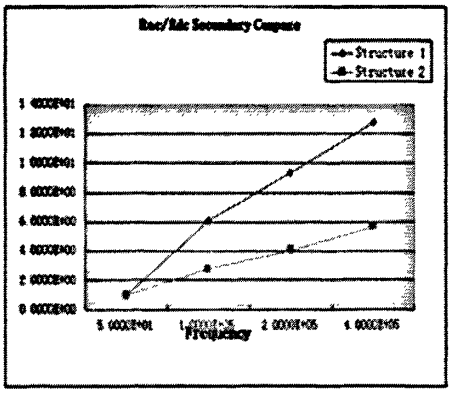




图 4-4 A）图 初级 $Rac/Rdc$ 曲线比较　　B）图次级 $Rac/Rdc$ 曲线比较

2.选择磁芯

参照一般变压器的计算公式：

$$WA_c = \frac{P_o}{2\eta f_s B_m J_m K_o K_p} \times 10^6 \tag{4-1}$$

式中，$P_o$ 为输出功率（W），因为采用错并联，故此处的输出功率为总功率的一半；$B_m$ 为

工作磁感应强度（$G_s$）；$J_m$ 为导线电流密度（$A/mm^2$）；$f_s$ 为变换器工作频率（$Hz$）；$\eta$ 为效率；$K_o$ 为窗口使用系数；$K_p$ 为绕线系数；$W$ 为磁芯窗口面积（$cm^2$）；$A_c$ 为磁芯有效截面积（$cm^2$）。

对本变换器而言，一个变压器的输出功率 $P_o = I_o \times V_o = 30 \times 48 = 1440W$ 为总输出功率的 1/2，效率设为 75%，频率为 $f_s = 200kHz$，对于 PQ 形铁氧体磁芯，因为采用无骨架的绕制方法，窗口使用系数 $K_o$ 和绕线系数 $K_p$ 都取值为 1，导线电流密度 $J_m$ 可取值为 $J_m = 3A/mm^2$。

然后选择最佳磁感应强度 $B_m$，$B_m$ 若选得较大，变压器初级匝数减小，铜损小，但铁损增加。变压器设计中为了求得到最佳效率，一般使铜损等于铁损。因此，对于变压器，有一个最佳磁感应强度值。参照磁感应强度变化与输出功率、工作频率的关系，可以确定最佳磁感应强度 $B_m$ 为 $B_m = 2500G_s$。

将以上参数带入式（4—1），得到：

$$WA_c = \frac{1440}{2 \times 0.75 \times 2 \times 10^5 \times 1250 \times 3 \times 1} \times 10^6 = 1.28cm^4 \tag{4-2}$$

若选用 PQ35/35 型磁芯，其参数为：磁芯有效截面积为 $1.9cm^2$，窗口面积为 $1.64cm^2$，

$WA_c$为 $3.12\,cm^4$，频率为 $200\,kHz$，磁芯输出功率为 2KW。

从上面的分析可知，选用的磁芯满足输出功率的要求，且磁芯面积乘积大于所需的 $1.28\,cm^4$，不会饱和，故能满足设计要求。

**3.变比及匝数的确定**

根据设计参数可知，后级电路推挽总输出电压值为：$V_o = 48v$。此电压实际上分别为变压器次级正、负半周内绕组承受的电压，也就是说变压器次级绕组电压$V_S$的幅值为：$V_S = 48v$。

由于需要满足谐振推挽的软开关实现条件，交错并联的两个推挽变换器四个开关管采用集中控制方式。死区时间长短决定开关管的零电压开通实现与否，故为了最大化利用变压器的变换利用率，单个开关管的占空比设定为恒定值，即$D = 45\%$，死区时间为$T_{deadtime} = (1-D)T = 5\% \times T = 25ns$。且为降低推挽开关管的电压应力，前级 Buck 电路输出控制在 200v 左右，所以推挽变压器的初级绕组压降为$V_P = 200v$

再根据推挽变压器的原理分析有：

$$V_S = V_P \times n \times 2 \times D \tag{4-3}$$

其中$n$为变压器变比，所以可以得出$n$：

$$n = n_S / n_P = V_S / V_P /(2 \times D) = 48/200/0.90 = 0.267 \approx 1/4 \tag{4-4}$$

考虑实际绕制情况，变比$n$取值为 1/4。

最后，选择次级绕组匝数$n_2$

$$n_2 = \frac{V_S}{4.44 A_c f \Delta B_m} \times 10^4 = \frac{48}{4.44 \times 1.9 \times 2 \times 10^5 \times 0.125} \times 10^4 = 2.27\text{匝}，取整得：$$

$$n_2 = 3\text{匝} \tag{4-5}$$

初级匝数为

$$n_1 = n_2 / n = 3 \times 4 = 12\text{匝} \tag{4-6}$$

**4.导线的选择**

由于变换器工作于$200kHz$的高频，必须考虑趋肤效应，所以绕组导线应采用多股线并绕。

首先根据变压器变比确定初、次级的电流有效值。

根据设计参数及谐振推挽原理可知，流过变压器初级绕组的电流峰值为：

$$I_{ppeak} = 16A \tag{4-7}$$

且根据其波形分析，可得出电流有效值为：

$$I_{prms} = 16/2.45 = 6.53A \tag{4-8}$$

由于已知变压器变比，则次级电流有效值为：

$$I_{srms} = I_{prms}/n = 6.45\times4 = 25.8A \tag{4-9}$$

其次，根据变换器工作频率计算穿透深度和确定导线型号。

变换器工作于$200kHz$时的穿透深度为$\Delta = \frac{66.1}{\sqrt{f}} = \frac{66.1}{\sqrt{2\times10^5}} = 0.15mm$，根据导线直径小于两倍穿透深度的原则，应选择直径小于 0.30 $mm$ 的铜线。为了兼顾绕制工艺本次设计选取了直径为 0.45 $mm$ 的 AWG25＃铜线。

最后，确定初、次级导线的股数。

初级导线的直径$d_{wp}$应为：

$$d_{wp} = \sqrt{\frac{4I_{prms}}{\pi J_m}} = \sqrt{\frac{4\times6.53}{3\pi}} = 1.66mm \tag{4-10}$$

次级导线的直径$d_{ws}$应为：

$$d_{ws} = \sqrt{\frac{4I_{srms}}{\pi J_m}} = \sqrt{\frac{4\times25.8}{3\pi}} = 3.3mm \tag{4-11}$$

则初级绕组的股数为$n_p = \left(\frac{d_{wp}}{0.45}\right)^2 = \left(\frac{1.66}{0.45}\right)^2 = 13.6$股，取整得：

$$n_p = 14\text{股} \tag{4-12}$$

同理，次级绕组的股数为$n_s = \left(\frac{d_{ws}}{0.45}\right)^2 = \left(\frac{3.3}{0.45}\right)^2 = 53.7$股，取整得：

$$n_S = 54\text{股} \tag{4-13}$$

因此，最后确定变压器绕组导线规格为：初级采用 AWG25＃线 14 股并绕，次级采用 AWG25＃线 54 股并绕。

由上述计算得出的理论值无法进行工艺制作，故从方便制作考虑，将初级等效成为 8 股 AWG18#线分别平行绕绕制，次级等效成为 4 片外直径为 32mm、内直径 15mm、厚度为 0.5mm 的铜分开平行绕制。其成品效果如图 4-2 B 图所示。

### 4.1.2 谐振电感、谐振电容与馈电电感设计

谐振电感、电容设计，其主要目的就是为了保证开关管能够实现软开关功能。谐振

电感的取值在变压器制作完成之后，就已经固定而无法改变。类似于本设计所制作的变压器，一般其初级漏感值都在$0.3\sim0.5\mu H$之间，本文取$0.3\mu H$。所以谐振电感值的选择就在于变压器的制作。

而谐振电容的选择则是为了配合已经固定的谐振电感值，达到恰到好处的谐振周期，使开关管能够实现近似零电流关断。根据第二章的原理分析，谐振电感的选择需满足如下的公式条件，

$$T_{resonant}=\frac{1}{f_{resonant}}=2\pi\sqrt{L_rC_r}=2\times T_{switch}\times D \tag{4-14}$$

经计算，设计取谐振电容值$c_r=178nF$。

馈电电感的存在就是为了隔离低阻电压源，使之能够具有电流源性质，为谐振推挽变换器提供较大的不变输入电流。因为谐振推挽谐振电感值$0.3\sim0.5\mu H$之间，所以根据工程上的隔离电感选择，取值为$L_{bank}=12\mu H$。

馈电电感值选定以后，需要选择其磁环材料。各类型的磁环特性如表4-1、4-2所示。

表4-1 各类型磁芯在频率为100kHz、磁感应强度为140G时的损耗

| 材料编号 | 损耗（$mW/cm^3$） | 材料编号 | 损耗（$mW/cm^3$） |
|---|---|---|---|
| −2 | 19 | −30 | 129 |
| −8 | 35 | −34 | 82 |
| −14 | 21 | −35 | 119 |
| −18 | 46 | −40 | 127 |
| −19 | 54 | −45 | 61 |
| −26 | 83 | −52 | 58 |

根据各类型磁环的特性，选择HIGH FLUX磁环CH102060作为隔离电感材料。其特性参数为外径0.40英寸、内径0.20英寸、高度0.156英寸、磁导率$\mu=60$。

表4-2 各类型磁环的典型应用

| 典型应用 | −2 | −8 | −14 | −18 | −19 | −26 |
|---|---|---|---|---|---|---|
| 调光器电感 | | | | | | × |
| 60 $Hz$ 时的 EMI 差模电感 | | | | | | × |
| 直流电感（<50 $Hz$） | | | | | | × |

| | | | | | | |
|---|---|---|---|---|---|---|
| 直流电感（≥50*Hz*） | | × | × | × | × | |
| PFC 电感（<50 *Hz*） | | | | | | × |
| PFC 电感（≥50*Hz*） | × | × | × | × | × | |
| 谐振电感（≥50*Hz*） | × | | × | | | |
| 典型应用 | —<br>30 | —<br>34 | —<br>35 | —<br>40 | —<br>45 | —<br>52 |
| 调光器电感 | | | | × | × | |
| 60 *Hz* 时的 EMI 差模电感 | | | | × | × | × |
| 直流电感（<50 *Hz*） | × | × | × | × | × | |
| 直流电感（≥50*Hz*） | × | × | × | | | × |
| PFC 电感（<50 *Hz*） | × | × | × | × | | |
| PFC 电感（≥50*Hz*） | × | × | × | | | |
| 谐振电感（≥50*Hz*） | | | | | | |

为降低铜损，采用两条 AWG16#线并绕，20 匝，即可满足设计要求[33]。

### 4.1.3 Push-pull 输出滤波电容设计

输出电容$C_o$的选择应满足最大输出纹波电压的要求[39,40]。输出纹波几乎完全由滤波电容的 ESR（等效串联电阻）的大小决定，而不是由电容本身的大小决定，纹波电压峰一峰值$\Delta V_c$为

$$\Delta V_c = ESR \times \Delta I \tag{4-15}$$

式中，$\Delta I$是所选变换器的电流纹波峰一峰值。

另外对于铝电解电容哭器，在较大电容值及额定电压范围内，其 ESR 与电容值 C 的乘积基本不变。铝电解电容的乘积范围为$50\times10^{-6}\sim80\times10^{-6}$。因此 Push-pull 输出电容值选为

$$C_o = \frac{80\times10^{-6}\times0.2\times I_o}{\Delta v_c} = \frac{80\times10^{-6}\times1.2}{0.48} = 200\times10^{-6}F \tag{4-16}$$

其中$\Delta v_c = 1\%\times v_o = 0.48$v,上式中所得出的值为理论值，由于实际中电容需处理的能量功率很大，而且为了减小输出电容的 ESR，通常输出电容由许多个小容值的电容并联。故在设计中采用 6 个 330 $\mu F$ 与 24 个 22 $\mu F$ 的电容相并联，从而达到滤波的效果。

### 4.1.4 Buck 输出电感设计

这类磁芯工作状态称为 I 类工作状态，也称为直流滤波电感工作状态。属于这类工作状态的电感还有 Boost 电感、Buck-Boost 电感、正激、非对称半桥以及所有推挽拓扑一推挽、半桥和全桥变换器输出滤波电感磁芯，以及单端反激变换器的电感、变压器磁芯。

I 类磁芯工作状态的特点:

1.工作在电流连续状态下,直流偏磁大,交流分量小,工作于局部磁化曲线上,磁芯的磁导率是局部(增量)磁导率。由于只包围局部磁滞回线面积小，磁滞和涡流损耗都小。可根据 $\Delta B/2$ 和工作频率在相应材料的比损耗曲线上求得磁芯损耗值。由于 $\Delta B$ 很低，磁芯损耗小，在工作频率与双向磁化相同情况下，可采用较低频率的材料。例如在 50kHz 以下，可用合金带料（如薄带硅钢片）或磁粉芯材料作磁芯。峰值磁通密度受饱和磁通密度限制，因此选择尽可能高的饱和磁通密度材料，有利于减少这类磁芯的体积。

2.由于含有较大的直流分量，因此在磁芯中产生很大的磁场强度 $H$，为了不使磁芯饱和，磁芯的磁导率不应当太高。如果采用高磁导率的磁芯，通过在磁路中添加气隙减少磁导率，这时的磁导率为有效磁导率 $\mu_e$，并可通过气隙的大小改变有效磁导率。

3. 如果磁芯完全工作在电感电流断续状态时，可以将磁芯看成一个交流分量叠加在等于 $D/2$ 脉冲幅度的直流分量上。损耗和正激变换器相似。低频时磁芯饱和磁通密度限制了磁通密度取值，高频时磁通密度取值受损耗限制，但与后面提到的双向磁化相比，脉动磁通幅度 $B_m$ 相同时损耗仅为双向磁化损耗的 30%～40%。

根据本电路的设计目的，输出滤波电感必须是一个不饱和滤波电感。

首先，确定电感值：

假设输出允许的最大电流纹波为 10%，根据第二章可得，最小的输出滤波电感值 $L_{\min}$ 为：

$$L_{\min}=\frac{5\times(V_{dc}-V_o)\times V_o\times T}{V_{dc}\times I_o}=\frac{(400-200)\times 200\times 5\times 5\times 10^{-6}}{400\times 15}=167\mu H \qquad (4\text{-}17)$$

其次，确定导线规格：

流过滤波电感等于 Buck 输出电流 $I_{buck}=I_o/4=15A$。所以，滤波电感导线直径为：

$$d_{w1}=\sqrt{\frac{4\times 15}{3\pi}}=2.52mm \qquad (4\text{-}18)$$

导线所需股数为 $n_{Lbuck}=\left(\frac{2.52}{0.45}\right)^2=31.36$ 股，取整得：

$$n_{lbuck}=32\text{股} \tag{4-19}$$

最后，选择电感材料：

根据表4－1、4－2，选择HIGH FLUX CH330060双磁环并联使用作为输出滤波电感材料，磁环参数为外径1.3英寸，内径0.785英寸，高度0.42英寸，磁导率 $\mu=60$。输出滤波电感值为167 $\mu H$，采用AWG25＃线32股并绕。在实际实用中，将其等效为3股AWG18#线并绕45匝，电感值为330 $\mu H$，达到更好的效果。

### 4.1.5 Buck 输出电容设计

Buck 输出电容的设计与上一小节中的 Push-pull 输出电容设计原理相似。故直接引用输出电容设计公式有

$$C_o=\frac{80\times10^{-6}\times0.3}{2}=12\times10^{-6}F \tag{4-20}$$

故 Buck 输出滤波电容取值为 12 $\mu F$。

## 4.2 控制电路设计

### 4.2.1 谐振推挽控制电路设计

图 4-5 所示为谐振推挽的控制电路图，如第三章所述，对交错并联的谐振推挽采用集中控制方式。由与非门 74HC132 产生触发信号，提供双 D 触发器 MC14013 时钟信号，从而通过 D 触发器产生四个互差 $\pi/2$ 的驱动信号，其中相差 $\pi$ 的两个成为一组，驱动一个谐振推挽的开关管。D 触发器后面的 RC 电路用来调节驱动信号之间的死区时间，其中的可调电阻便是调节死区时间的电阻。调节后的信号通过超快的 MOSFET 驱动芯片 IDXN404P 完成驱动信号的传递，驱动开关管。

**1. 驱动信号频率的设定**

与非门 74HC132 的应用广泛，在此便不多作叙述，其内部电路图如下图 4-6 所示[41]。驱动信号频率的设定完全取决于振荡电路元件 RC 的选择，其选择公式为

$$f=\frac{1}{T}=\frac{1}{0.8RC} \tag{4-21}$$

在设计中取 $R=1K\Omega$，$C=1.5nF$，则 74HC132 芯片 6 脚输出频率 $f=0.8\times10^6HZ$。

此频率信号只是初始的驱动信号，需经过 D 触发器进行两次分频才能够达到设计要

求。设计中的分频采用 MC14013 双 D 触发器实现，其电路图如图 4-7 所示。在经过两次分频后，便会产生无死区的谐振推挽电路的驱动信号，它们分别是图 4-5 中的 pp_sig1、pp_sig2、pp_sig3、pp_sig4。

**2. 死区时间的设定**

设计中通过减小每个驱动信号的时间从而产生死区时间，在图 4-5 的控制电路的 RC 充放电路就是死区调节电路。由前两章的分析原理及参数设计可知，死区时间设定为 20ns,即驱动信号占空比为 45%。根据电容电阻充放电周期公式，

$$T = \frac{1}{RC} \tag{4-22}$$

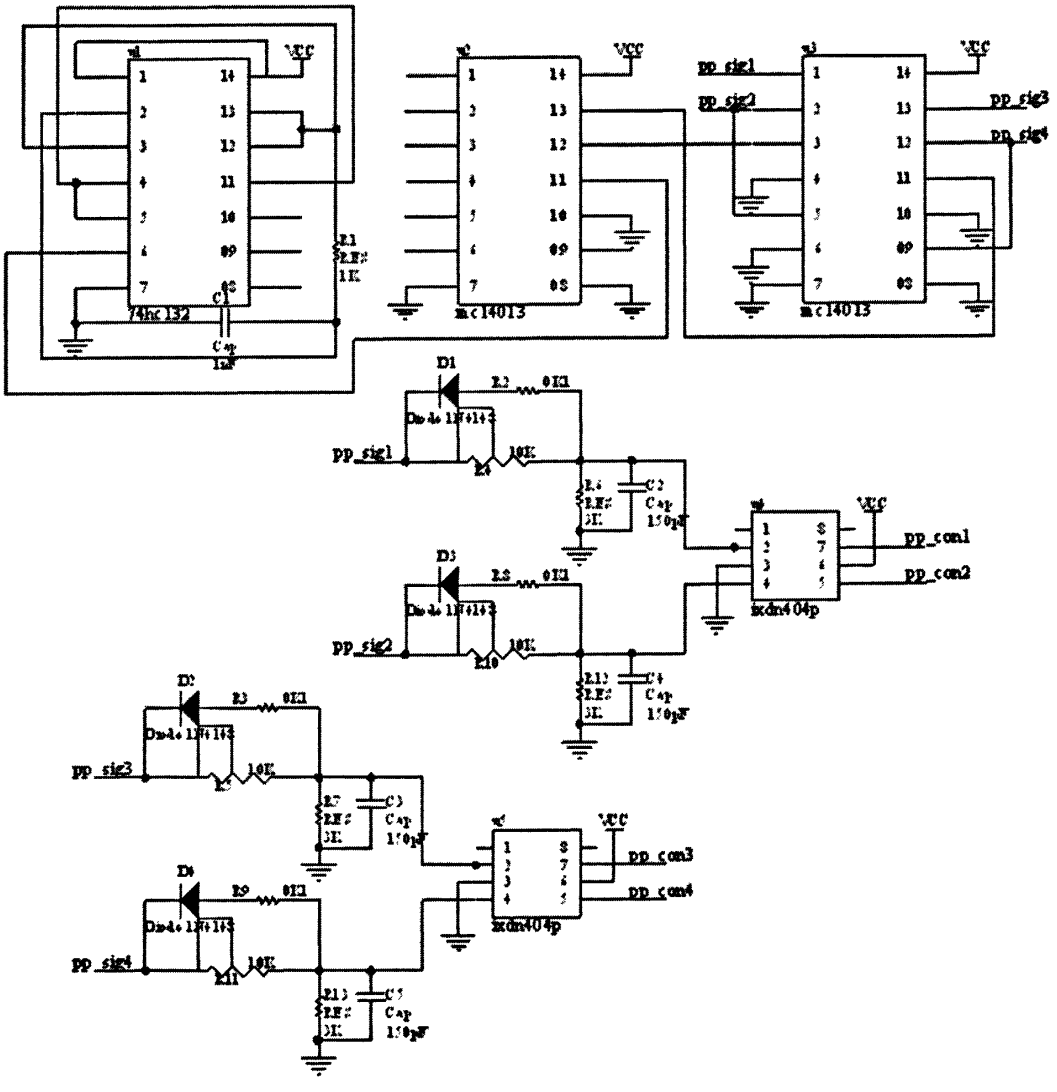



图 4-5 谐振推挽控制信号电路

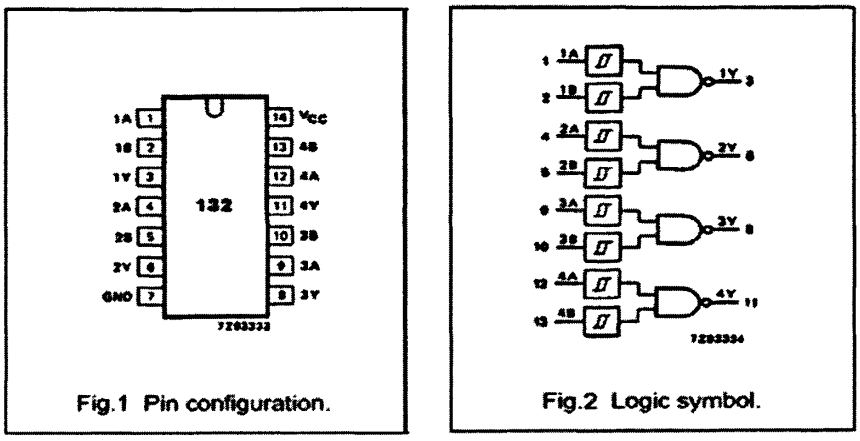



图 4-6 与非门 74HC132 的电路结构图

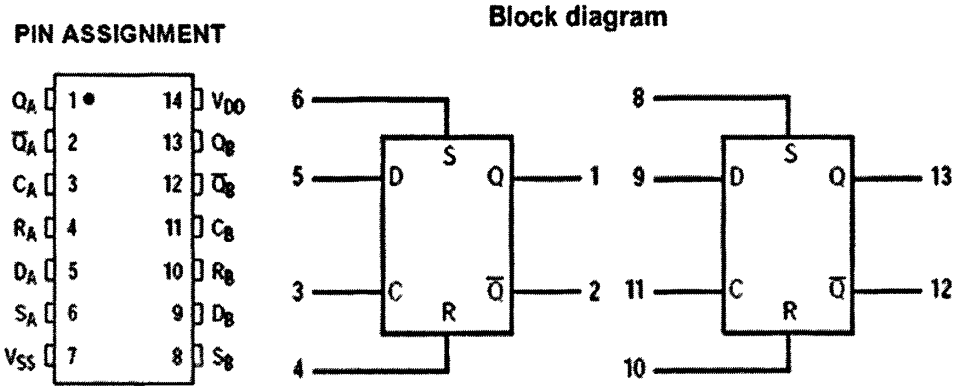



图 4-7 双 D 触发器 MC14013 电路功能图

其中电容$C=150pF$。

所以根据 25ns 的死区时间选择，又由于 IDXN404 驱动芯片的输入触发电压为$V_{in\min}=0.8v$，D 触发器输出信号幅值$Vout=12v$，故根据上述公式，取值$R=6K\Omega$。

**3. 驱动电路设计**

功率场效应管 MOSFET 和绝缘栅双极性晶体管 IGBT 都是电压型控制器件，栅-源或栅-射极之间是绝缘的，不需要静态驱动电流，驱动功率小。对驱动电路的要求有：

1.栅-源驱动脉冲电压的幅值$u_{gs}$要足够的大，一般$u_{gs}=15v$左右。

2.防止栅-源极之间击穿，U$u_{gs}$不应过高，通常小于或等于 20V，栅-源的击穿电压约 20V 左右，分散性比较大，一旦击穿就永久性损坏，故要限制过电压。

3.在高频下工作时，为了减小开关损耗，要求驱动电压波形的上升沿和下降沿的时间都比较短。由于 MOSFET 管栅一源之间有不可忽略的极间电容，这要求驱动电路能够提供较大的瞬时充放电峰值电流。在驱动脉冲的前沿，驱动电路对电容进行大电流充

电，使栅一源之间的电容$C_{gs}$迅速建立电压$u_{gs}$，使 MOSFET 管漏一源之间迅速导通。在驱动脉冲的后沿，必须有从 MOSFET 管流向驱动电路的大电流，使$C_{gs}$大电流放电，栅一源电压迅速放掉，MOSFET 管漏一源之间迅速截止。

本电源的主功率管选用的是快速的 MOSFET 功率管。在电路设计中，为了提高驱动电路的可靠性，加速开关管的开关速度，在驱动电路中增加了输出电流 4A，输出阻抗低，工作电流小的 IXDN404P 驱动芯片提高驱动能力。在驱动芯片与开关管栅极中间连接了限

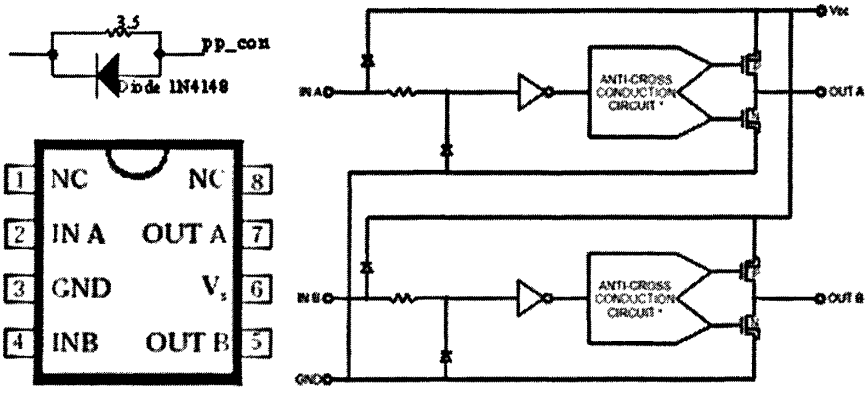



图 4-8 IXDN404P 驱动芯片结构图

流电阻和加速关断二极管，如下图所示。交错并联的谐振推挽的四只开关管的驱动电路相似，驱动芯片 IXDN404P 原理图如图 4-8 所示。

在应用驱动芯片时需注意：

1） 为了获得最高的开关速度，输入电压应不高于芯片供电电压

2） 应用时需考虑芯片能承受的最大损耗

### 4.2.2 Buck 控制电路设计

控制电路图如下图 4-9 所示，控制芯片采用 UC3842 芯片调节输出电压。为简化设计，运用电压模式控制，监视交错并联谐振推挽的输出电压，控制信号经驱动芯片增强驱动后，再由变压器隔离驱动，实现浮地驱动[42]。

**1. UC3842 简介**

UC3842 控制芯片的引脚与内部结构原理图如下图 4-10 所示。从芯片内部方框图可知，其引脚有 8 个，但一样可以使用内部 E/A 误差放大器构成电压闭环，利用电流测定、电流测定比较器构成电流闭环。端 8 为内部供外用（一般当参考电压）的基准电压 5V，带载能力 50mA。端 7 为集成块工作电源$Vcc$，可以在$8\sim40v$工作，端 4 接$R_T$、$C_T$，

确定锯齿波频率。端 5 为地。端 6 为推挽输出端，有拉/灌电流的能力。由于误差放大器控制着电感电流峰值，因此也是电流型脉冲宽度调制器。

3842 是一种单端输出控制电路芯片，其最大优点就是：外接元件极少，接线很简单，可靠性高，成本极低。

1） 电压调整率（抗电压波动能力）很好；

2） 负载调整率改善明显；

3） 误差放大器E/A补偿电路简化，频响特性好，稳定裕度大；

4） 过流限制特性好；

5） 过压保护和欠压锁定功能。

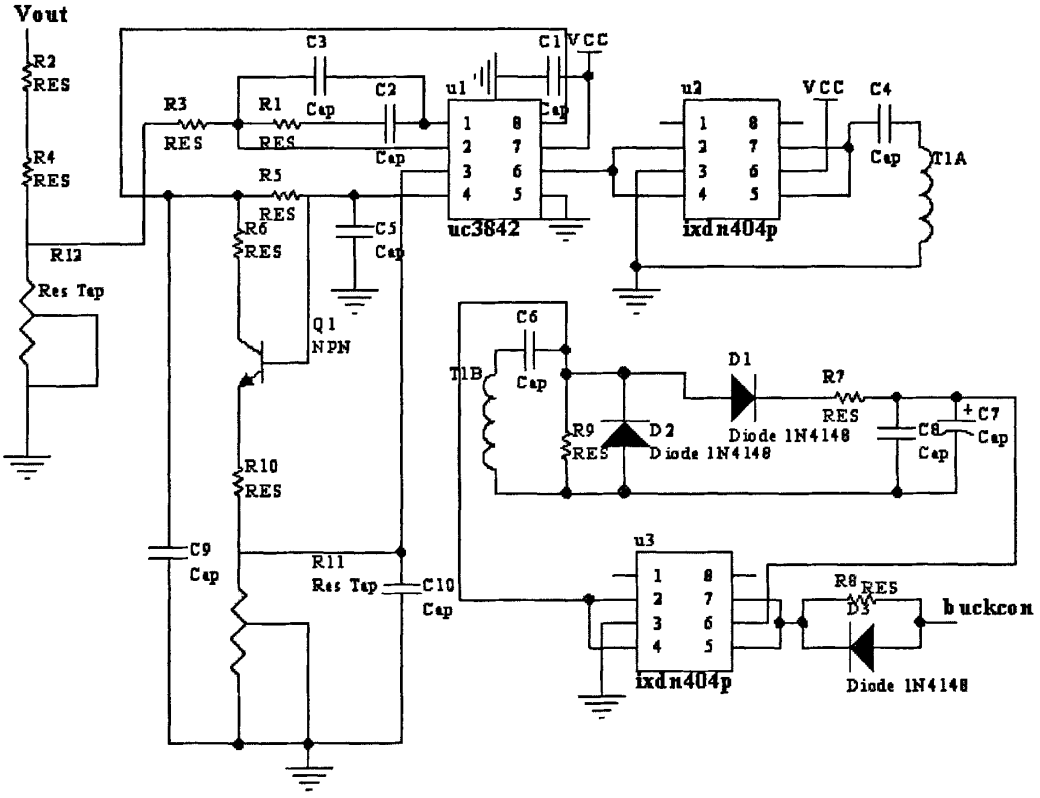



图 4-9 Buck 控制电路图

**2. 开关频率设定**

振荡器频率由 $R_T$、$C_T$ 设定。其计算公式为

$$f_o = \frac{1}{0.55R_TC_T} = \frac{1.8}{R_TC_T} \tag{4-23}$$

其中 $R_T$ 取值 $R_T > 5K\Omega$。设计中开关频率为 150KHz，根据公式有 $R_T = 3.6K\Omega$、

$C_T = 3.3nF$。

**3. 电压模式控制设置**

电路采用的是传统的控制方法—电压控制法，控制回路由误差放大器、脉宽调制发

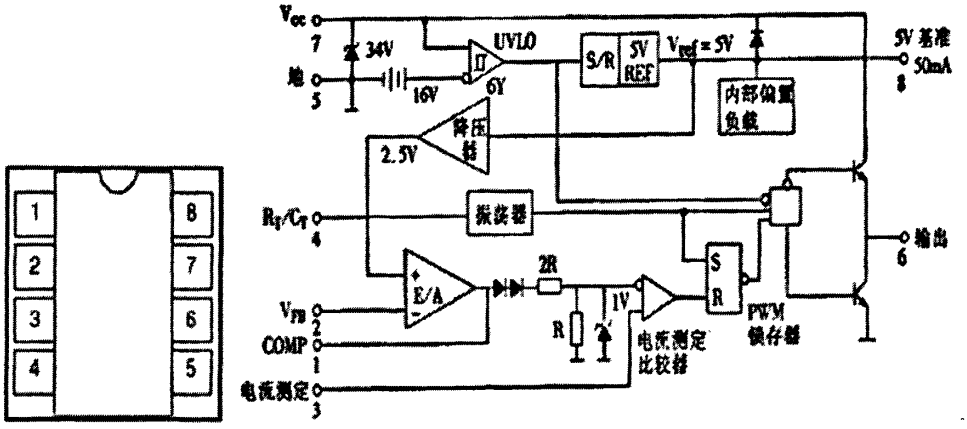



图 4-10 UC3842 引脚与内部结构图

生器和基本的驱动电路组成，主要起稳定输出电压的作用。整个工作过程为：反馈电压 $V_f$ 与基准电压 $V_{ref}$ 进行比较、误差放大后得到敏感电压 $V_e$，敏感电压再和三角波进行比

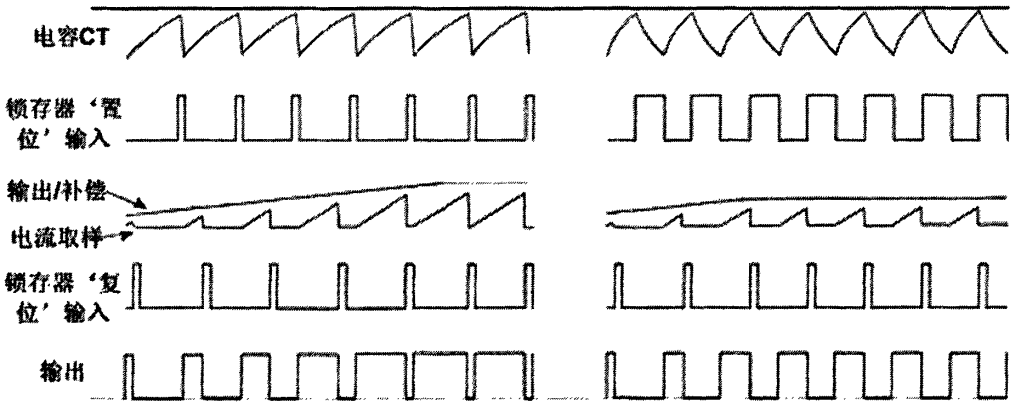



图 4-11 UC3842 工作的主要波形

较调制出相应的脉宽，再经过驱动电路驱动开关管。由于采用电压控制，故需在电流测定端产生一个锯齿波，其频率与输出信号频率相同。设计中采集 RC 振荡电路波形，如图 4-11 所示。

**4. 反馈网络设计**

反馈网络的设计是为了优化整个电路的传递函数，从而保证电路系统能够稳定工作。经过理论分析与实验验证，前级 Buck 为双极点电路，而谐振推挽电路传递函数类似滤

波器性质，根据 Buck 电路的经典补偿，设计选择 2 型反馈网络[43-50]。

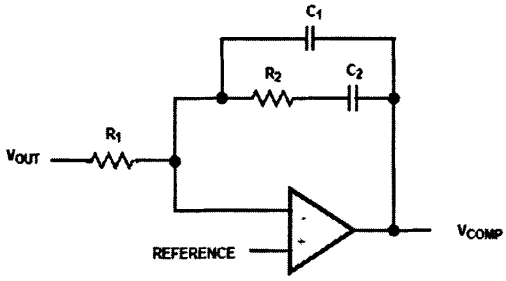



图 4-12 2 型反馈网络电路

电路如下图 4-12，其中 $R_1 = 10K\Omega$、$R_2 = 2.2K\Omega$、$C_1 = 200pF$、$C_2 = 400nF$。

**5. 驱动电路设计**

Buck 开关管的驱动与上节谐振推挽电路的驱动相似，只是因为 Buck 电路开关管的位置不同，需采用浮地驱动，故在控制芯片与开关管之间增加隔离变压器。其电路见控制电路图 4-9。

## 4.3 同步整流电路设计

根据以上章节原理分析，同步整流控制采用智能同步整流控制器 IR1167[14]。IR1167

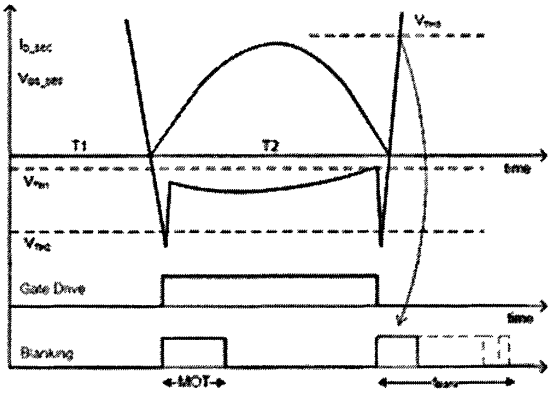



图 4-13 IR1167 工作原理图

用于次级电路 N 沟道开关管同步整流的控制，可以控制一个或多个并联的整流开关管，从而取代肖特基二极管。该芯片通过检测整流开关管的漏源极电压，选择合适时机，让同步整流开关管开通和关断。以下是电路原理图、管脚定义及硬件接线图。

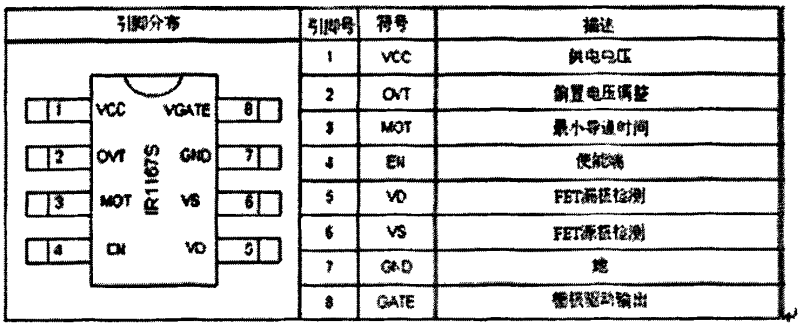



图 4-14 IR1167 引脚定义图

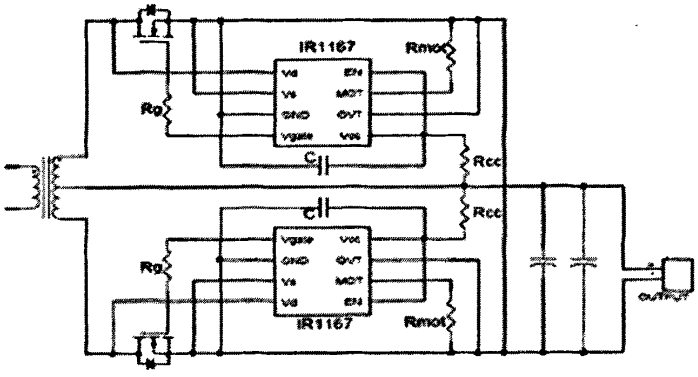



图 4-15 同步整流接线图

### 4.3.1 OVT 偏置电压设置

| 工作模式 | OVT 连接 |
|---|---|
| 断续模式或临界模式 | 接地，$V_{TH1}$= -3.5mV |
| 临界连续模式 | 浮地，$V_{TH1}$= -10.5mV |
| 连续模式 | $V_{CC}$，$V_{TH1}$= -19mV |

基于不同的模式设定 OVT 脚，以使不同的模式各自相应的时机关断开关管，从而使得通过开关管导通沟道整流的时间尽量长，降低功耗。根据谐振推挽输出整流工作在断续模式，故将 OVT 接地。

### 4.3.2 MOT 最小导通时间设定

根据以下公式设置 MOT 电阻：

$$R_{MOT} = 2.5 \times 10^{10} \times t_{MOT} \tag{4-24}$$

推挽电路频率为 200KHz，占空比为 45%，故取$t_{MOT}=1.2\mu s$，$R_{MOT}=30K\Omega$。

其它参数如下：

去耦电容$C=10\mu F$、驱动电阻$R_g=2.5\Omega$、限流串联供电电阻$R_{CC}=750\Omega$。

## 4.4 本章小结：

本章对变换 器电路参数进行了设计，重点介绍了磁性元件的设计过程。在介绍控制芯片 uc3842,ixdn404 资料基本上，提出了电路控制电路，尤其是交错并联推挽的恒定频率控制电路，最后为应用在谐振推挽次级电路且采用智能芯片进行控制的同步整流电路设计。

# 第五章 变换器实验结果分析

根据第四章设计结果构造了实验电路对变换器的性能进行了验证，研究了不同输入电压下和不同输出负载时的开关管软开关情况，考察了同步整流工作情形，分析测试了变换器的效率与损耗，最后研究了变换器负载跳变与波特图分析。

主要研制的 Buck 电流馈电交错并联谐振推挽变换器的试验主电路如图 5-1 所示，主控制电路分别如图 4-5、4-9、4-15 所示。其电路参数如下表：

表 5-1 主电路试验参数

| | | | |
|---|---|---|---|
| Buck 主开关管 | IPW60R099CP 并联 | 谐振电容 | 167 $nF$ |
| Buck 续流二极管 | IDT12S60C | 变压器初级匝数 | 12 |
| 推挽主开关管 | SPW47N60CFD | 变压器次级匝数 | 3 |
| 馈电电感 | 12 $\mu H$ | 同步整流管 | IPP05CN10N 并联 |

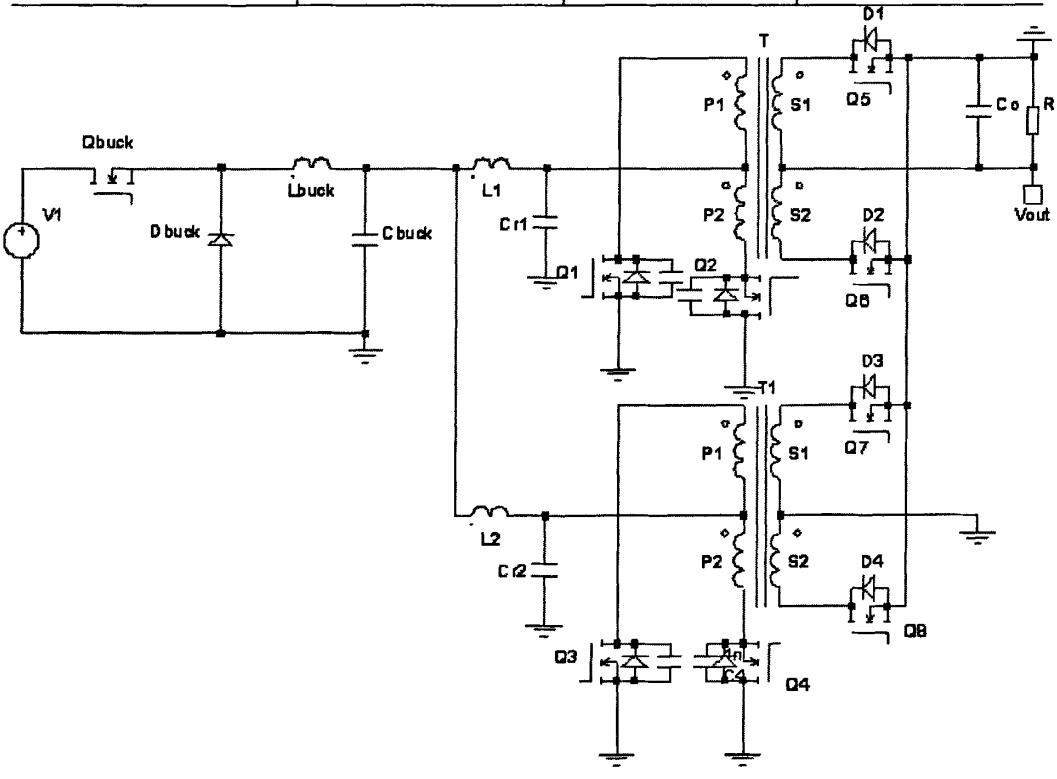



图 5-1 实验主电路图

## 5.1 Buck 电路波形

在第三章的 Buck 电路选择分析中，有两种不同的 Buck 电路。图 5-2 为两种不同电路连接的实验波形，左图中的通道 1 为谐振推挽电路的输入电压，2 为推挽电路的谐振电流。右图中的通道 1 为 Buck 开关管的电压波形，2 为谐振推挽电路的输入电压，3 为推挽电路的谐振电流，4 为流过馈电电感的电流。从图中可以明显得出结论，简化电路造成电路的功率不平衡很严重，这将极大程度地降低变换器的总体效率。图中表现的不平衡现象与仿真波形相同，为采取完全 Buck 电路连接提供了验证。

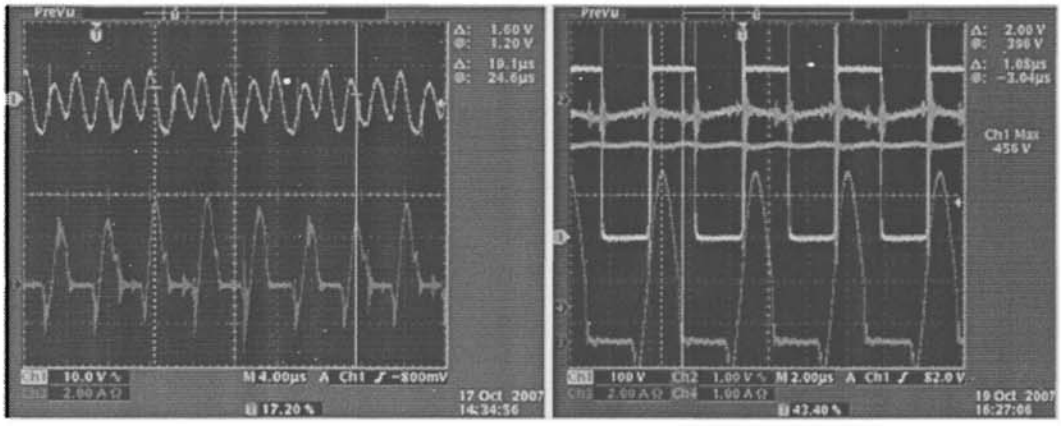


图 5-2 两种不同连接电路的实验波形

图 5-3 中为 Buck 电路开关管的主要电流波形，上行为开关管的电压波形，下行为它的驱动波形。其中 A 图为负载 20A 时的电压波形，B 图为负载 50A 时的电压波形。由于开关频率为 150KHz，且因为开关管 IPW600R099CP，开通速度快，所以在电压波形上有些许尖峰，但属于变换器正常工作范围。

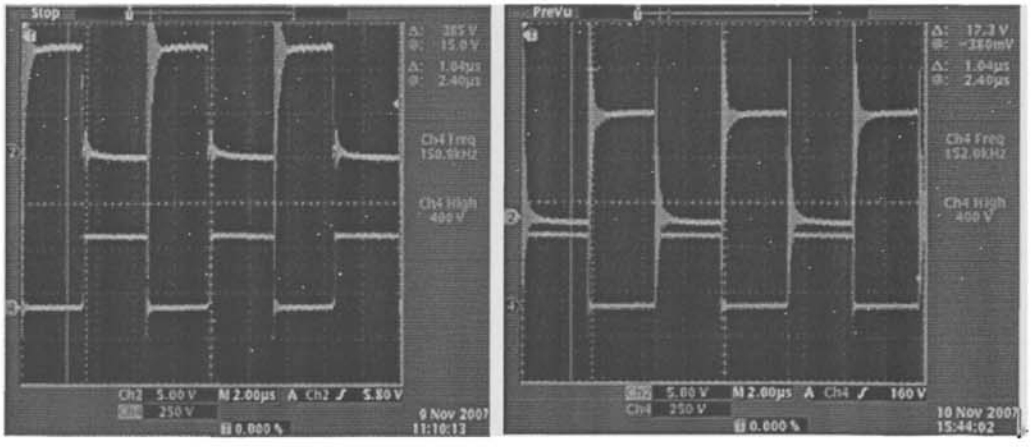


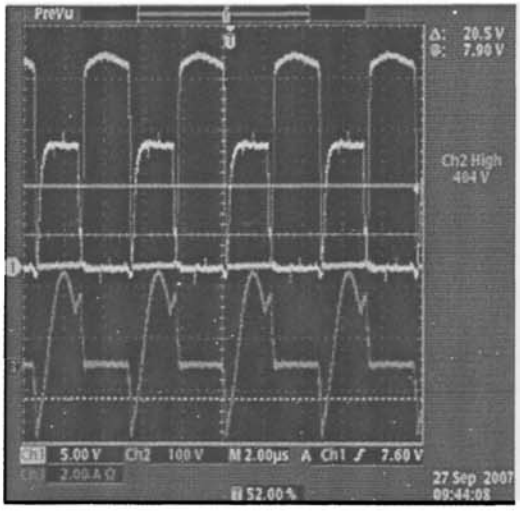
图 5-3 A）轻载 Buck 波形　　B）重载 Buck 波形

## 5.2 软开关实现

第三章的仿真分析指出，软开关的实现与否在于谐振电容与谐振电感大小的选择，而谐振电感当变压器制作完成之后无法改变，故软开关的实现与谐振电容大小有对应的关系。当电容值取过大时，谐振周期过大，以使得开关管驱动信号关断时，谐振电流仍然有较大值，无法达到近似零电流关断。当电容值取得过小值，亦为不妥，谐振周期太小，传送相同功率能量所需的电流峰值过大，从而增加开关管的应力。谐振推挽开关管的软开关包括零电压开通与近似零电流关断，零电压开通实现决定于驱动信号之间的死区时间选择，由上章节可知，死区时间选择$t_{dead} = 25ns$，可实现零电压开通。

以下波形为软开关实现的各种工作情况，对仿真、理论进行验证。

图 5-4A 所示为开关管软开关实现波形电压电流波形图，通道 1 是开关管的驱动信号波形，通道 2 是同一开关管的电压波形，通道 3 是流过开关管的电流波形。为检测零电压开通与近似零电流关断实现与否，于是将更细致的开通与关断波形示与 B 图。由图中可以看出，在开关管驱动信号开通时，开关管的电压波形已经为零，零电压开通实现。从 B 图中还可以看出，所似零电流关断也已经实现。其各种电压电流波形与仿真相比较，得已验证。



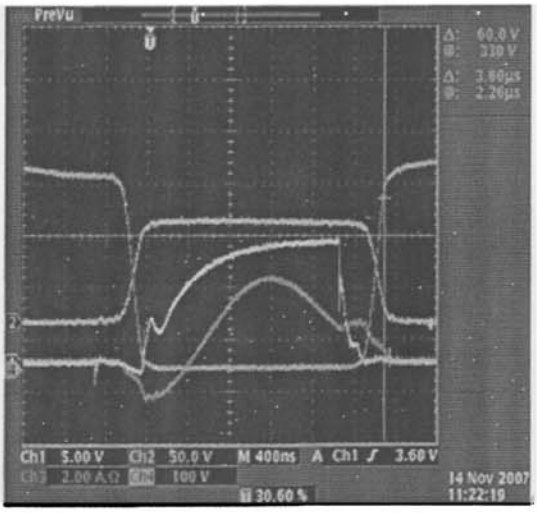




图 5-4 A）开关管软开关实现波形图　　B）软开关实现细节图

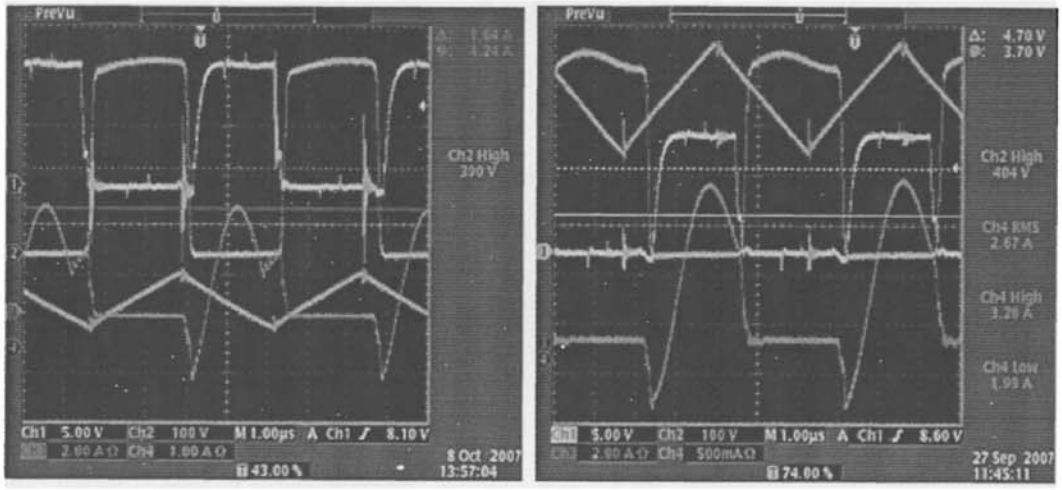



图 5-5 A）图谐振电容取值过小　　B）图谐振电容取值过大

根据理论分析，当谐振电容取值过小时，谐振周期过小，从而导致开关管的电流应力增大，如图 5-5A 所示。通道 1-4 分别为开关管驱动、开关管电压、流过开关管电流、馈电电感电流。由图可见，谐振周期过小，从而使变换器的使用效率降低。则 B 图则为谐振电容取值过大时的波形图，其通道信息与 A 图相同。由图可以看出，谐振周期过大，从而导致驱动信号关断时，电流过大，从而增加关断损耗，降低变换器效率。

软开关与负载大小影响，当空载时，见 5-6A 图，因为无能量传送到次级，故无谐振电流流过开关管，只有励磁电流，此时开通仍是零电压，而关断时刻与谐振电容取值过小时相同。B 图所示为轻载时的开关波形，此时传送能量较小，故谐振电流值较低，但

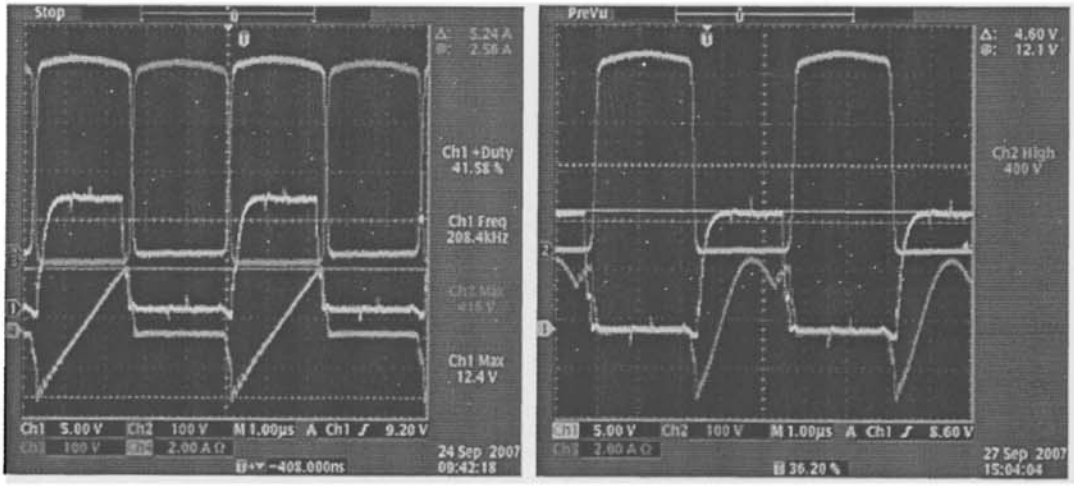
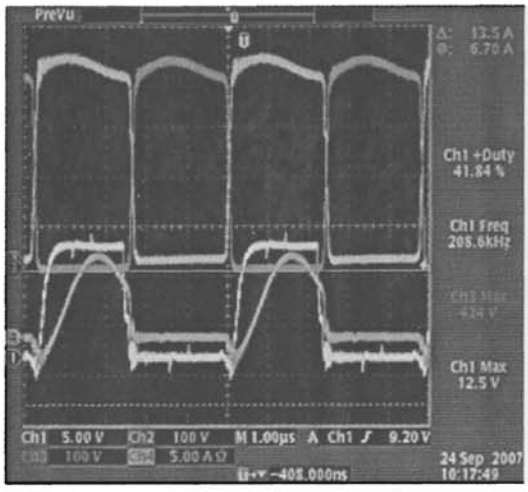



图 5-6 A）图空载开关波形　　B）图轻载开关波形

不影响软开关的实现。重载时的开关波形见图 5-7A，因传递能量增大，谐振电流值增

大，但是由于谐振电容值选择合适，仍能实现近似零电流关断。图形信息：通道 1 为开关管的驱动信号，通道 2 与 3 为同一推挽开关管的电压波形，通道 4 为流过开关管的电流波形。同一推挽的两个开关管电流波形见 5-7B 图，与仿真理论相同。通道 3、4 为电流波形。



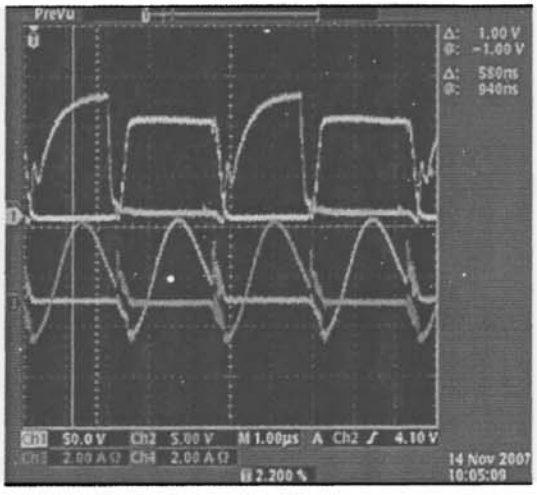
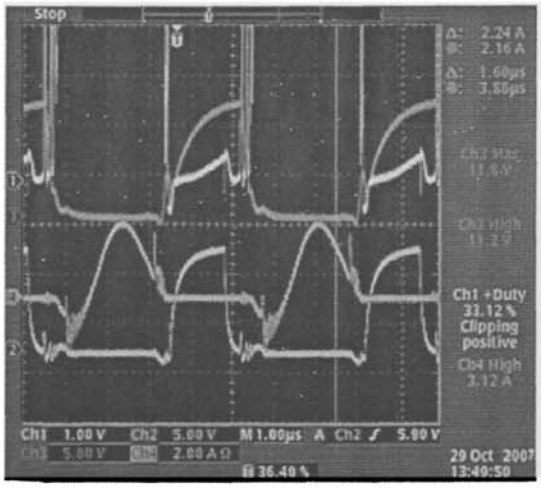




图 5-7 A）图重载开关波形　　B）图同一推挽开关管的电流波形

## 5.3 同步整流波形

实验采用图 4-15 所示的接线图进行同步整流实验，测试其电压电流波形。图 5-8 为实验的同步整流波形，A 图中的通道 1 为同步开关管的漏源电压，2 为同步开关管的驱动信号，3 为推挽主开关管的驱动波形，4 为流过推挽初级开关管的电流波形。B 图中通道 1 为另外相对应同步整流管的驱动波形，其它通道与 A 图相同。



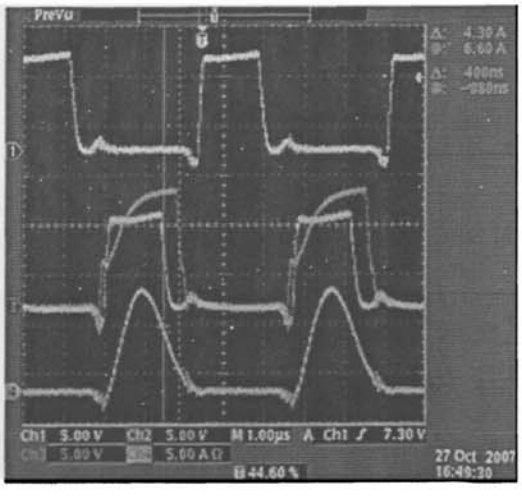




图 5-8 A）图单推挽 10A 同步整流波形　　B）图单推挽 30A 同步整流波形

由 A 图的 10A 负载波形可以看出，同步整流开关管驱动波形与主开关管的驱动波形相比，略窄于主开关管驱动波形。由于次级绕组电流波形类似正弦波，见图 3-12，故在负载不同的情况下，同步整流芯片依靠检测漏源电压进行控制开关管，而得到的驱动信号宽窄区别不大。A 图中的通道 1 为漏源电压，其与芯片原理分析的电压波形一致，故可得到验证。

## 5.4 效率与损耗分析

### 5.4.1 效率测量

为了验证变换器的可行性，对变换器的各种情形下的效率进行了测量。负载与效率关系见以下图表。

**1. Buck效率测量**

由于半导体材料与技术成熟发展，Buck 已经可以达到很高的效率值，本设计也对各种负载情况下的效率进行了测量，其测量值如下表。

表 5-2 Buck 效率/负载关系表

| load/amps | 3 | 5 | 7 | 9 | 11 | 13 | 14.5 |
|---|---|---|---|---|---|---|---|
| efficiency | 0.9817 | 0.9852 | 0.9867 | 0.9863 | 0.9844 | 0.984 | 0.9832 |

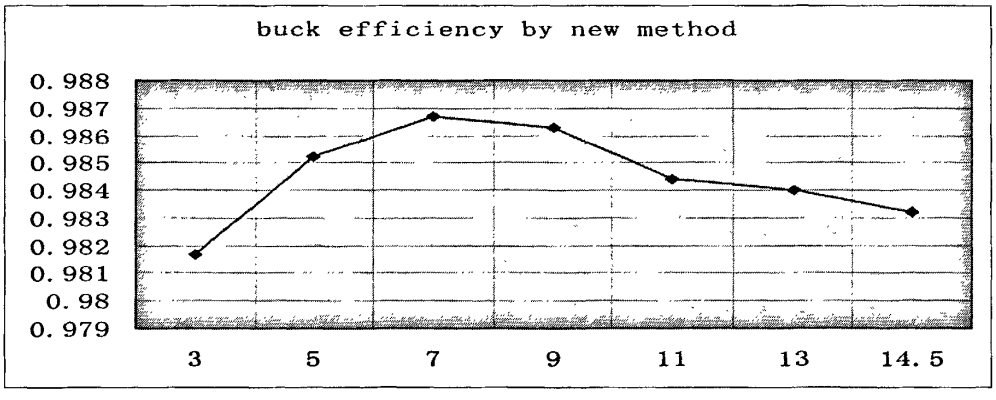



图 5-9 效率/负载曲线图

**2. 谐振推挽电路效率测量**

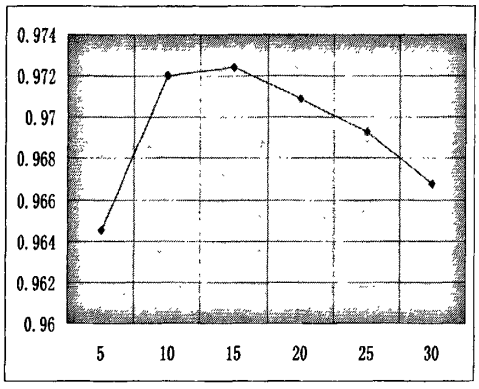
谐振推挽电路具有零电压开通、近似零电流关断软开关特性，所以电路损耗较小，效率高。实验测量了谐振推挽电路（无同步整流）单个效率，如下表。

表 5-3 交错并联之一谐振推挽效率/负载表

| load/amps | 5 | 10 | 15 | 20 | 25 | 30 |
|---|---|---|---|---|---|---|
| efficiency | 0.9645 | 0.972 | 0.9724 | 0.9709 | 0.9693 | 0.9668 |

表 5-4 交错并联之二谐振推挽效率/负载表

| load/amps | 5 | 10 | 15 | 20 | 25 | 30 |
|---|---|---|---|---|---|---|
| efficiency | 0.9638 | 0.9719 | 0.9725 | 0.9714 | 0.9702 | 0.9684 |



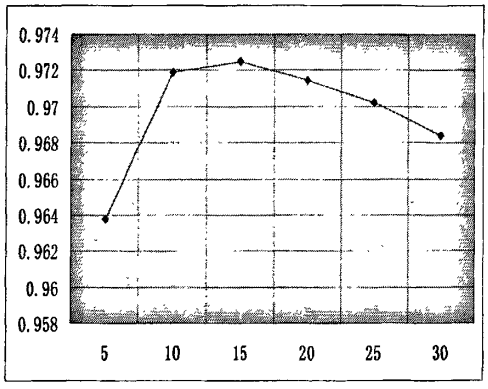




图 5-10 谐振推挽效率/负载曲线图之一、二

从两个交错并联的谐振推挽效率关系可以看出，在各个负载点的效率参数相近但有些小差别，这是由于实验电路制作中导致的硬件参数差别，在可容许的范围。

**3. 整机效率测量**

从以上各个单元的效率测量图表可以看出，整机效率（无同步整流）与单个单元效率乘积基本相等，故可验证效率测量的可靠性。通过效率测量结果的观察，电路设计已达到高效率变换器的目标，整机效率（无同步整流）满载时达到 $P_{总}$=95%。

表 5-5 Buck 馈电交错并联推挽谐振变换器整机（无同步整流）效率/负载表

| No | Vin | Iin | Vout | Iout | efficiency |
|---|---|---|---|---|---|
| 1 | 399.44 | 1.28006 | 48.198 | 10.025 | 0.9449994 |
| 2 | 399.26 | 2.5253 | 48.197 | 20.037 | 0.95782 |
| 3 | 399.27 | 3.7741 | 48.192 | 30.015 | 0.959916 |
| 4 | 398.63 | 5.0649 | 48.182 | 40.025 | 0.9551582 |
| 5 | 398.62 | 6.3497 | 48.169 | 50.04 | 0.9522975 |
| 6 | 398.85 | 7.6322 | 48.168 | 60.05 | 0.950194 |

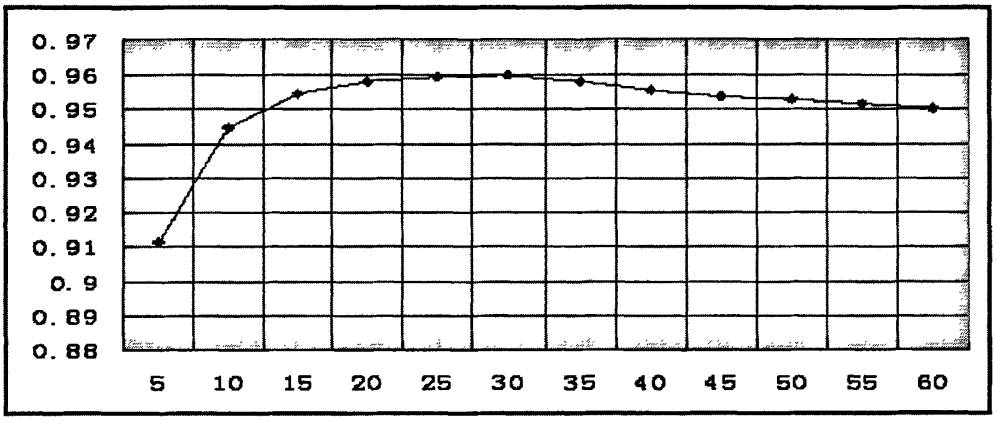



图 5-11 Buck 馈电交错并联推挽谐振变换器整机（无同步整流）效率/负载曲线图

## 5.4.2 变换器损耗分析

变换器的损耗与效率直接相关，该变换器的主要损耗源来自变压器、续流二极管、滤波电感以及 Buck 开关管，同步整流管。

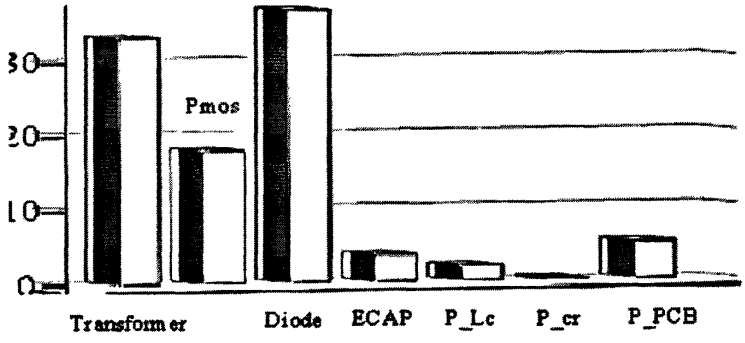



图 5-12 谐振推挽变换器损耗分布图

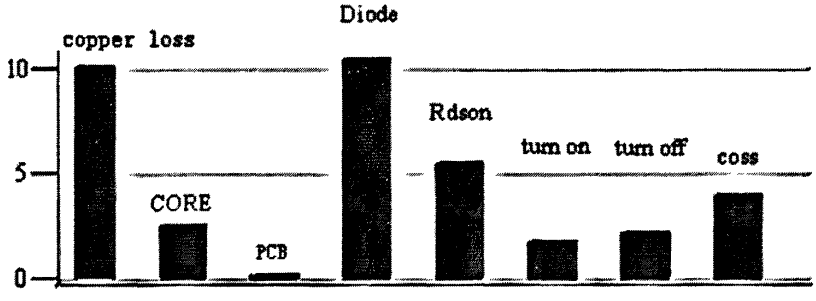



图 5-13 Buck 变换器损耗分布图

## 5.4.3 变压器损耗分析

变压器损耗分为磁芯损耗和线圈损耗，很难精确预计。磁芯损耗包括磁滞损耗和涡

流损耗，磁芯损耗主要是由磁体内部交变磁场变化引起的，该损耗与磁感应强度变化$\Delta B$以及频率有着密切的联系，同时，磁芯磁滞、内部涡流电流以及剩磁损耗也对损耗有极大的影响。线圈损耗包括直流损耗和高频交流损耗。引起变压器温升主要是稳态损耗，而不是瞬态损耗。

1.磁芯损耗

(1) 磁芯磁滞损耗与频率和磁通摆幅有关。当工作频率固定，伏秒数乘积即磁通变化量是常数，所以磁滞损耗是常数，与$U_i$和负载电流无关。

(2) 磁芯涡流损耗实际上即磁芯材料的电阻损耗$I^2R$。涡流大小正比于磁通变化率，即与变压器伏/匝成正比。因此，如$U_i$加大一倍，涡流增加一倍，峰值损耗$I^2R$增加 4 倍；如保持输出稳定，占空比下降一半，则平均损耗$I^2R$增加一倍。可见磁芯涡流损耗正比于$U_i$，最坏情况是最高电压。磁芯涡流损耗还与磁芯结构有关，如果磁芯由相互绝缘的叠片或几块较小的截面组成，涡流比整体结构小。

磁芯生产厂通常提供了损耗与磁通摆幅，频率关系损耗曲线，曲线中损耗包含了磁滞，涡流，剩余损耗。

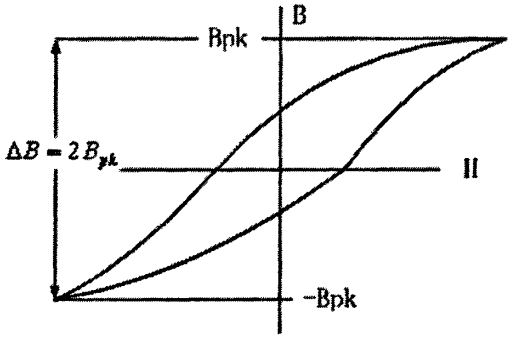



图5-14 变压器的磁感应强度变化曲线

图 5-14 所示为 变压器的磁感应强度变化曲线，磁感应强度峰值为：

$$B_{pk}=\frac{E_{avg}}{4ANf} \tag{5-1}$$

式中，$B_{pk}$为磁感应强度峰值（T）；$E_{avg}$为半周期内电感电压的平均值（V）；A 为磁芯截面积（$m^2$）；N 为绕组匝数；f 为工作频率（Hz）。

因为变压器电压为正弦波，所以式（5-1）又可以表示为：

$$B_{pk}=\frac{E_{rms}10^8}{4.44ANf} \tag{5-2}$$

式中，$B_{pk}$为磁感应强度峰值（G）；$E_{rms}$为半周期内电感电压的有效值（V）；A 为磁芯截面积（$cm^2$）；N 为绕组匝数；f 为工作频率（Hz）。

而初级的电感值$L_m$为：

$$Lm = A_L N^2 \tag{5-3}$$

式中，$L_m$为初级电感值（H）；$A_L$为电感因数（$nH/N^2$）。

将式（5-3）代入式（5-2）得：

$$B_{pk} = \frac{E_{rms}10^8}{4.44Af}\sqrt{\frac{L_r}{A_L}} \tag{5-4}$$

本设计采用的磁芯材料为 Ferroxcube 公司的 3C96 型磁芯，该类型磁芯的损耗曲线如下图所示，磁芯参数为：PQ3535 型磁芯，其参数为：磁芯有效截面积为 $1.9\,cm^2$，窗口面积为 $1.64\,cm^2$，$WA_c$为 $3.12\,cm^4$。

根据上面公式计算得到的$B_{pk}$值和工作频率查找图 5-15 就可以得到磁芯单位体积的损耗，这个损耗值与体积 V 的乘积就为估算出的变压器磁芯损耗。

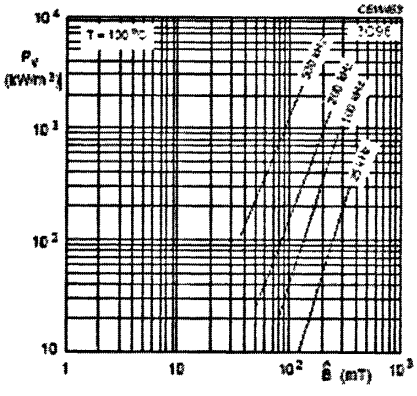



图5-15 变压器磁芯的损耗曲线

2. 线圈损耗

低频线圈损耗是容易计算的。当高频电流流过直径较大的线圈导体时，所产生的集肤效应使线圈的铜耗增加，这是因为高频电流不是均匀的通过导体截面，而是集中在导体表面，使导体没有得到有效利用，导体有效截面积减小。然而，仅仅用集肤效应还不能完全说明变压器多层绕组中的高频铜损，还要用临近效应来说明。导体中的交流电流会在其内感应涡流并通过临近效应使相邻导体中的高频铜损增加。但高频线圈涡流很难精确确定，因为开关电流矩形波包含高次谐波。具体计算可参照有关文献。本处只给出

线圈的低频损耗可由下式计算得到。

线圈的直流阻抗可由式 5-5 计算得到。

$$R = \rho \frac{\ell_b}{A_w} \tag{5-5}$$

$A_w$ = 为裸导线的截面积

$\ell_b$ = 为导线的长度

$\rho$ = 为导线的电阻率，室温时值为$1.724\times10^{-6}\Omega\cdot cm$

所以线圈的直流（低频）阻抗损耗为 $P = I^2 R_{dc}$。

在第四章的功率变压器设计中分析的两种变压器绕组分布，再结合以上所分析的各种损耗，便可得到如下两表所示的效率分析表。从以下两表中可以明显得出，普通三明治绕组排列方法较完全三明治绕组排列方法损耗大。故在设计中最终选择完全三明治绕法对变压器进行绕制。

表 5-6 普通三明治绕组排列谐振推挽变换器效率/负载表（无同步整流）

| No | Vin | Iin | Vout | Iout | efficiency |
|---|---|---|---|---|---|
| 1 | 199.41 | 1.3 | 49.24 | 5 | 0.9497248 |
| 2 | 199.24 | 2.551 | 48.94 | 10.003 | 0.9631795 |
| 3 | 199.07 | 3.803 | 48.67 | 15.012 | 0.9650899 |
| 4 | 198.91 | 5.056 | 48.42 | 20.015 | 0.9636442 |

表 5-7 完全三明治绕组排列谐振推挽变换器效率/负载表（无同步整流）

| No | Vin | Iin | Vout | Iout | efficiency |
|---|---|---|---|---|---|
| 1 | 199.07 | 1.285 | 49.29 | 5 | 0.9634294 |
| 2 | 198.13 | 2.54 | 48.83 | 10.003 | 0.9705838 |
| 3 | 198.63 | 3.797 | 48.76 | 15.012 | 0.9705475 |
| 4 | 198.26 | 5.048 | 48.53 | 20.015 | 0.9705355 |
| 5 | 198.6 | 6.301 | 48.48 | 25.025 | 0.9695004 |
| 6 | 198.49 | 7.545 | 48.33 | 30.006 | 0.9683381 |

### 5.4.4 滤波电感损耗分析

1 滤波电感的磁芯损耗

输出滤波电感主要工作在直流输出侧，电感两端承受方波电压，从而使磁感应强度发生变化；另外，由于输出侧存在直流电流分量，使磁芯中产生直流恒定磁场，电感会发生一定的偏磁。图 5-16 所示为滤波电感的磁感应强度变换曲线。

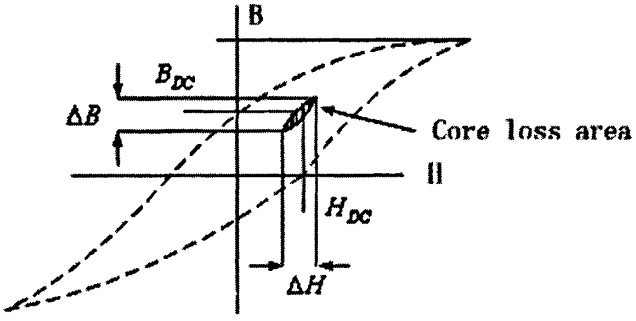



图5-16 滤波电感的磁感应强度变换曲线

滤波电感磁感应强度的峰-峰值$\Delta B$为：

$$\Delta B = \frac{L\Delta I 10^8}{AN} \tag{5-6}$$

式中，$\Delta B$为磁感应强度的峰峰值（G）；L 为电感值（H）；$\Delta I$为电感电流变化峰峰值（A）；$A$为磁芯截面积（$cm^2$）；$N$为线圈匝数。

而电感值$L = A_L N^2$，则：

$$\Delta B = \frac{\Delta I 10^8}{A}\sqrt{LA_L} \tag{5-7}$$

电感磁感应强度峰值$B_{pk}$为：

$$B_{pk} = \Delta B / 2 = \frac{\Delta I 10^8}{2A}\sqrt{LA_L} \tag{5-8}$$

滤波电感采用的是 HIGH FLUX CH330060 双磁环并联，该磁芯的损耗曲线如附图所示，磁芯参数为：磁环参数为外径 1.3 英寸，内径 0.785 英寸，高度 0.42 英寸，磁导率$\mu = 60$。根据式（5-8）计算得到的$B_{pk}$值和工作频率对照附录 1 就可以得到磁芯单位体积的损耗，再乘以体积就可以得到滤波电感损耗的估算值。

2 滤波电感的线圈损耗

低频线圈损耗是容易计算的。高频线圈涡流很难精确确定，这里不做详细讨论。

线圈的直流阻抗可由式 5-1 计算得到。

$$R = \rho \frac{\ell_b}{A_w} \tag{5-9}$$

$A_w$ = 为裸导线的截面积

$\ell_b$ = 为导线的长度

所以线圈的直流（低频）阻抗损耗为 $P = I^2 R_{dc}$。

### 5.4.5 同步整流管及续流二极管损耗分析

MOSFET 模型如图 5-17 所示,其中 $R_{dson}$ 为导通电阻，$C_{gs}$、$C_{ds}$ 和 $C_{gd}$ 为 MOSFET 的寄生电容，其值是非线性的，与 MOSFET 上所施加的电压有关。在本文中为了简化分

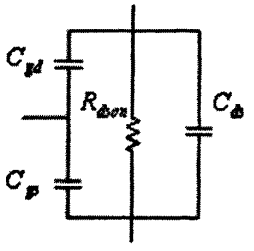



图5—17 MOSFET 模型

析，认为寄生电容值是不变的。通常，开关管的损耗由三部分组成：开通损耗 $P_{on}$，导通损耗 $P_{con}$ 和关断损耗 $P_{off}$，即开关管损耗 P 为：

$$P = P_{on} + P_{con} + P_{off} \tag{5-10}$$

同步整流管 $Q_5$-$Q_8$ 实现了零电压开通，其开通损耗 $P_{on}$ 为零；关断时，由于外接电容的存在，限制了关断电压的上升，其关断损耗很小，可以忽略，所以开关管 $Q_5$-$Q_8$ 的损耗表达式近似为：

$$P = P_{con} = I^2 R \tag{5-11}$$

式中，I 为开关管电流有效值（A）；R 为开关管导通电阻（Ω）。

对于次级同步整流管 $Q_5$-$Q_8$ 而言，由于同步整流管控制信号根据检测漏源电压做出判断，故有一段时间是体二极管导通。这部分损耗分为体二极管导通损耗和电流从体二极管转移到同步整流管期间的损耗量部分。

体二极管导通损耗为 $$P_{body} = V_F \times I \tag{5-12}$$

由于本设计采用智能同步整流芯片 IR1167 进行同步整流控制，所以体二极管导通的时间非常之短，其产生的损耗可以省略不计。但 Buck 电路的续流二极管产生的损耗在整个电路中占有较大的比例，故需进行损耗计算。又因为采用无反向恢复时间的 IDT12S60C 二极管，故损耗只需计算其导通损耗，见公式 5—12。

样机采用 IPP05CN10N 作为同步整流管代替整流二极管，其通态电阻为 5.1 毫欧，设原整流二极管 STPS80170C 正向压降为 0.7V，则采用同步整流前后，负载 $I_o$ =20A，整流损耗由 $P_{loss}=I_o V_d$ =20A*0.7V=14W 减小到 $P_{loss}=2I_{rms}^2 R_{ds}=(20A)^2*0.0051\Omega*2$= 4.08W，效率大大提高。

以上损耗计算在实验中已有充分体现，样机上测得的有无同步整流的两种不同情况下的谐振推挽变换器效率表 5-8，5-9 如下。在下表中，谐振推挽变换器使用的普通三明治导线绕制方法。

表 5-8 无同步整流的谐振变换器效率表

| No | Vin | Iin | Vout | Iout | efficiency |
|---|---|---|---|---|---|
| 1 | 199.41 | 1.3 | 49.24 | 5 | 0.9497248 |
| 2 | 199.24 | 2.551 | 48.94 | 10.003 | 0.9631795 |
| 3 | 199.07 | 3.803 | 48.67 | 15.012 | 0.9650899 |
| 4 | 198.91 | 5.056 | 48.42 | 20.015 | 0.9636442 |

从表中可以得出，在 20A 的负载情况下，单个谐振变换器的效率因为同步整流的使用提高了约为 0.6%，减小约为 6W 的损耗功率，与理论分析相差不大，属于误差范围之内。

表 5-9 带同步整流的谐振变换器效率表

| No | Vin | Iin | Vout | Iout | efficiency |
|---|---|---|---|---|---|
| 1 | 198.25 | 1.298 | 49.5 | 5 | 0.9618056 |
| 2 | 197.91 | 2.554 | 49.12 | 10 | 0.971784 |
| 3 | 197.43 | 5.065 | 48.44 | 20.012 | 0.9693978 |

### 5.4.6 Buck 开关管损耗分析

开关管损耗分为导通损耗、开通损耗、关断损耗三部分。

开关管的导通损耗计算公式简单，为导通电阻 $R_{dson}$ 与流过开关管电流 $I_o$ 所消耗的功率

$$P_{on}=I_o^{\ 2}\times R_{dson} \tag{5-13}$$

理想化开关管的关断波形，开通时，电压电流同时开始，同时结束。电流从零上升到 $I_o$ 的同时，电压从最大值 $V_{dc}$ 下降到零。开通期间平均功率为

$$P_{turn-on}=\int_0^{t_{on}} IVdt=I_oV_{dc}/6 \tag{5-14}$$

而整个周期的平均功率为$(I_oV_{dc}/6)(T_{on}/T)$。

考虑同样的理想状态，关断时电流下降和电压上升同时开始同时结束，则关断损耗即电压电流重叠损耗为

$$P_{turn-off}=\int_0^{T_{off}}IVdt=I_oV_{dc}/6 \tag{5-15}$$

则整个周期的平均功率为$(I_oV_{dc}/6)(T_{off}/T)$。

设$T_{on}=T_{off}=T_{switch}$，则总的开关损耗为$P_{switch}=P_{turn-on}+P_{turn-off}=(V_{dc}I_oT_S)/3T$。

## 5.5 动态特性与波特图分析

### 5.5.1 变换器波特图分析

为了考察变换器的稳定性能，特对变换器进行了负载跳变试验，比较实验结果与变换器的幅/相频特性，从而对实验理论进行验证，也得出谐振推挽变换器的幅/相频特性。波特图的测量采用的是名为 bode100 的专业波特图测量机器，其通过对环路注入信号，再通过对所需测量部分的其输入信号对应的输出信号进行测量比较，从而得出该测量部分的波特图特性。下图 5-18 所示为 bode100 测量闭环变换器电路的常用电路连接图。以下各种电路部分的波特图测量与此原理类似。

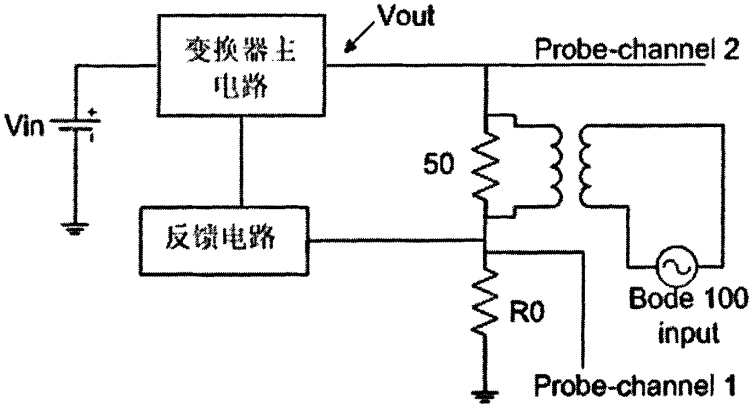



图 5-18 测量闭环响应的电路连接图

图中 bode100input 为 bode100 的输入环路的细微信号，即 bode100 的输出信号通道，probe-channel 1-2 为两个检测环路中对应的信号响应，即 bode100 的输入信号通道。

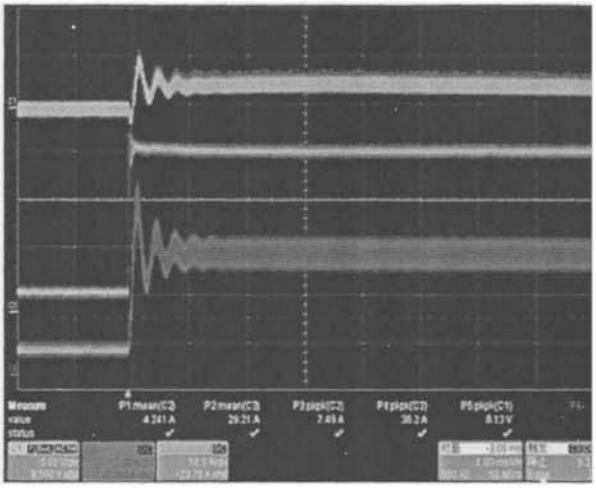


图 5-19 负载 5A 到 35A 跳变

图 5-19 所示为负载跳变的电路响应情况，负载电流跳变速率为$1A/\mu s$，通道 1 为输出电压波形，2 为流过馈电电感的电流波形，3 为负载电流。从图中可以看出，跳变后电路输出电压约有$1ms$的电压振荡，但超调量较小。以下是对变换器幅/相频特性的测量，对实验与理论进行验证。

图 5-20 为测量仪器 bode100 测量出的变换器不同负载情况下的幅/相频特性，通道 1 为相频特性曲线，2 为幅频特性曲线。从图中可以看出，在 5A 负载下，变换器的相位裕度为$39.12^0$，而在 50A 负载时，变换器相位裕度仅为$19.12^0$。这与负载跳变波形表现出的幅/相频特性一致。

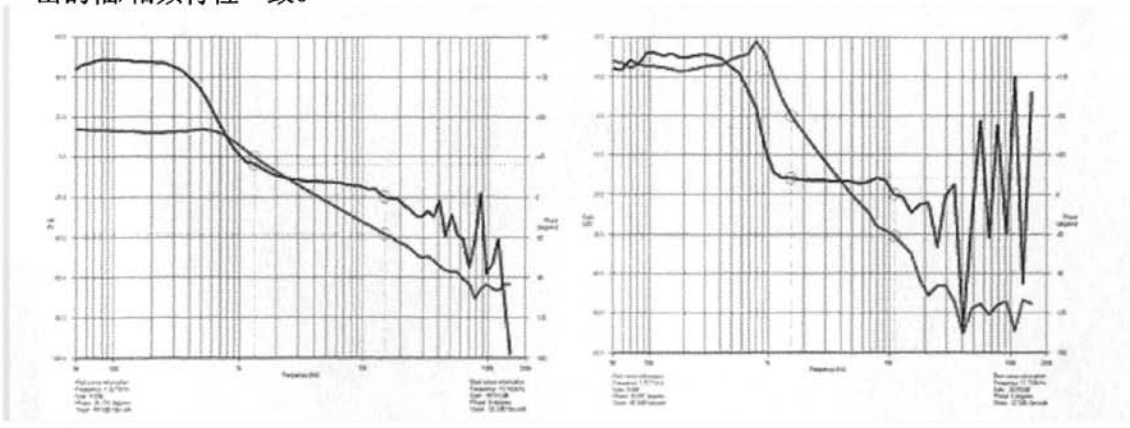


图 5-20 A）图 5A 负载　　B）图 50A 负载

## 5.5.2 补偿网络波特图

图 5-21 所显示的幅/相频特性不够理想，故欲改变反馈网络，提高变换器的截止频率，增大变换器的相位裕量。鉴于采用的是 2 型补偿网络，所以改变补偿网络的零点分

布，即图中的电容 C402，其改变后的补偿网络幅/相频特性曲线如下图。

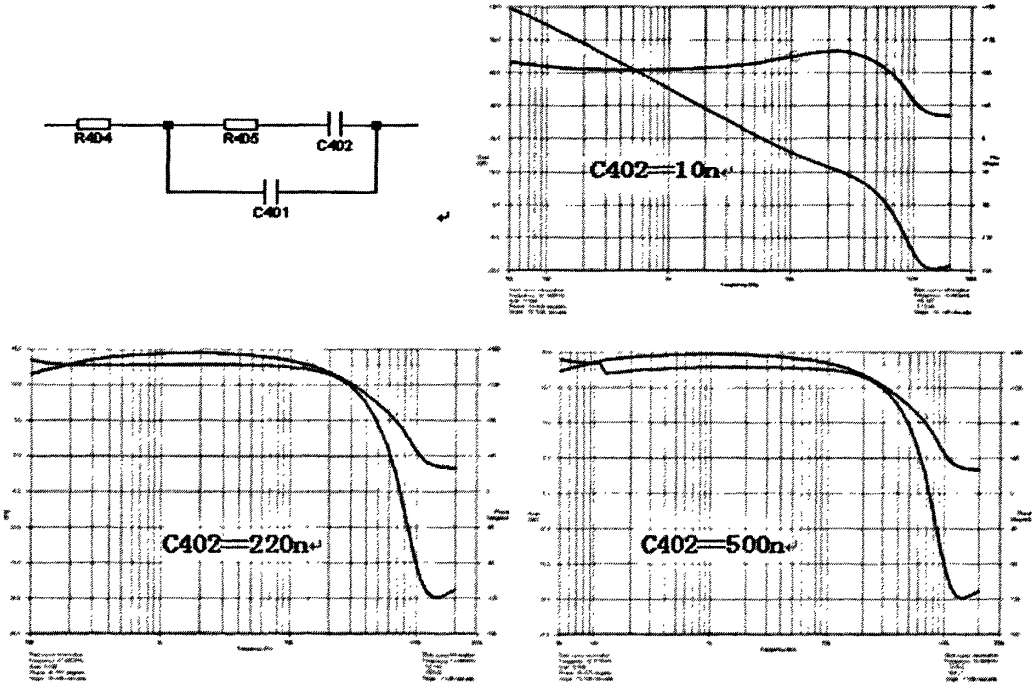
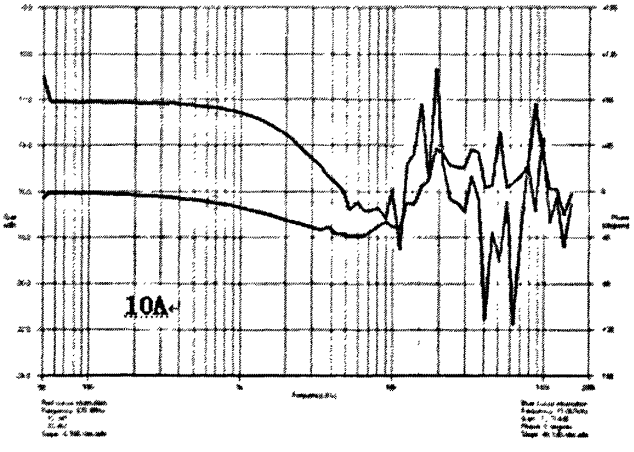



图 5-21 反馈补偿网络变化参数的波特图

波特图的通道信息与上图 5-20 相同，从图中可以得出，改变补偿网络中的电容零点，已经达到了相位裕度的最大值，但此时变换器仍未能达到良好的幅/相频特性。故若提高变换器的波特图特性，需考虑采用另外的补偿类型，减小 Buck 滤波电感或电流模式控制。这将在下一节进行讨论。

### 5.5.3 谐振推挽变换器波特图

在实验测试中，鉴于 Buck 电路的普遍性，故只测量谐振推挽电路的波特图，而未



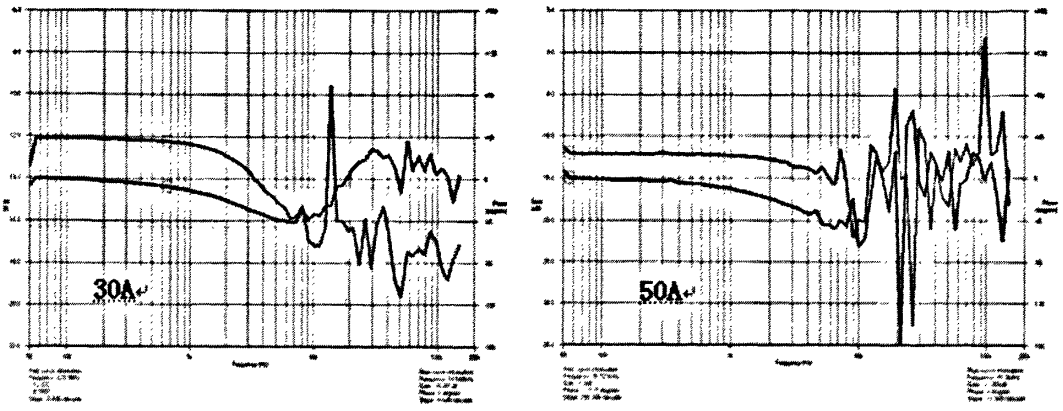



图 5-22 谐振推挽变换器波特图

对 Buck 电路进行测量。从图 5-22 中可以看出，谐振推挽变换器的幅/相频特性与 LC 滤波电路性质相近，高频曲线因共模噪声而变得杂乱，为实验条件引起，在可允许的范围之内。

## 5.6 电压与电流模式控制比较

从上述的实验波形及波特图分析可以看出，电压控制模式的 Buck 交错并联谐振推挽变换器幅/相频特性不够理想，为了提高变换器的负载跳变能力，特将变换器进行电流模式控制，从而对二者进行比较，如图 5-23,5-25 所示为电流控制原理和仿真电路图。

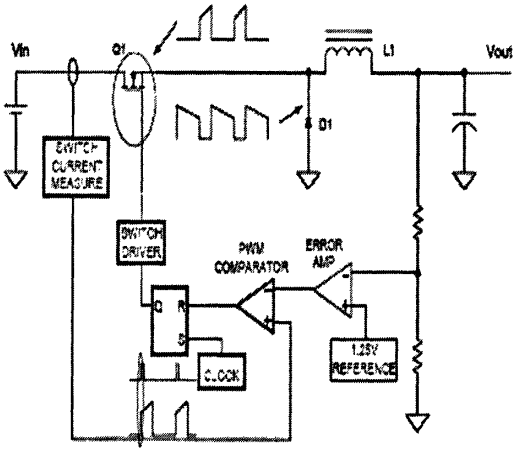



图 5-23 电流模式控制原理图

电流模式控制电路为单极点系统，强制电感电流跟随输出变化，通过对开关管峰值电流控制，从而提高变换器对输入电压的敏感度。但其硬件外接电路与电压模式相比，更加复杂，且对电路噪声敏感。控制占空比大于 50%时，控制电路需增加分斜率补偿。以下便是电流模式控制的各种仿真与实验波形。

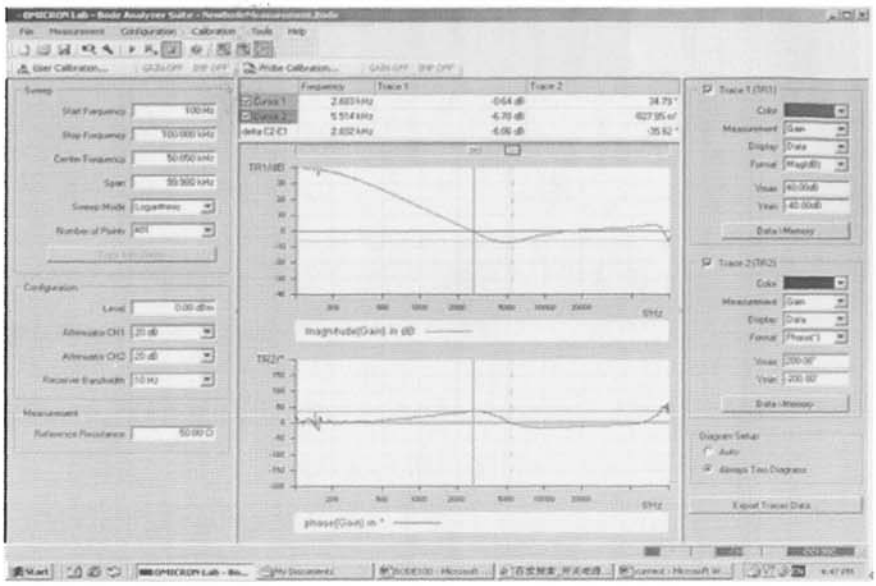


图 5-24 电流控制模式的变换器波特图

波特图为 MICRONLAB 专业波特图测量软件 BODE ANALYSIS 测量所得，其测量条件与电压模式基本相同，补偿网络仍为 2 型网络，补偿参数为 C401=470P、R405=91K、C402=47P、R404=2.2K，测量负载条件为 35A。图中上曲线为幅频特性，下曲线为相频特性。从图中可出得到，幅频线过零点时，相位裕量为34.79°。

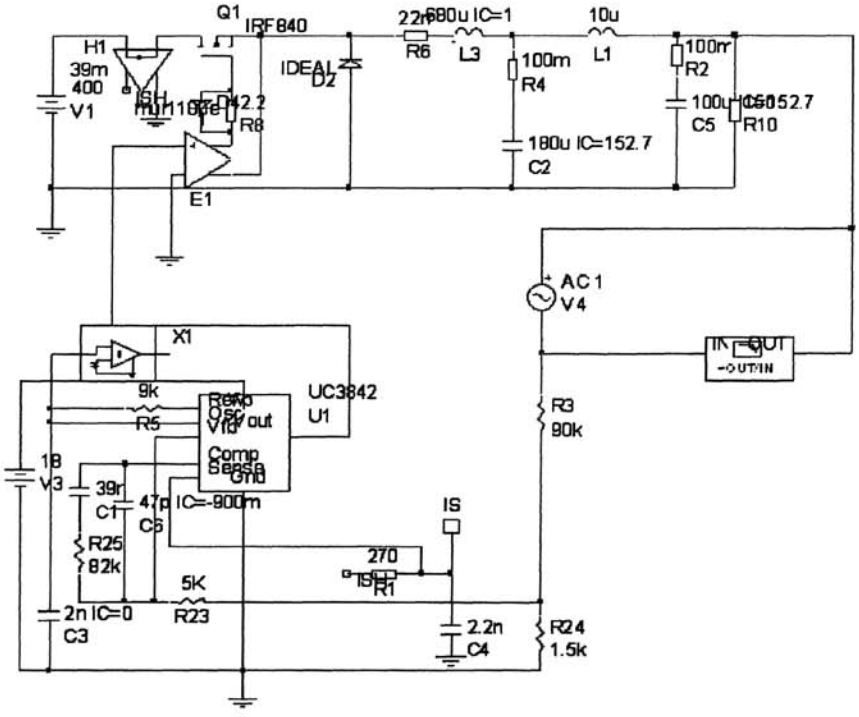



图 5-25 电流模式电路仿真电路图

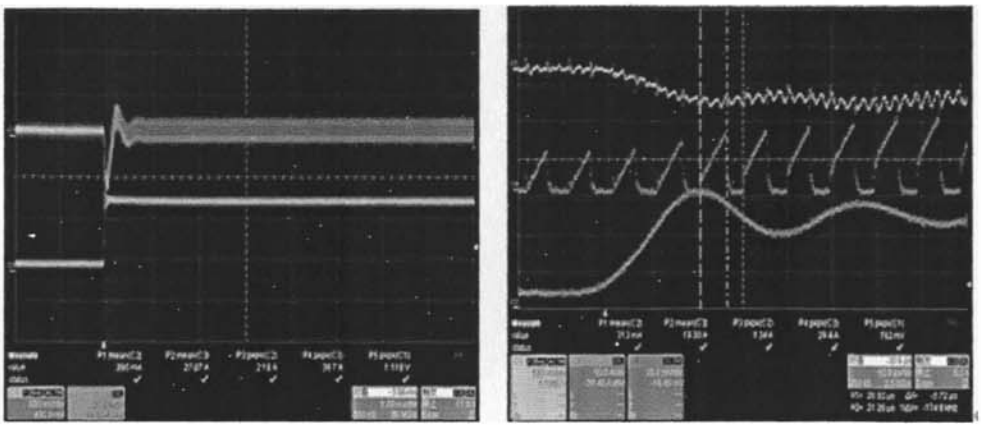


图 5-26 电流模式负载跳变波形图（5A 到 35A）

左图中通道 1 为交错并联推挽输出电压波形，3 为负载电流波形，负载电流变化率为$1A/\mu s$。从图中可以看出，输出电压振荡时间约为 600 $\mu s$，且振荡电压峰一峰值较小。右图为左图的放大波形，通道 1、3 信息与左图相同，通道 4 为控制芯片 UC3842 电流检测脚的电压波形。以下 5-27 与 5-28 为相同测量条件的电压模式负载跳变波形，对比电流模式与电压模式控制对电路的不同影响。

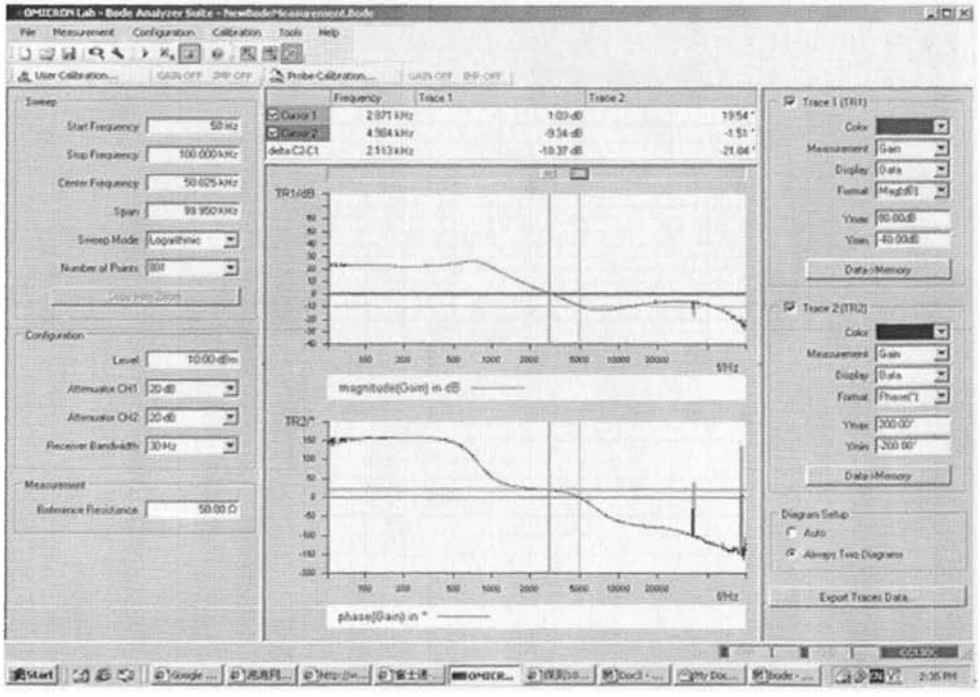


图 5-27 电压模式控制变换器波特图

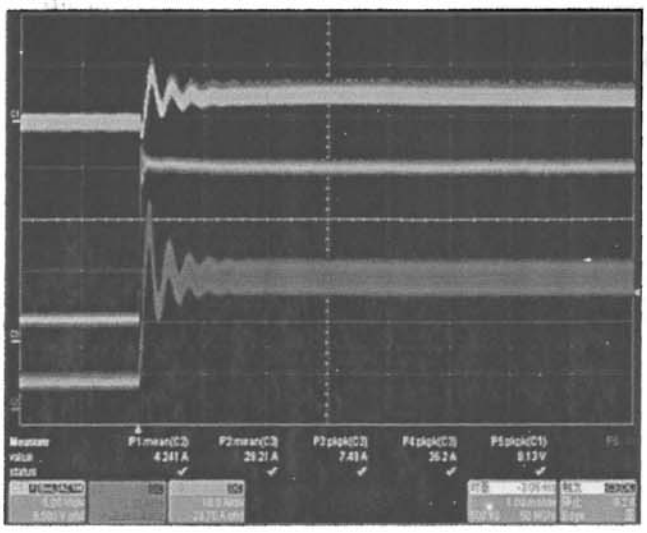


图 5-28 电压模式控制负载跳变波形

图 5-27 所示的幅频特性曲线过零点时，相位裕度约为 20°，约为电流模式控制电路相位裕度的 1/2。图 5-28 中输出电压的振荡时间约为 1 $ms$，远大于电流模式中的 600 $\mu s$。从以上的仿真与实验波形中可以看出，电流模式控制变换器的带宽与相位裕度都大于电压模式控制，故电流模式下的负载跳变响应时间小于电压模式。但由于电流模式控制复杂，且对开关噪声敏感，所以在样机中采用电压模式控制。

## 5.7 本章小结

本章对电路试验波形进行了分析，重点为变换器的软开关实现情况和同步整流验证了电路拓扑的可行性。根据试验测得的效率数据绘制了效率曲线，且对电路进行了损耗分析。最后详细研究了电路负载跳变与变换器各部分的波特图特性及两种不同控制模式控制的电路性能

# 结 论

本文成功研制了 3000W，满载效率达到 95%以上，输入 400VDC，输出 48VDC 的 Buck 馈电交错并联推挽谐振变换器的通信电源。

这种新型 Buck 馈电交错并联推挽谐振变换器研究成果主要包括以下方面：

1）在对谐振变换器的原理分析基础上，提出了谐振推挽变换器的原理及分类，重点研究了电压馈电与电流馈电的工作原理及优缺点。深入分析了新型 Buck 电流馈电的交错并联推挽谐振变换器的工作原理，提出了软开关实现的电路条件及同步整流电路的设计。

2) 通过对这种新型谐振电路的仿真分析，验证了参数可行性及电路选择依据。论文设计了 Buck 馈电交错并联推挽谐振变换器电路及其参数，重点设计了磁性元器件，控制电路及同步整流电路。

3) 最后研制了样机，并对新型变换器性能进行实验验证，测量变换器效率并实现优化，使变换器满载达到 95%高效率。电路的动态响应测试表明，变换器在 50%负载跳变下，响应时间小于 1ms.

# 展 望

通过对 Buck 电流馈电交错并联推挽谐振变换器进行深入地研究、分析和实验得知，变换器的稳定性能，高效率与快速动态响应，是新型电路值得推广的优点。但由于拓扑本身及实验时间的限制，设计中还存在不足，有待进行进一步的研究。

1）电流馈电 Buck 电路元件过多，加大了变换器的成本与体积，且 Buck 输出电容的存在使得动态响应性能受到影响。故应进一步进行研究，采用简化的 Buck 电流馈电电路，消除简化电路中所带来的电流不均等问题，从而可实现更高效率；

2）Buck 电路频率较高，快速开关管的开通与关断所产生的 EMI 问题会影响整个电路的稳定性能，故可进一步使用软开关 Buck,解决 EMI 问题；

3）前级 Buck 电路开关管短路时，后级谐振推挽开关近将会承受 800V 的电压，使得开关管损坏，故需进一步对电路进行完善，设计输入电压短路保护，避免开关管损坏；

4）ADP1043 控制芯片的使用，ADP1043 芯片可提供六路 PWM 输出，故适合用在此种两级电路，从而方便设计与控制，减小体积与设计成本。

# 参考文献

[1] 阮新波，严仰光．直流开关电源的软开关技术[M]．北京科学出版社，2000

[2] 邱关源．电路[M]．第四版．高等教育出版社，1999

[3] Abraham I. Pressman. 开关电源设计[M]. 第二版. 王志强等译. 电子工业出版社,2005

[4] 张占松，蔡宣三．开关电源的原理与设计[M]．电子工业出版社，1998

[5] 韩锋．推挽谐振变换器研究[D]．南京:南京航空航天大学，2005

[6] E. T. Calkin，B. H. Hamilton. A Conceptually New Approach for Regulated DC to DC Converter Employing Transistor Switches and Pulse Width Control[J]. IEEE Transactions on Idustry Electronics，July 1986，1A，12.

[7] E. T. Calkin，B. H. Hamilton. Circuit Techniques for Improving the Switching Loci of Transistor Switches in Switching Regulators. IEEE Transactions on Idustry Electronics，July 1986，1A，12

[8] Marian K. Kazimierczuk，Dariusz Czarkowski. Resonant Power Converter[M]. John Willy & Sons Inc. 1995

[9] Nobuhiko Yamashita，Naoki Murakami，Toshiaki Yachi. Conduction Power Loss in MOSFET Synchronous Rectifier with Parallel-Connected Schottky Diode[J]. IEEE Transactions on Power Electronics，July 1998，VOL. 13，NO. 4：667-673

[10] Stojcic，G，Nguyen，C. MOSFET Synchronous Rectifier for Isolated Board-Mounted DC-DC Converters[J]. Telecommunications Energy Conference 2000，INTELEC，Twenty-second International 10-14，Sept. 2000，258-266

[11] 周筱珍．应用于推挽电路的同步整流的研究[D]．西安：西安科技大学，2004

[12] 胡宗波，张波．同步整流器两种驱动方式的分析和比较[J]．电力电子技术，2001，第 35 卷第 6 期：56-60

[13] 胡宗波，张波．新型栅极电荷保持驱动同步整流器的研究[J]．电工技术学报，2003，第 18 卷第 2 期：45-50

[14] IR1167 DATASHEET INTERNATIONAL RECTIFIER COMPANY

[15] Duleepa J. Thrimawithana，Udaya K. Madawala. Analysis of Split-Capacitor Push-Pull Parallel-Resonant Converter in Boost Mode[J]. IEEE TRANSACTIONS ON POWER ELECTRONICS，JANUARY 2008，VOL.23，NO.1：359-368

[16] Daniel Edry, Sam Ben-Yaakov. Capacitive-Loaded Push-Pull Parallel-Resonant Converter[J]. IEEE TRANSACTIONS ON AEROSPACE AND ELECTRONIC SYSTEMS, OCTOBER 1993, VOL.29, NO.4: 1287-1296

[17] Hao Ma, Wenqi Zhou. Modeling a Current Source Push-Pull Resonant Converter for Lossely Couple Power Transfer Systems[J]. The 30th Annual Conference of the IEEE Idustrial Electronics Society, 2004, 1024-1029

[18] 姚志垒，肖岚. 零电压开关推挽正激直流变压器[J]. 电力电子技术，2005，第 39 卷第 6 期:114-116

[19] Roberto Giral, Luis Martinez-Salamero, Sigmond Singer. Interleaved Converters Operation Based on CMC[J]. IEEE TRANSACTIONS ON POWER ELECTRONICS, JULY 1999, VOL.14, NO.4: 643-652

[20] 许化民，龚春英，严仰光. 交错并联结构的双正激式 DC/DC 变换器[J]. 电力电子技术，1998，第 4 期:7-9

[21] 石健将，王慧贞，严仰光. 双管正激并、串联组合变换器研究与应用[J]. 电力电子技术，2002，第 36 卷第 5 期:14-17

[22] 杨正龙. 3KVA 交错并联双管正激变换器的研究与开发[D]. 南京：南京航空航天大学，2002

[23] 何晓琼. 交错技术在开关电源中的应用研究[D]. 西南交通大学，2003

[24] 冯瀚. 双管正激变换器组合技术的研究[D]. 浙江：浙江大学，2001

[25] Jia Wei, Peng Xu, Fred C. Lee. A High Efficiency Topology for 12V VRM Push-pull Buck and Its Integrated Magnetics Implementations[J]. IEEE APEC'01, 2002, 679-685

[26] Xiaolin Gao, Raja Ayyanar. A High-Performance, Integrated Magnetics Scheme for Buck-Cascaded Push-pull Converter[J]. IEEE POWER ELECTRONICS LETTERS, MARCH 2004, VOL.2, NO.1: 29-33

[27] Julian Yan Zhu, Brad Lehman. Control Loop Design for Two-Stage DC-DC Converters With Low Voltage/High Current Output[J]. IEEE TRANSACTIONS ON POWER ELECTRONICS, JANUARY 2005, VOL.20, NO.1: 44-55

[28] Hong Mao, Jaber A. Abu-Qahouq, shiguo Luo, Issa Batarseh. New Zero Voltage Switching Half-Bridge DC-DC Converter and PWM Control Method[J]. Applied Power Electronics Conference, 2003, 635-640

[29] Arbetter, B., Maksimovic, D. Feed-forward Pulse-Width Modulators for Switching

Power Converters[J]. Power Electronics Specialists Conference, 1995, 601-607

[30] C. Peng, M. Hannigan, O. Seiersen. A NEW EFFICIENT HIGH FREQUENCY RECTIFIER CIRCUIT[J]. High Frequency Power Conference, (HFPC'91), 1991

[31] Yuri Panov, Milan M. Jovanovic. Design and Performance Evaluation of Low Voltage /High-Current Dc/Dc On-Board[J]. IEEE Applied Power Electronics Conference (APEC'99), 1999

[32] P. Alou, P. Perez-Bedmar, J. A. Cobos. Et al. A High Efficiency Voltage Regulator Module with Single Winding Self-Driven Synchronous Rectification[J]. IEEE Applied Power Electronics Conference (APEC'00), 2000

[33] 赵修科. 磁性元器件分册[M]. 沈阳:辽宁科学技术出版社，2002

[34] 刘胜利. 现代高频开关电源实用技术[M]. 电子工业出版社，2001

[35] Peter Mantovanelli, Iwo Barbi. A New Current-Fed, Isolated PWM DC-DC Converter[J]. IEEE TRANSACTIONS ON POWER ELECTRONICS, MAY 1996, VOL.11, NO.3:431-438

[36] Shmuel Ben-Yaakov, Mor Mordechai Peretz. A Self-Adjusting Sinusoidal Power Source Suitable for Driving Capacitive Loads[J]. IEEE TRANSACTIONS ON POWER ELECTRONICS, JULY 2006, VOL.21, NO.4: 890-898

[37] Satoshi Ohtsu, Takashi Yamashita, Katsuhiko Yamamoto, et al. Stability in High Output Voltage Push-Pull Current-Fed Converters[J]. IEEE TRANSACTIONS ON POWER ELECTRONICS, APRIL 1993, VOL.8, NO.2: 135-139

[38] Wei Song, Brad Leham. Current-Fed Dual-Bridge DC-DC Converter[J]. IEEE TRANSACTIONS ON POWER ELECTRONICS, MARCH 2007, VOL.22, NO.2: 461-469

[39] Ron Lenk. 实用开关电源设计[M]. 王正仕,张军明译. 人民邮电出版社，2006

[40] Sanjaya Maniktala. 开关电源设计与优化[M]. 王志强，郑俊杰等译. 北京：电子工业出版社，2006

[41] 74HC/HCT132 DATASHEET. Philips Semiconductors. Sept. 1993

[42] UC3842 DATASHEET. ST Inc. 1998

[43] R.W.Erickson. Fundamentals of Power Electronics[M]. Fifth Edition. USA: Kluwer Academic Publishers.1999

[44] Kelth Billings. Switchmode Power Supply Handbook[M]. McGraw-Hill, Inc. 1976

[45] 章赛军，杨永宏，柯建兴等. 电压反馈型 BUCK 变换器环路补偿设计[J]. 通信电

源技术，2004，第 21 卷第 6 期：4-6

[46] 胡寿松．自动控制原理[M]．北京：科学出版社，2001

[47] 孙扬声．自动控制理论[M]．北京：中国电力出版社，2004

[48] Michael Qiao, Parviz Parto, Reza Amirani．Stabilize the Buck Converter with Transconductance Amplifier[R]．International Rectifier Application Note AN-1043，2002

[49] Ron Mancini．Stability Analysis of Voltage-Feedback Op Amps Including Compensation Techniques[R]．Texas Instruments Application Report，2001

[50] Aranzazu Diaz Valdivieso．A method to estimate the optimum components in a high current Buck converter design[R]．Infineon Application Note，2004

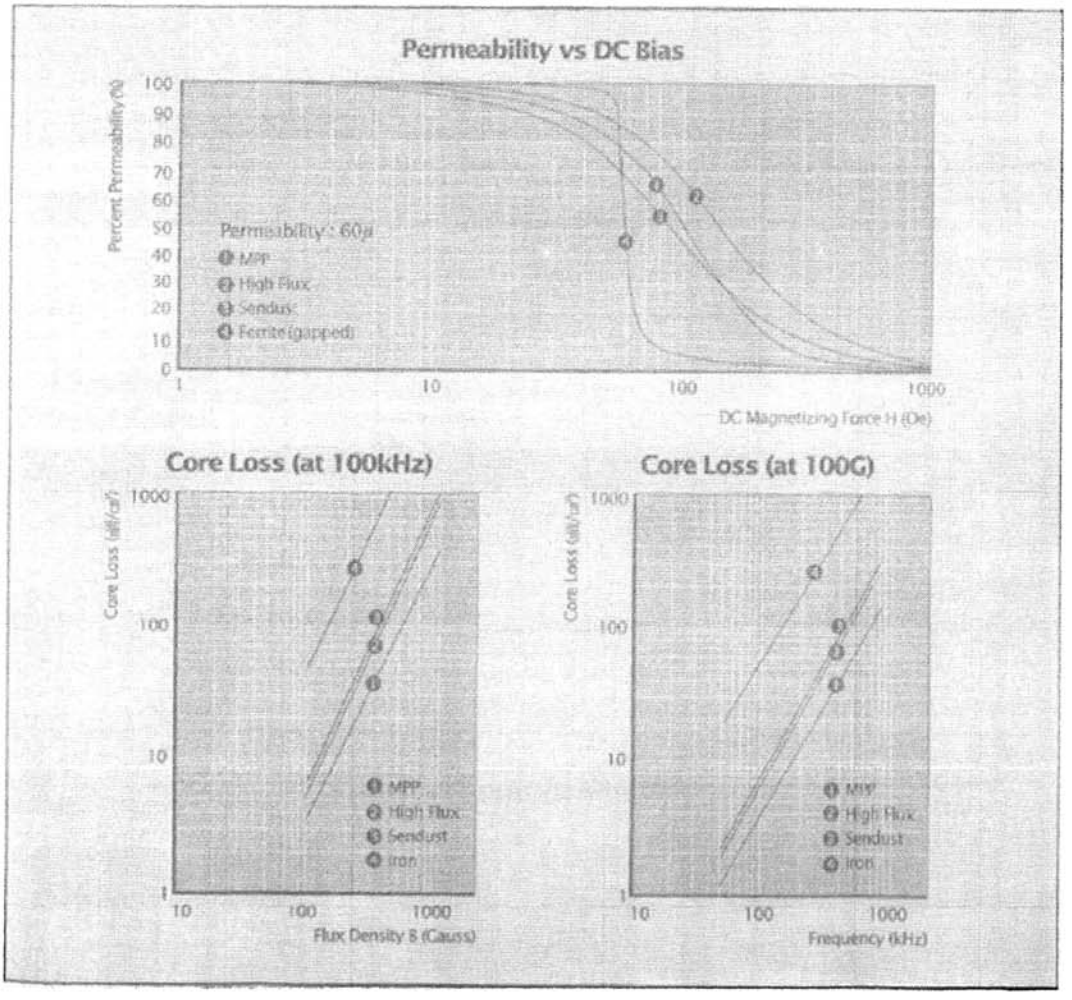
# 附 录 I

## 1. 基本磁芯材料特性表

**Basic Material Characteristics**

| Core Materials | Core Loss | Perm. vs DC Bias | Relative Cost | Frequency Range | Flux Density (Sat.) | Temp. Stability |
|---|---|---|---|---|---|---|
| MPP | Lowest | Better | High | 1MHz | 7,000G | Best |
| High Flux | Low | Best | Medium | 1MHz | 15,000G | Better |
| Sendust | Medium | Good | Low | 2MHz | 10,000G | Good |
| Iron | Highest | Poor | Lowest | 100KHz | 10,000G | Poor |
| Amorphous (gapped) | Medium | Better | Highest | 300KHz | 6,500G | Poor |
| Ferrite (gapped) | Lowest | Poor | Low | 1MHz | 4,500G | Poor |

## 2. 磁芯材料磁导率/电压偏置关系及损耗曲线



# 附 录II

1. 以下几组图片为样机实物图

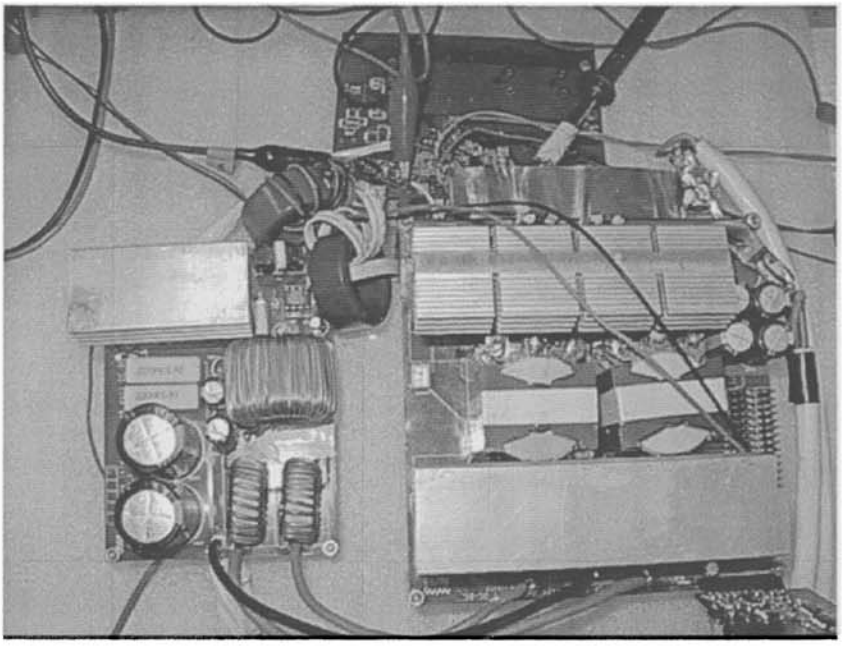


图 1 整体电路完整结构图

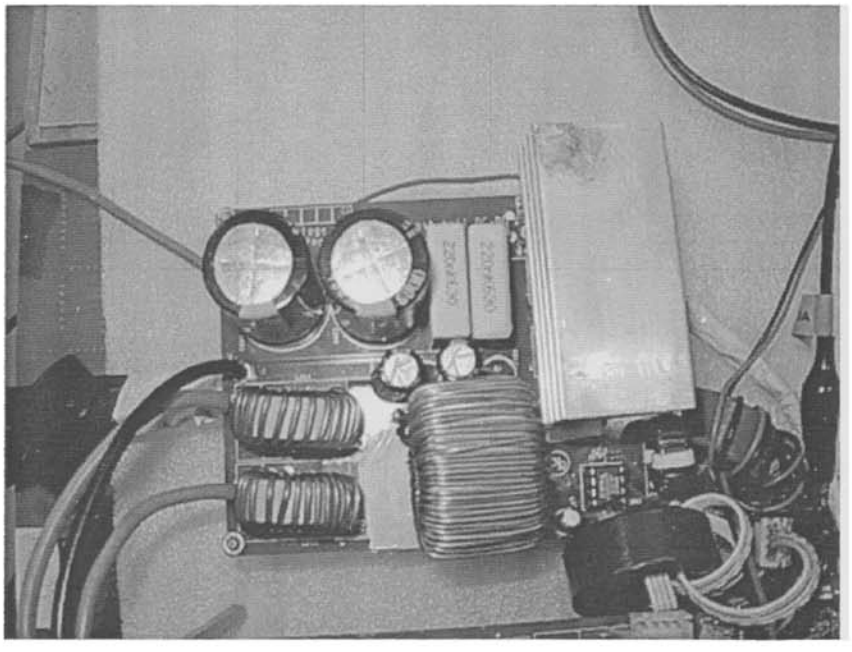


图 2 BUCK 部分电路

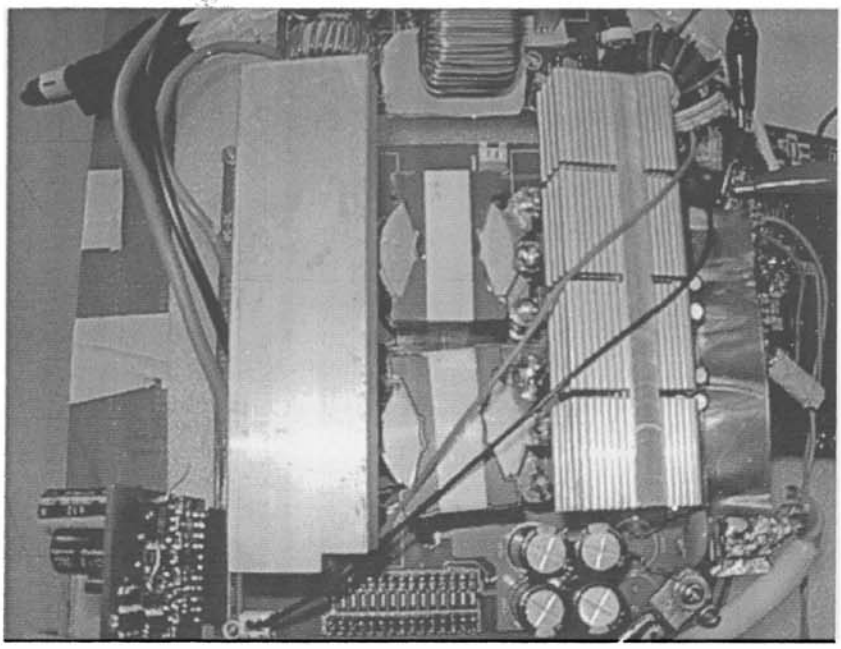


图 3. 推挽部分电路图

# 攻读硕士学位期间取得的研究成果

| 序号 | 作者（全体作者，按顺序排列） | 题　　目 | 发表或投稿刊物名称、级别 | 发表的卷期、年月、页码 | 相当于论学位的哪部分文章（章、节） | 被索引收录情况 |
|---|---|---|---|---|---|---|
| 1 | 段守圣<br>王志强 | 一种新型正激零电压零电流转换 PWM DC/DC 变换器 | 通信电源技术 | 2007年11月25日第24卷第6期 | | |

# 致 谢

本文是在导师王志强副教授的悉心指导下完成的。王老师无论是在学术上还是生活上都给予了我无限的关怀。王老师严谨、务实的作风将使我在以后的学习和生活中受用终身。在此，对王老师表示衷心的感谢和崇高的敬意！

在研究工作中，得到了雅达电子有限公司的大力支持和赞助，雅达电子有限公司多次为我们提供培训和实习的机会，对本文的完成起了重大的作用。在此，要感谢雅达电子有限公司香港设计部的 Bob Aylswath、Kelvin Wildash、George Taylor、Q.chen、Rex W.J.Whittle、Angle Kong、C.P Ng、W.L.Cheng 和深圳设计部的工程师主管陈少屏、高工梁绍毅，工程师任凌等 AET 的各位工程师在技术与生活上给予的大力支持与帮助，深圳人事部的邓莹、李晓霞小姐、李文奇先生在生活上热情的帮助。

还要感谢电力学院院领导和电力电子教研室的各位老师对我各方面的帮助和支持，感谢张波、谢运祥、蔡丽娟等老师给予我诸多指导和帮助！

同时也要感谢实验室的同学李华、陈伟、邱爽、刘芽芽、农苏美、朱继承、汪小平、侯俊等同学在研究和学习过程中的帮助。同时也感谢雅达电源实验室的其他同学的帮助！

籍此机会，衷心的感谢我的父母家人和朋友对我学业的支持和生活的关心，你们的关注是我前进的动力！

最后，在此感谢审阅、评议本论文及参加论文答辩的专家和老师！