

第九章 实际 EMI 控制

9.1 概述

要电源工程师去设计一个电源满足限制 EMI 的规范真是一场恶梦。在这样情况下,你首先要做的工作是:

- 设计电源参数满足所有电气规范;
- 在设计试验电路板完后,测量噪声,并找到外部传播噪声途径;
- 去掉前端的电感电容,并确认这些元件是否起作用;
- 请教其他工程师,学习他们成功经验,特别是关于减少 EMI 的建议;
- 和工艺结构工程师一起讨论,了解通过 CAD 设计的总电路布局和结构机械设计,如何减少 EMI。

解决电磁干扰问题,首先应当了解电磁兼容领域一些技术术语。电磁干扰 - EMI (Electromagnetic interference) 是器件或系统发出的噪声,使其它器件或系统功能变差。但现在这个词通常用于噪声,而不管它是否引起问题。另一个相关词是电磁兼容 - EMC(Electromagnetic compatibility),是指两个或更多系统可同时工作在相互产生的噪声环境中。敏感性(susceptibility)是对指定系统造成干扰的噪声电平。电磁伤害性 - EMV (Electromagnetic vulnerability)这个词现在与敏感性意义相同。

讨论 EMI 的书很多,涉及范围很广,在一本书中很难覆盖所有问题。这里仅集中在开关电源碰到的问题,更多的是特定条件规律和采取实际措施的一些基本概念,如何测量,如何确定它发生在何处以及较好地避免它。我们不讨论敏感性(因为开关电源通常是主要系统噪声源)和源对瞬态响应保护(因为避免环境对电源污染和环境对电源危害保护作用是相同的)两个问题。在瞬态很大的地方,瞬态保护与电源分开。这里不要求普遍性,如果你遵循这里的实际规律,你就可以满足大多数严格的 EMI 要求,那么控制噪声不是前途渺茫。

9.2 辐射和传导

EMI 问题有两类 - 传导到和辐射,即导体携带的噪声和不依赖导体的噪声。通常在距离电源 1 到几米以外测量辐射噪声,在低频时实际上是近场信号;似乎并不是辐射噪声,因为没有测量传播到无穷远的场的那一部分(传播能量到无穷远的现象定义为辐射)。

你能够对付辐射噪声做的事不多。如果在系统外边,你什么也不能做。所以你的目标首先是避免产生辐射,然后确保任何不可避免的噪声不要传到外边。你避免产生辐射噪声用下面详细讨论的避免产生过量的传导噪声相似方法:将开关器件连接到接地导体,成对电缆用外壳作为回线等等。两个办法是相关的因为辐射噪声必须由天线辐射(电缆进入或引出电源),所以没有信号在天线上(没有传导噪声),也就没有辐射噪声。

为辐射噪声做什么?

如果你对辐射感兴趣,你为辐射噪声做什么?首先要做的最普通和最便宜是每根进出外壳(电源和信号)的导线与回线匹配。“匹配”这里的意思是导线和它的回线两者紧密像在外壳中一样,和象在 EMI 屏蔽外壳内和连出连进一样。因为信号电平(噪声)直接与信号线形成的环路面积有关,匹配时重要的。使它们紧密靠近,相互绞绕。减少面积,就是减少噪声。你绝对不要用单信号导线连到什么地方。否则,这个导线地回线,即使线上不是高频信号,或仅仅是直流,而它还在外壳中,此导线上接收到噪声,并且这是一个优良的天线。

处理辐射噪声最方便的方法是用外壳恰当地密封起来。如果仅有一个地方接地,电源的金属容器作为外壳,塑料不影响辐射,不能作为接地。记住频率(Hz)和波长(米)与光速的关系为

$$\lambda = \frac{3 \times 10^8}{f} (\text{m})$$

¼波长的天线,1cm 的孔允许频率大于 600MHz 的信号自由通过,也可能有此频率的 10 分之几的信号

通过。但是，1cm 孔不一定是圆的，可能是一个槽口如图 9.1 所示，可能比相同的圆孔更能辐射相同频率。仅在导线进出处的外壳开孔。

一旦你用严密封闭的 EMI 盒子达到控制系统辐射，只有信号和电源进出盒子的线是辐射源。因为你用打算用来控制电网传导噪声的方法，这种设计特点也控制辐射噪声。余下仅是信号线。你可能要考虑信号线脚加上滤波，从像数字时钟一类高速信号线开始着手。但是即使静态电网线也可能引起辐射问题，因为可能接收引入盒内，即静态线通过盒子引到出线（进线）点，各种器件对它辐射，以至于它们携带噪声，于是一旦它们从盒子出去，它们就是天线，并辐射噪声到外面世界。所以在许多情况下，给插头脚完全滤波是合理的。

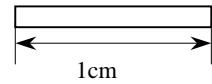


图 9.1 1cm 槽口通过低于 60MHz 信号

盒子的材料类型

从实际的观点看，包围电源是金属材料，不必太大，因为成本，一般肯定是铝。当人们遇到 EMI 麻烦时，有时试图用 1 个微米（非晶）金属封闭。非晶（微米）屏蔽低频磁场。材料很贵而且很难机械成型。虽然这种方法可以屏蔽（对于最好结果，封闭体应当夹在接地铝层之间），如果你花注意力到信号和电源线上是不必要的。

首先控制传导噪声，就解决了你辐射噪声的 80%。再来注意信号线。如果顾问建议用微米金属，不要听他，再找一个顾问。

9.3 共模与常模（差模）

传导噪声有两种类型：共模和常模（也叫差模）。它们之间的差别在于常模（参看图 9.2）是流过一个电源线 and 另一根回线（中线）的噪声；而共模（参看图 9.3）是同时流过两根电网线并以大地为回线的噪声。

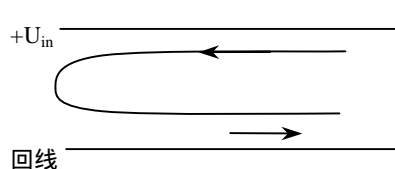


图 9.2 差模噪声从一根电源线中流过，并从另一根返回

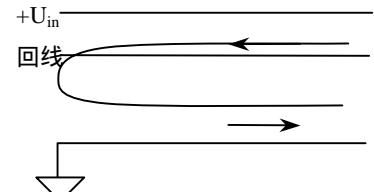


图 9.3 流过两根电网线和地回线的共模噪声

回线与地

在实验室中的电源，回线和地是不同的。每台良好的实验室电源一定有第三个接地端。电源具有输出与交流电网隔离，如图 9.4 所示。并且地接到每个电源的金属外壳上。于是你可能将地与回线相互搭接在接地螺钉上，这没有必要。

在一个交流系统中，地和回线仅在直流意义上相同：电源线在进入建筑物时需要相互连接在一起，连接点可能距离你的系统很长的路。在这种情况下，地和回线有效地将隔离 EMI 相关的交流频率，这样使共模噪声由电源和中线流回大地。我们再明确解释如下：

常模电流是由图 9.4 中电源 +U 流到 -U；它是通过功率传输通道；

共模电流同时流过 +U 和 -U 并由机架地返回，它不经过功率传输通道。

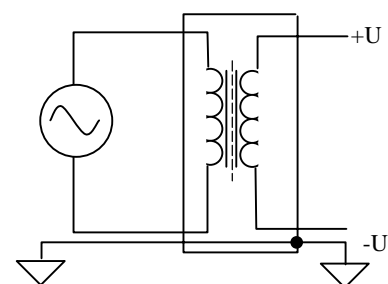


图 9.4 试验电源地回线应当与地分开

如何将共模和差模分开？

不管是商业还是军用，谁都没有注意到测量地线。这是因为假定地电流与任何系统没有实际关系。但因为你测量一次仅仅是一相电网线，共模和差模噪声混在一起。参考图 9.2 和 9.3，并考虑此刻的电源线，你可以看到，在此线上测量噪声包括了以地返回的共模噪声和经回线返回的差模噪声。这个局部测量 EMI 是合理的，麻烦是有些频率消失，而在另一个频率又重新出现。为减少差模噪声增加差模噪

声的滤波可能增加了共模噪声，反过来也一样。（技术员告诉作者，EMI 好像一个气球，要是你推它到一个地方，它会在另一个地方升起）。当然，事实上，共模和差模是独立的，你必须控制它们，并使它们满足规范。

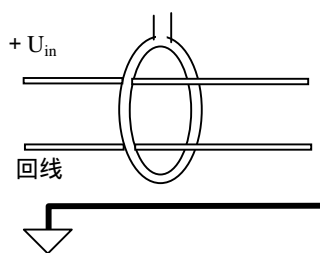


图 9.5 测量共模电流

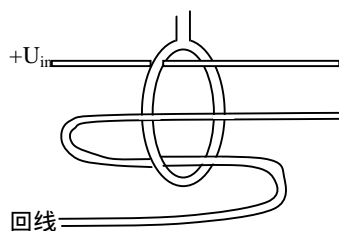


图 9.6 用一个环路消除共模分量
来测量差模电流

如何分别测量共模和差模，通过适当滤波可将它们分开处理。幸而方法很容易，特别是在军品测量。为了测量图 9.5 所示电路的共模电流，你要同时（同相）测量两根电线的电流。你需要将电流测试探头包围两根没有扭在一起的导线。

为了测量差模电流，你要测量流进电源线与回线反相的电流，如图 9.6 所示，你应当将回线反折一次，并测量它与电源在相同方向电流）。

当你进行商业测量时，虽然最近李泽元等提出用适当的耦合导线用变压器等效，尚没有这样方便的方法。但上面示出的方法中电流和电压相互关联的，所以你可采用上面所示的军用方法。和上面方法一样用电流探头测试共模和差模电流。共模电流与差模电流的比将反映共模电压与差模电压之比。所以商业方法是测量噪声电压，你可以分离出共模和差模噪声，并设计出恰当地滤波器。

简单的例子：在 100kHz 测量共模电流为 $300\mu\text{A}$ ，而在此频率差模电流为 3mA 。差模与共模比为 $10:1$ 。电源线上在 100kHz 总噪声电压 $101\text{dB}\mu\text{V} = 110000\mu\text{V} = 110\text{mV}$ 。于是，可见 100mV 是差模噪声， 10mV 是共模噪声。因为 $100\text{mV}/10\text{mV} = 10:1$ ，而总噪声是 $100\text{mV}+10\text{mV}=110\text{mV}$ 。

噪声来自何处？

控制噪声发射的第一步是了解噪声来自何处。即怎样产生和测量那根线。有了噪声的初始知识，首先和最好的控制技术将是安排测量线以避免噪声从测量线逃逸出来，

开关波形

开关电源传导噪声（和辐射）主要来源是开关。这没有什么奇怪的，因为开关涉及到电路的高功率（很高的电流）和高 dV/dt ，以及源的高频份量。例如 MOSFET 由导通到截止需 50ns 的基波是 $1/50\text{ns} = 20\text{MHz}$ ，还有奇次谐波（ 60MHz ， 100MHz 等等）。我们要求二极管和 MOSFET 尽可能同样的快开关速度，所以具有相似的频谱。并且因此，快速开关减少功率损耗。

事实上，晶体管和二极管（或同步整流管）是变换器功率通路中开关噪声的肇事者。如果次级有一个电感，高频高功率频谱分量不通过它（但仍能辐射），所以在二极管以后很少噪声。但是，如果功率变压器设计得很好，磁芯形成局部的屏蔽，所以它不产生太大的噪声。

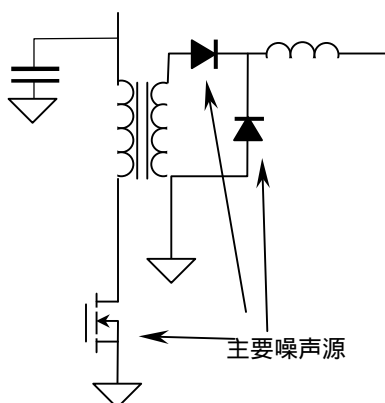


图 9.7 开关电源主要噪声源

电容耦合

为减少噪声，我们设法找到主要噪声源（图 9.7）。我们希望高速开关，因为可减少开关损耗，但不要做损害变换器效率的事。实现高速开关电源噪声机理使我们想起谐振变换器，因为在这样电源中在低功率下开关器件（FET 和二极管在电流、电压之一或两者为零开关），这种工作状态是十分诱人的，但是，谐振与准谐振变换器的缺点（第二章）盖过它减少噪声减少的优点。许多谐振变换器随负载改变开关频率，引起噪声频谱的变化。这使得它比固定频率的硬开关变换器的滤波更难。实际上在大功率、高压场合才采用谐振变换器和准谐振变换器。但是软开关 PWM 变换器得到较大关

注，因为它保持零状态开关和固定频率。

考虑开关噪声为何跑出来和如何测量的机理，即使很高开关速度也能达到可接受的噪声。显然，电流以开关频率从变换器中流进和流出。除了选择拓扑时选择电流连续而不选择断续（减少沿的陡度）外，只有选择滤波。通常很少注意，开关波形到地的电容耦合仍然是很严重噪声传播方式。传导路径如图 9.8 所示。

功率开关器件典型的安装在电源作为散热器的壳体上，此壳体是接地的。因为器件芯片和壳之间有一个小距离面积很大，两者之间有一个明显的电容存在，将通过它传导高频信号到地。此信号传到电源和回线上，也就是共模噪声。

要是不用滤波，最好是减少耦合 - 即减少到地电容。电容的大小由封装尺寸所决定，但距离可以增加。技巧是器件和壳体之间用来作为热传导的绝缘，用低介电常数材料。典型选择硅基塑料和氧化铍。减少电容意味着大大减少共模噪声滤波。此外，采用隔离电源，通过两个电容 - 二极管到地和晶体管到地，可以切断在初级和次级之间噪声传导。

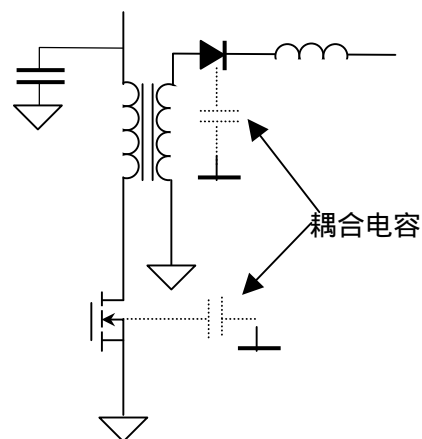


图 9.8 晶体管 and 二极管可能通过体电容耦合共模噪声

9.4 PCB 布线概念

已经讨论了电源线共模噪声的原因，让我们转到另一个控制噪声发生方面，即元件位置和布线以及电路板线避免颠覆开关电源电路工作的噪声。这样颠覆可能是很严重的问题，在最坏情况下，可能因为噪声电源根本不能工作，我们要将它滤除掉。

信号地与功率地

在 PCB 上信号地定义为通过低电流的电路线。而功率地是通过高电流的电路线。这样分是相对的，但在实际中通常概念是十分清楚的。从 PWM 芯片产生定时信号电阻来的地是信号地；功率 MOSFET 的源极搭接点是功率地等等。在整个电源设计阶段，要使电源工作良好必须使信号地与功率地分离。这就省得电路板上的噪声滤波的麻烦，这就是好的印刷电路板设计与一个需要噪声滤波处理之间的差别。

看看图 9.9 就很清楚。

任何 PCB 线（导线，甚至接地平面）都有电阻和电感。PCB 线的电阻近似由下式决定：在室温时

$$R = 0.5m\Omega \frac{l}{d}$$

式中 l - 长度； d - 宽度。（铜皮厚度为 $35\mu m$ ）

如果大电流通过 PCB 线，因为有电阻，PCB 线上有压降。如果频率很高，由于电感存在，还叠加交流压降。如果此大电流通过的线作为一个信号元件 PCB 地线，对信号元件不能看作普通的地，而比地提升了 $IR + L(dI/dt)$ 。更坏的是高频分量周期地提高了信号元件的地，且十分可能与要处理的信号分量同步！这是一个灾难。只要将信号地和功率地分开接地，再将它们在输入点接在一起，最好接在电源进入点的并联电容地，就可解决这个问题。这种结构叫做星形接地。

图 9.10 功率地必须与信号地分开；仅在电源入口处两个地可以接死。

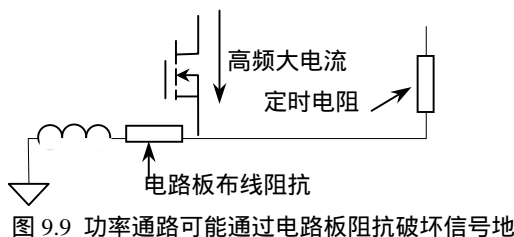


图 9.9 功率通路可能通过电路板阻抗破坏信号地

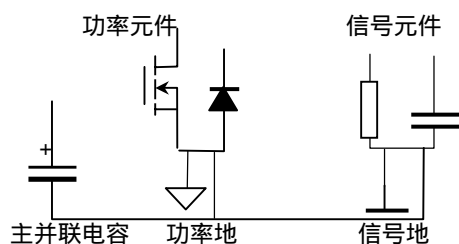


图 9.10 功率地必须与信号地分开；仅在电源入口处两个地可以接死

在试验板和印刷电路板上要将这些地分离开来。一定要作为神灵来信仰。从实际电路上讲，100mA

以上就可作为大功率。再强调一下，两个地仅可单点搭接在一起。否则，可能有地环路，破坏了整个地目的。

图 9.11 所示 PCB 线图（即地电流多通道），不要这样设计 PCB 线。回流有几个通路回到左边地。

如果你要加宽功率地的铜箔，应增厚铜 PCB 线，而不是试图在整个地方通过许多 PCB 线。图 9.11 布线正确的方法如图 9.12 所示，并联电容远离左边连接点。在将它们搭接主回线之前所有功率回线接在一起。回线电流仅单路返回到左边点。

在相当高的电源数字电路情况（不是常有的）下，应当考虑第三个数字地，与功率地和模拟地分离，再次连接到一个点。

大电流驱动接地，接地‘岛’

需要分离地的特殊情况还有普遍要保证的 MOSFET 栅极驱动。导通时，栅极驱动由其并联电容拉出电流然后传递到 MOSFET 的栅极 - 源极电容。当 MOSFET 关断时，栅极电容放电，并将电荷转移到地。在整个周期，有两个短暂的高电流（某些器件高达 6A）脉冲。电路板布线任务是保证这些快速脉冲不被看作是直流 - 仅被看作（如此小的）平均电流。图 9.13 示出了对这些器件建议的布置图形，你可以把这样电流通路想像成为接地小‘岛’。

由 MOSFET 栅极地电流优先返回到电容，避免高速电流流到源极，然后到主地。这种安排之所以称为‘岛’是因为在 PCB 上这些地被所有大的 PCB 线连在一起，然后来到地平面的静止点。图中阴影部分为 PCB 地线‘岛’。

如果器件有一个信号输入，但没有信号地

有些栅极驱动器有多个功率地脚（这很好），但制造忽略了驱动器的信号地的脚（这很糟）。在这种情况下，仍然可用功率地脚和连接到靠近的地平面静止点信号用地跳线（通常可能受 TTL 噪声限制），这种安排可能工作。如果地跳线成了问题，你必须选择另外的栅极驱动器。

将电流互感器放在哪里？

在电流控制型变换器中，如果功率器件是 MOSFET，一般在 MOSFET 串联一个电阻检测漏极电流。当功率较大时，检测电阻精度和损耗处理成了问题，经常用脉冲电流互感器代替电阻，根据模拟电阻检测电流方式，自然就将电流互感器放置在 MOSFET 的源极（图 9.14）。我们知道，MOSFET 栅极 - 源极之间存在很大等效电容，在驱动电路发出开通或关断信号时，短暂的充电电流脉冲幅度可达数安培。此导通电流（记住，这可能达到 6A）也通过电流互感器。即使高功率变换器，这也可能是你要测量的开关电流的很大百分比。对于低功率变换器，可能比被测信号还要大。结果要么被这个来自栅极的不相关的电流干扰，要么加一个大的滤波器，从滤波后输出你需要的测量信号。可以想象结果是不好的。

如果将电流检测互感器的初级放置在 MOSFET 的漏极，这里仅仅是 MOSFET 的源极 - 漏极电流，没有栅极电容引起的栅 - 源电流（图 9.15）。这种设计对电流信号（因为所有互感器是隔离的）和变换器工作（因为初级电感是 1 匝，初级电感是可以忽略的）没有有害的影响。电流互感器只要在主输入电容之后可放置在主变压器初级和电源母线之间。

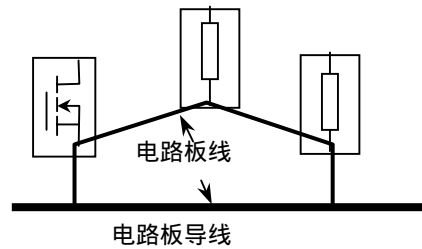


图 9.11 不要像这样画电路板。回线电流一定大于一起连接在左边点的回流

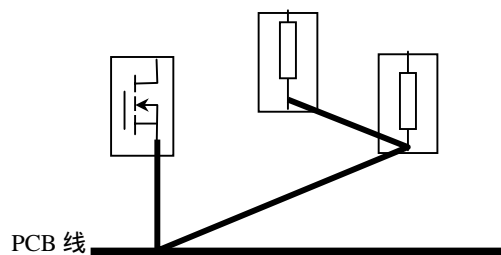


图 9.12

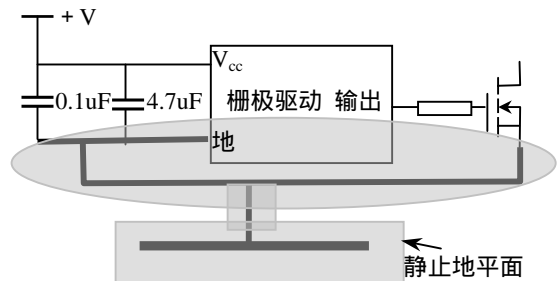


图 9.13 栅极驱动接地‘岛’。保证栅极电流不干扰地。

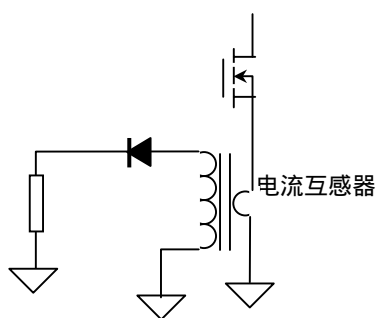


图 9.14 互感器接在 MOSFET 源极

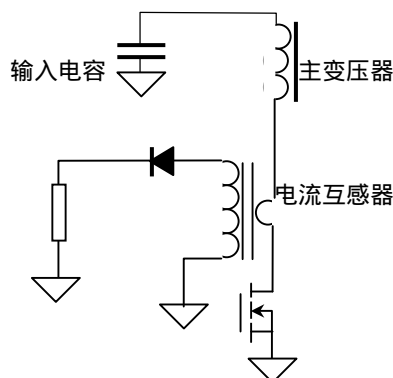


图 9.15 互感器接在漏极，避免测量栅极电流

反馈线

开关电源中通常反馈有电压和电流反馈，你在电路布线时，布置反馈电路元件位置有些诀窍。

当你画一个 PCB 时，有许多元件通路和网络线，功率线和信号线十分可能混合在一起。在设计反馈补偿时，相位裕度 45° ，如果进入到电流和电压反馈环路的噪声太大，系统可能不稳定。这就是初学者常碰到的问题。

如果一个人在画电路板，反馈最好采用双绞线，以减少进入这些线的噪声。不需要将线屏蔽，但是，如果需要，只应将屏蔽地接在信号端，远离功率浮动端（电压反馈线功率端参考输出电压端，对于电流反馈线，参考电流互感器次级）。希望所有信号元件接近 PWM 芯片，而不是输出端。例如，如果有输出电压反馈分压器，将这些电阻接近 PWM 芯片，而不是输出端，并且由输出电压引出双绞线。不要将分压器放在接近输出端，且然后再用双绞线连到 PWM 芯片。

分压器位与低阻抗源，像变换器的输出，它比高阻抗源像 $10k\Omega$ 更容易阻挡噪声。

在你画 PCB 时，当然你不能画双绞线，但你仍可以画 PCB 线包含反馈线。（即在上层或底层）与 PCB 地线平行，或最好在上层或底层地线之间（多层 PCB）。

对于面包板和 PCB 有一个更巧妙的方法。在电压检测双绞线或 PCB 线端接一个 $100nF$ 电容。从电路观点看，此电容总是与输出并联。由噪声观点看，输出电容帮助不大，它的位置不对（对电压检测来说）。一个电容在终端滤波效果是非常好的，而且也不影响环路稳定。

电路布局奥妙

前面所述的所有电路布局技巧都是异曲同工：功率和信号线分离！在引线受到限制时，还有些附加规定。当布变换器功率级功率线时，最重要的是将所有功率元件尽可能靠近。这不仅使得效率提高（减少电路板 PCB 线电阻），而且也减少辐射到信号线的环路面积。

特别是使栅极驱动到功率 MOSFET 连线尽可能短，这是设计最重要的规则。或许最值得做的是将驱动芯片的输出引脚正对着 MOSFET 栅极引脚。不要通过任何其它途径连接 - 否则将会严重污染板上其它电路。

9.5 低频滤波

如果你已经设计了很好的电路板图和结构，你还是发现有噪声。就需要加滤波。滤波有两类：低频滤波和高频滤波。低频滤波可以用体积大的分立元件，如分立电容和电感；高频滤波是另一回事，用滤波磁珠，穿心电容等等。

组成滤波电路的基本原理是信号通路上对噪声高阻抗，而你要将噪声引出的路径为低阻抗。

9.5.1 差模滤波

低频来自两部分：差模和共模滤波。接着上面的讨论，差模滤波试图减少电流返回回线的电源线上噪声。请记住，这意味着电源线上噪声存在在外壳和回线上。所以滤波的目的是在它离开外壳之前分流到回线，这样保证它返回而测量不到。着设置一个电感在功率线上，阻断它出去，同时提供一个电容在

电源与回线之间 提供噪声低阻抗通道。通常商业测试时带有 LISN(Line Impedance Stabilization Network 电网阻抗稳定网络) , 被测电源通过一个电感和一个电容接到 LISN,提供 50 源阻抗。

有时噪声可能很小, 以至于不要电感, 电容与 50 电阻形成一个分压器小道足以转移大部分噪声。请记住, 这个电路要工作, 还得限制电容的 ESR。可以试试多层电容和金属化塑料电容。

选择数值

差模滤波如图 9.16 所示。由一个二阶 LC 电路组成。根据测量知道未滤波前的噪声频谱, 同时我们知道要设计的二阶滤波器在噪声处以 40dB/dec 衰减。这里就是决定滤波器开始转折的起点。

首先找到最低频率差模分量。例如假定在 100kHz 是 20dB。

则开始频率为 $100\text{kHz}/\sqrt{10} = 30\text{kHz}$ (因为两个极点平方根) 。

现在在噪声顶部 (30kHz) 画一条直线, 斜率 40dB/Dec。如果没有其它的峰值点, 滤波器的谐振频率就是 30kHz。以此选择 LC 参数。LC 参数有多种选择, 电感价格比电容贵, 选择要权衡价格和损耗。

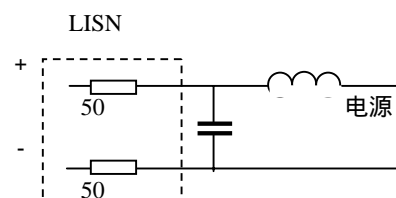


图 9.16 商用电源测试时面对 LISN 接入 LC 滤波

9.5.2 共模滤波

共模滤波器比差模滤波器容易设计, 因为类型选择很少。一个共模滤波器由共模电容 (在商业界称为 Y 电容; X 电容为差模电容) 和一个共模电感组成如图 9.17 所示。共模电容将线分流到地, 而共模电感提供平衡阻抗 - 即对源和回线提供相同的阻抗, 对共模噪声表现高阻抗通路。对于差模电感为零。

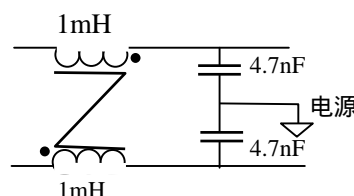


图 9.17 共模滤波电路

数值选择

共模与差模选择元件相反, 这里电容比电感贵。理由有两个:

首先, 电容接地, 必须能承受瞬时 3kV 甚至 6kV 电压, 所以体积很大。还有流到的电流数值有严格的安全限制, 这就限制了共模电容可以应用的最大值, 典型的几个纳法。因此, 你选择最大允许电容量, 并应用相同的技术以前决定的需要的 LC, 用相同的步骤决定电感值。

如果你计算出来是一个很大的共模电感值不要恐慌。共模电感两个线圈流过相同的电流, 而看起来没有净电流。匝数很多而不会饱和。

此外, 当计算需要的电感时, 要记住两个共模电容是并联的 (将数值加倍); 而且共模电感的两个线圈是串联的。因此得到 2 倍匝数和 4 倍电感量。这给你额外 8 倍噪声抑制 (参看图 9.18)。图 9.18 的电容等于 9.4nF, 而电感是 4mH, 其截止频率为 26kHz。

电容、电感和它们的限制

电容有频率相应限制, 限制了在 EMI 滤波中的应用。电解电容具有相当大的 ESR, 意味着在 RC 频率以上它看作电阻性, 不再是一个极点。例如, 100 μF 的电容的 ESR 为 100m Ω , 在频率 16kHz 成为阻性。它不再用于 EMI 控制。

实际上, 陶瓷或塑料电容经常用于 EMI 滤波。由于有引线电感, 它们也有限制。

1 μF 电容仅在 1MHz 以下有效。在 1MHz 以上, 用 100nF 电容, 可以到 10MHz。为抑制噪声, 可以用 1 μF , 100nF 和 10nF 一起并联。

电感也有限制 (它的线圈电阻, 尽管对功率损耗不好, 对噪声抑制没有明显影响)。最重要的限制是分布电容, 可能与电感并联。在某个频率以上, 容抗比感抗低, 在这个频率以上, 电感不再阻断噪声。

例: 假定 1mH 有 100pF 电容。于是在大约 500kHz 以上它的感抗停止增加, 并实际上在减少。当然, 较小的电感分布电容也较小, 截止频率更高。

可以用两个电感串联, 而不是一个大电感, 因为用两个电感串联增加电感和其电容串联减少电容,

但实际上决不这样做。

压敏电阻有电容

许多设计者需要一个压敏电阻来吸收电网瞬态电压。压敏电阻具有一个小电容，并可用作滤波的一部分，这有意外收获。这也要小心：将压敏电阻加在源和回线到地之间，压敏电阻也有漏电流，所以 Y 电容也应相应减少。

两个作用一个价格

现在有一个好的主意。一个磁芯电感既用作共模，也用作差模电感，节约成本和体积。但是应当小心设计。你绕一个共模电感比如说 47 匝在一边，而源线的另一边多绕 1 匝。这个电感仍然是共模电感，但现在有一个串联电感，电感量是 $(48^2 - 47^2) A_L$ ，比在这样磁芯上绕 1 匝电感大得多。不过，磁芯中合成磁场不为零，你应当检查在最大电流时磁芯不应当饱和。

你不能得到 100dB 的衰减！

你已经注意到低频滤波器仅用两个极点滤波器的讨论，不必多一个电容，或多一个电感，或再加一个电感电容的高阶滤波。因为这样滤波器难以设计；实际上，在设计时已经十分小心；其次，对于商业设计者，高阶滤波需要另一个电感，而这意味着生产困难。除了特殊环境外，是不需要这样滤波器。四极点衰减非常快，而如果需要 6 极点或许更糟。

如果你计算一个电感在低频区需要衰减 60~80dB，最好返回去并研究你的电路布线。另外可能的方法是用增加开关频率减少滤波要求。

还要指出的是上面已经提到元件有性能限制。此外，实际 PCB 布局通路与通路之间存在泄漏和交叉干扰。底部线与顶部线之间，你可以得到 100dB 的衰减。如果你想需要它，不仿试一试。

也可以买到商用滤波器比你自已做的更大的衰减。主要因为商用器件注意了避免电路布局交叉干扰，并已经将滤波器密封在金属壳中。当然，你也可以这样做，但成本较高。

9.6 高频滤波

高频滤波器在高频起作用，这里大的元件滤波性能变坏。“高频”是指频率大于 10MHz。高到数百 MHz，你可以加一些元件。再高，你得将电源密封屏蔽起来。

我应当在何处实用磁珠？

铁氧体磁珠具有极高的频率特性，甚至到 100MHz 以上阻抗还在增加。但遗憾的是即使小的直流它也容易饱和。所以，对于大多数情况，输入滤波不用磁珠。

MOSFET 栅极常常用一个磁珠。在栅极加磁珠实际上是坏主意：用减少 MOSFET 开关速度减少噪声，增加功率损耗。在漏极加磁珠是无效的，因为低电流后饱和。如果用来阻断几十个纳秒（如同步整流中）电流，然后让它饱和，以至于不在功率电路中加电感，减少电流上升率，漏极加磁珠可能有用。尽管那样，存储在磁珠中的能量损耗掉，就象变压器漏感一样处理。

穿芯电容

尽管单个电容和穿芯电容都用于功率电路，穿芯电容与滤波器引脚大致相同。它们有高质量电容，有效范围超出数百 MHz。偶尔有微小电感，可通过大到 10A 电流，与尺寸有关。它们从 10MHz 滤波，除非你要一个更大电容，可低于 1MHz 滤波。注意，它们衰减量典型定额在 50 系统，没有针对具体系统，只用于军用测量。

在许多情况下，你得不到详细穿芯电容资料。这是因为穿芯电容工作于高频，电缆引到电源盒有明显的阻抗：1m 导线大约 $1\mu H$ ，在 10MHz 是 60。因为所有这些都与布线有关密切，没有一定规则如何滤除高频：你可试试滤波器，如果效果不好，再加大一些。

9.7 其它课题

噪声抵消

一个变换器的产生的噪声量在器件建立前是可以抵消的。例如，一个 Buck 变换器输入电流是矩形

脉冲。此脉冲列可以分成频谱分量。每个分量被输入电容和电源阻抗分压。因此合成电流源（军用；商用与阻抗乘得到电压）可以与规范限制相比较，来设计上述的滤波器。

例

假如 5V 输入，2.5V 输出的 Buck 变换器，一般占空度为 0.5。假定输入电流为 0.5A。因为输入是矩形波，峰值电流是 1A。我们从数学手册看到矩形波频谱是基波倍数的奇次分量，幅值反比于谐波的次数。这里假定开关频率是 100kHz，所以我们有 (4/) A 基波，300kHz 是 (4/3) A，500kHz 是 (4/5) A，等等。如果有输入电容为 1000 μF，军用测量 10 μF 源阻抗电容将提供大约 1/100 电流，即 100kHz 时 4/100 安培，300kHz 是 (4/300) 安培等等。对于高频，受电流的上升时间和下降时间减少控制。假定上升和下降时间都是 100ns。将产生奇次频谱分量为 1/100ns，（即 10MHz，30MHz，等等）如果电路板线电感用上的话就可以消除合成电流，现在用这些抵消可以设计一个滤波器。

最佳滤波

如何选择低频滤波器的 L 和 C 值上面没有完全回答，以需要的衰减量找到极点频率，但实际值是不确定的。稳定性判据的目标最好可能选择元件值可能基于最佳成本、体积或其它滤波器参数。这是很难的课题。

优化军标 EMI 滤波器设计

军用电源必须满足 MIL-STD-461 规定的传到 EMI 限制。为测量此标准穿过很宽频率范围，噪声电流流进 10 μF 电容。通常安装一个滤波器，测量电流，安装另一个相似设计的滤波器，重新测量电流，再安装另一个滤波器并重复处理，直到满足 EMI 限制。这个方法不仅无效果，而且可能最终滤波器既大又重，同时比它需要的更费钱。然而做适当的噪声源测量，可能设计一个滤波器第一次就成，而且可能体积较小。

单点接地（非隔离）直流输入电源有两个主要噪声源：开关晶体管和输出整流器。正两个源与两个频率有关：变换器的开关频率和反向瞬态时间倒数。开关晶体管的瞬态时间是上升和下降时间；而对于全机关事反向恢复时间。不同的寄生参数引起振铃也产生一些噪声。但这些噪声源是很小的。

用开路电压和短路电流来说明戴维南源电特性，用戴维南阻抗强两者分开。电源的戴维南等效源 $U_{oc}()$ 是频率的函数。可以用一个高阻抗源与高或低电源线串联测量，如图 1 所示。用频谱分析仪测量电网和机架地之间的电压频谱。注意测量的电压以机架参考，而不是以回线参考。这是因为 MIL-STD-461 需要 10 μF 电容，测量经电容流入机架的噪声电流，如图 2 所示。

为测量短路噪声电流 $I_{sc}()$ 的电容应当在测试频率呈现低阻抗。多层电容 (MLC) 最适合这种应用场合。此电容必须尽可能靠近电源，因为甚至几英寸的导线在测试频率表现出明显得感抗。用一个频谱分析仪电流探头包围电容引线测量短路电流。用开路电压除以感兴趣频率的短路电流得到在任何频率下的戴维南等效阻抗。

用噪声源特性就可以建立滤波器模型。基本滤波器如图 3 所示，是一个离散两极点 LC 级联（C 和 L_m ），滤波器的数值为以最小体积提供所需的衰减量。滤波器模型中出现一个附加电容和电感（C1 和 L），表示一个高频滤波器衰减噪声，此分立滤波器的寄生元件使得性能变差。此外，还有一个电感（L1）表示 MIL-STD-461 需要的强电源连接到 10 μF 电容（C2）的 1m 导线电感。这根导线电感大约 1 μH。与滤波器并联是一个阻抗 Z_1 ，表示所有其它噪声的通路。

计算衰减量

直接计算电流探测器测量的电流 $I_o()$ 有多大。例如并联阻抗是无限大，且 10 μF 多层电容近似短路，此电流为

$$I_o(\omega) = \frac{U_{oc}(\omega)}{a + b + Z + c + \omega L_m} \quad (1)$$

其中 $\omega = 2\pi f$;

$$a = (L+L1)$$

$$b = Z^2(L+L1)(C+C1)$$

$$c = Z^2(L+L1)(C+C1)L_m.$$

根据载流能力和高频抑制选择滤波器插脚；大概知道L和C1.L1 表示 1m导线电感可以直接测量。C2 由MIL-STD-461 规定 10 μ F。MIL-STD-461 也规定在EMI频谱范围内每个频率允许流通的最大 I_o () 值。这意味着在开关频率和它的谐波,要衰最大减的频率的 I_o ()是已知的。。相似地,在这些频率 U () 和 Z ()也是已知的。应当注意,如果 $Z1$ 不是无限大,可以将它测量出来。因此在这些频率可以解出这些频率下的 L_m 和 C 。

最小体积

很明显,有一个频率,在这个频率 L_m 和 C 相关的方程表示最坏情况,即需要最大滤波器以使得 I_o () 值在MIL-STD-461 限制范围之内。与拓扑相关,这是典型的基波,即第一个谐波。

需要第二个方程决定滤波器总体积。粗略估计电感能够存储的最大能量。典型的,直流母线滤波器电感绕在环形皮莫合金粉芯(MPP)上,在饱和前它允许高电流。允许在大电流时电感降低 20%。体积粗略估算如下:

$$Vol_L \approx \frac{200in^3}{HA^2}$$

这里电流是电感必须流过的最大电流而且还能滤波。

相似地,陶瓷电容的尺寸也粗略根据存储能量计算。例如,典型 1 μ F, 50V 的 CKR06 陶瓷电容的尺寸可近似计算如下:

$$Vol_c \approx \frac{3in^3}{FU^2}$$

这里 U 是电容承受的最大电压。但是,因为元件离散性这里计算是相当粗糙的;同时不可能买到任意电压的电容,和任意尺寸的磁芯。因此,用于计算的元件值取到标称值。

滤波器的总体积基本上等于电容 C 和电感 L_m 总体积。方程 1 提供 C 和 L_m 之间的关系,并且结果,总体积正好可表示为一个变量。于是总体积可以用对体积相对于变量求导,并使之为零决定。这里用一个二次方程可以用选择的结果解出一个变量,然后代入方程 1 解除另一个变量。一旦决定了最佳滤波器元件值,就可以选择最接近的可以买到的电容设计电感。

建议对滤波器仿真,以确认在接近开关频率不谐振。这很重要,因为阻抗有相当高 Q 值,可能将噪声在写真时提高超出最大允许水平。如果谐振接近临界频率,可增加引起麻烦的元件值移开谐振。这不仅将谐振移到不影响的背景噪声频谱范围,而且通过增加衰减量还维持了滤波器在其它频率的质量。

变换器的稳定性与 EMI 滤波

在滤波设计时存在限制(虽然通常没有实际限制)电感可能有多大,并且电容有多小。按照第六章稳定性讨论,如果变换器看进去源阻抗太高,系统可能振荡,要么滤波器,要么其它变换器振荡,这是真的。Middlebrook 判据指出滤波器的输出阻抗至少应当低于变换器的输入阻抗 20dB。很明显,按照第六章关于稳定性判据这是稳定的;不过不是必要条件,仅是充分条件。实际稳定判据与第六章相同。滤波器与系统合成的相位裕度必须是正的。