

电子工程师创新设计宝典

# 开关电源设计12秘笈



电子创新网 创新设计精品电子图书系列

## 前言

电源设计从过去到现在乃至到未来都将是工程师面对的一个难题,随着全球节能环保意识的提升,设计简捷、高效、轻巧的绿色电源成为工程师的首要任务,为了帮助工程师解决这方面的难题,电子创新网特别推出了《实用资料下载中心》栏目,提供大量实用资料供工程师朋友下载,我们发现,在这些资料中,下载最多的依然是电源设计资料,这些需求就是我们开发《开关电源设计 12 秘笈》电子书的初衷。

《开关电源设计 12 秘笈》电子书将 TI 公司专家撰写的有关电源设计的 12 个秘笈集中起来,方便工程师朋友进行下载,这 12 个秘笈分别是:

电源设计秘笈 1: 为您的电源选择正确的工作频率

电源设计秘笈 2: 驾驭噪声电源

电源设计秘笈 3: 阻尼输入滤波器系列之第 1 部分

电源设计秘笈 4: 阻尼输入滤波器系列之第 2 部分

电源设计秘笈 5: 降压—升压电源设计中降压控制器的使用

电源设计秘笈 6: 精确测量电源纹波

电源设计秘笈 7: 高效驱动 LED 离线式照明

电源设计秘笈 8: 通过改变电源频率来降低 EMI 性能

电源设计秘笈 9: 估算表面贴装半导体的温升

电源设计秘笈 10: 轻松估计负载瞬态响应

电源设计秘笈 11: 解决电源电路损耗问题

电源设计秘笈 12: 电源效率最大化

这里有详细的理论计算也有实际电路,相信对于工程师朋友的电路设计一定很大的帮助。

这里我们要感谢 TI 公司提供了这么好的设计素材!也欢迎其他半导体公司提供更多设计素材指导本土设计工程师创新!未来,我们还将陆续推出免费的设计文档,敬请关注!

张国斌

电子创新网 CEO

## 作者简介



Robert Kollman 现任 TI 高级应用经理兼科技委员会的资深委员。他拥有在电源电子领域超过 30 年的工作经验，并为电源电子设计了从低功耗（sub-watt）到超低功耗（sub-megawatt）的磁性元件，工作频率在兆赫兹范围内。Robert 毕业于得克萨斯 A&M 大学（Texas A&M University），获电子工程学士学位，后又毕业于南卫理公会大学（Southern Methodist University），获电子工程硕士学位。

# 目 录

前言 .....	2
秘笈一 为您的电源选择正确的工作频率 .....	6
秘笈二 驾驭噪声电源 .....	8
秘笈三 阻尼输入滤波系列第一部分 .....	11
秘笈四 阻尼输入滤波系列第二部分 .....	13
秘笈五 降压—升压电源设计中降压控制器的使用 .....	16
秘笈六 精确测量电源纹波 .....	18
秘笈七 高效驱动 LED 离线式照明 .....	20
秘笈八 通过改变电源频率来降低 EMI 性能 .....	22
秘笈九 估算表面贴装半导体的温升 .....	25
秘笈十 轻松估计负载瞬态响应 .....	27
秘笈十一 解决电源电路损耗问题 .....	29
秘笈十二 电源效率最大化 .....	31

## 秘笈一 为您的电源选择正确的工作频率

欢迎来到电源设计小秘笈！随着现在对更高效、更低成本电源解决方案需求的强调，我们创建了该专栏，就各种电源管理课题提出一些对您有帮助的小技巧。该专栏面向各级设计工程师。无论您是从事电源业务多年还是刚刚步入电源领域，您都可以在这里找到一些极其有用的信息，以帮助您迎接下一个设计挑战。

为您的电源选择最佳的工作频率是一个复杂的权衡过程，其中包括尺寸、效率以及成本。通常来说，低频率设计往往是最为高效的，但是其尺寸最大且成本也最高。虽然调高频率可以缩小尺寸并降低成本，但会增加电路损耗。接下来，我们使用一款简单的降压电源来描述这些权衡过程。

我们以滤波器组件作为开始。这些组件占据了电源体积的大部分，同时滤波器的尺寸同工作频率成反比关系。另一方面，每一次开关转换都会伴有能量损耗；工作频率越高，开关损耗就越高，同时效率也就越低。其次，较高的频率运行通常意味着可以使用较小的组件值。因此，更高频率运行能够带来极大的成本节约。

图 1.1 显示的是降压电源频率与体积的关系。频率为 100 kHz 时，电感占据了电源体积的大部分（深蓝色区域）。如果我们假设电感体积与其能量相关，那么其体积缩小将与频率成正比例关系。由于某种频率下电感的磁芯损耗会极大增高并限制尺寸的进一步缩小，因此在此情况下上述假设就不容乐观了。如果该设计使用陶瓷电容，那么输出电容体积（褐色区域）便会随频率缩小，即所需电容降低。另一方面，之所以通常会选用输入电容，是因为其具有纹波电流额定值。该额定值不会随频率而明显变化，因此其体积（黄色区域）往往可以保持恒定。另外，电源的半导体部分不会随频率而变化。这样，由于低频开关，无源器件会占据电源体积的大部分。当我们转到高工作频率时，半导体（即半导体体积，淡蓝色区域）开始占据较大的空间比例。

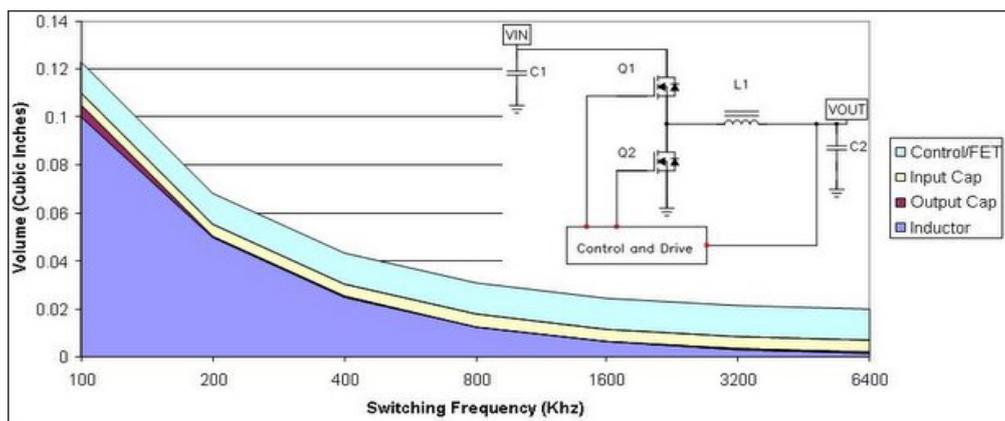


图 1.1 电源组件体积主要由半导体占据

该曲线图显示半导体体积本质上并未随频率而变化，而这一关系可能过于简单化。与半导体相关的损耗主要有两类：传导损耗和开关损耗。同步降压转换器中的传导损耗与 MOSFET 的裸片面积成反比关系。MOSFET 面积越大，其电阻和传导损耗就越低。

开关损耗与 MOSFET 开关的速度以及 MOSFET 具有多少输入和输出电容有关。这些都与器件尺寸的大小相关。大体积器件具有较慢的开关速度以及更多的电容。图 1.2 显示了两种不同工作频率（F）的关系。传导损耗（ $P_{con}$ ）与工作频率无关，而开关损耗（ $P_{sw F1}$  和  $P_{sw F2}$ ）与工作频率成正比例关系。因此更高的工作频率（ $P_{sw F2}$ ）会产生更高的开关损耗。当开关损耗和传导损耗相等时，每种工作频率的总损耗最低。另外，随着工作频率提高，总损耗将更高。

但是，在更高的工作频率下，最佳裸片面积较小，从而带来成本节约。实际上，在低频率下，通过调整裸片面积来最小化损耗会带来极高成本的设计。但是，转到更高工作频率后，我们就可以优化裸片面积来降低损耗，从而缩小电源的半导体体积。这样做的缺点是，如果我们不改进半导体技术，那么电源效率将会降低。

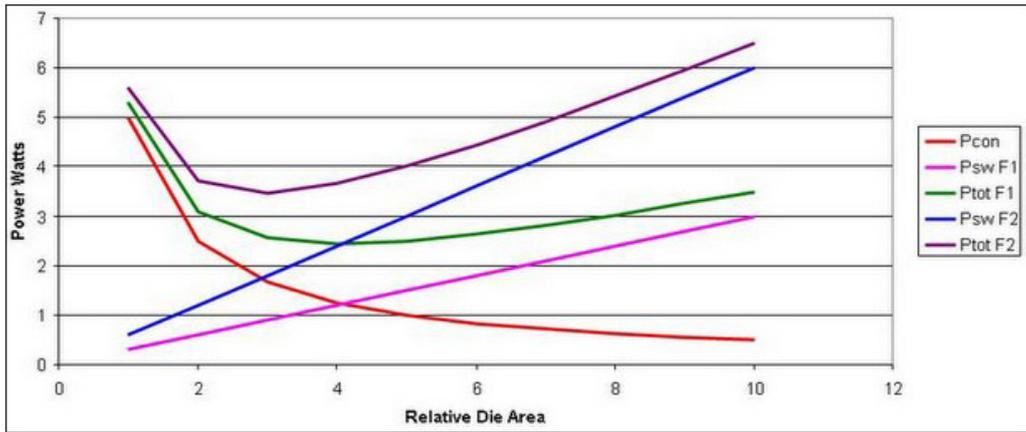


图 1.2 提高工作频率会导致更高的总体损耗

如前所述，更高的工作频率可缩小电感体积；所需的内层芯板会减少。更高频率还可降低对于输出电容的要求。有了陶瓷电容，我们就可以使用更低的电容值或更少的电容。这有助于缩小半导体裸片面积，进而降低成本。

如欲了解有关电源解决方案的更多详情，敬请访问 [www.ti.com.cn/power](http://www.ti.com.cn/power)。

## 秘笈二 驾驭噪声电源

无噪声电源并非是偶然设计出来的。一种好的电源布局是在设计时最大程度的缩短实验时间。花费数分钟甚至是数小时的时间来仔细查看电源布局，便可以省去数天的故障排查时间。

图 2.1 显示的是电源内部一些主要噪声敏感型电路的结构图。将输出电压与一个参考电压进行比较以生成一个误差信号，然后再将该信号与一个斜坡相比较，以生成一个用于驱动功率级的 PWM（脉宽调制）信号。

电源噪声主要来自三个地方：误差放大器输入与输出、参考电压以及斜坡。对这些节点进行精心的电气设计和物理设计有助于最大程度地缩短故障诊断时间。一般而言，噪声会与这些低电平电路电容耦合。一种卓越的设计可以确保这些低电平电路的紧密布局，并远离所有开关波形。接地层也具有屏蔽作用。

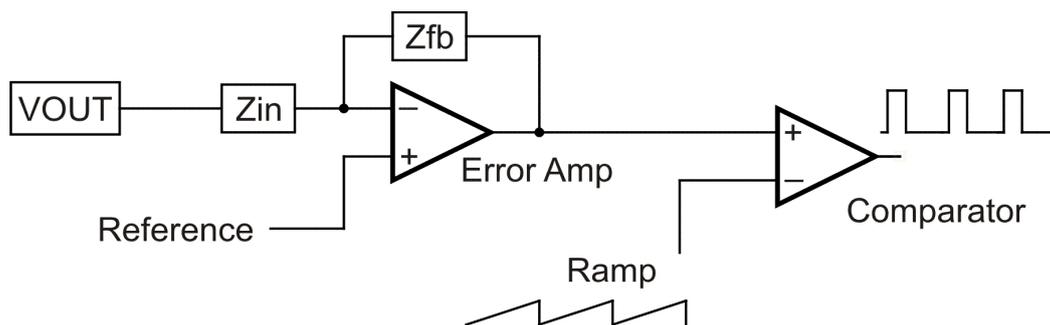


图 2.1 低电平控制电路的诸多噪声形成机会

误差放大器输入端可能是电源中最为敏感的节点，因为其通常具有最多的连接组件。如果将其与该级的极高增益和高阻抗相结合，后患无穷。在布局过程中，您必须最小化节点长度，并尽可能近地将反馈和输入组件靠近误差放大器放置。如果反馈网络中存在高频积分电容，那么您必须将其靠近放大器放置，其他反馈组件紧跟其后。并且，串联电阻 - 电容也可能形成补偿网络。最理想的结果是，将电阻靠近误差放大器输入端放置，这样，如果高频信号注入该电阻 - 电容节点时，那么该高频信号就不得不承受较高的电阻阻抗——而电容对高频信号的阻抗则很小。

斜坡是另一个潜在的会带来噪声问题的地方。斜坡通常由电容器充电（电压模式）生成，或由来自于电源开关电流的采样（电流模式）生成。通常，电压模式斜坡并不是一个问题，

因为电容对高频注入信号的阻抗很小。而电流斜坡却较为棘手，因为存在了上升边沿峰值、相对较小的斜坡振幅以及功率级寄生效应。

图 2.2 显示了电流斜坡存在的一些问题。第一幅图显示了上升边沿峰值和随后产生的电流斜坡。比较器（根据其不同速度）具有两个电压结点（potential trip points），结果是无序控制运行，听起来更像是煎熏肉的声音。

利用控制 IC 中的上升边沿消隐可以很好地解决这一问题，其忽略了电流波形的最初部分。波形的高频滤波也有助于解决该问题。同样也要将电容器尽可能近地靠近控制 IC 放置。正如这两种波形表现出来的那样，另一种常见的问题是次谐波振荡。这种宽-窄驱动波形表现为非充分斜率补偿。向当前斜坡增加更多的电压斜坡便可以解决该问题。

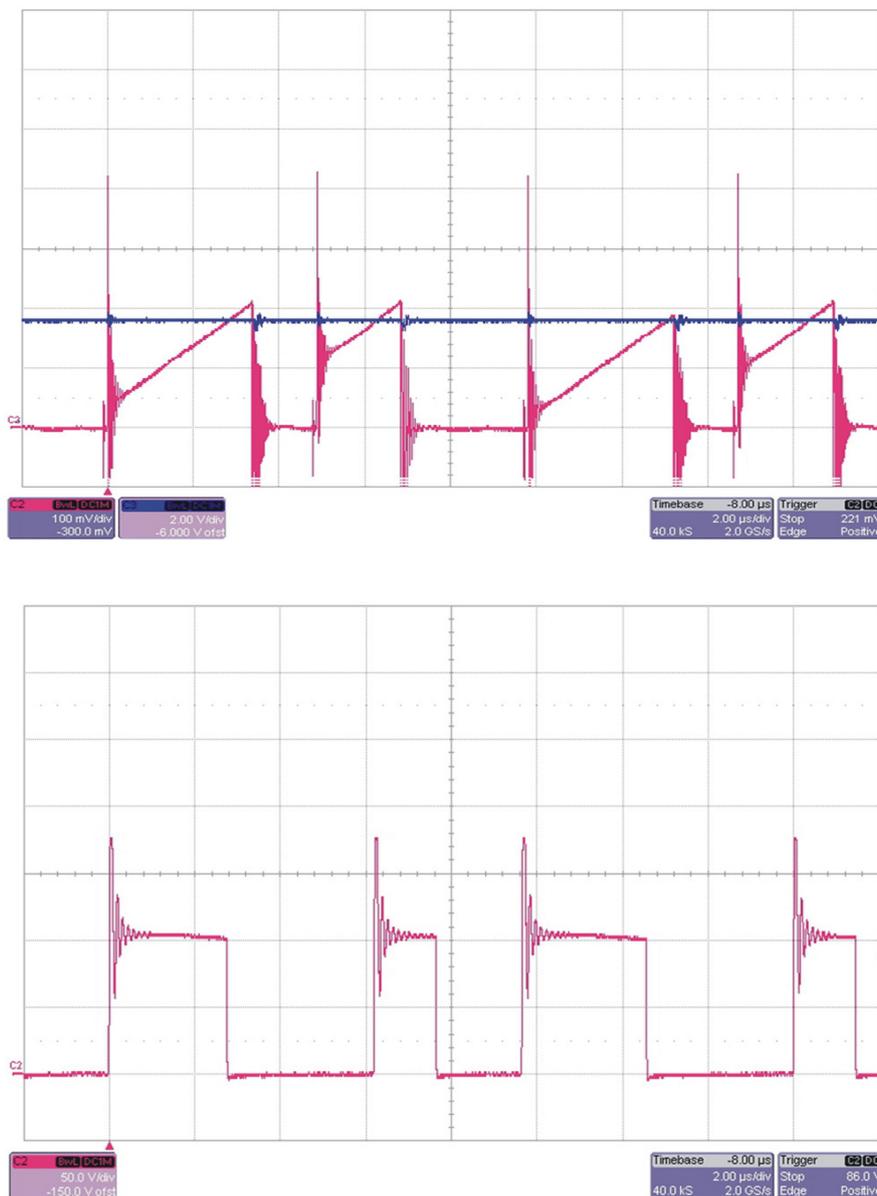


图 2.2 两种常见的电流模式噪声问题

尽管您已经相当仔细地设计了电源布局，但是您的原型电源还是存在噪声。这该怎么办呢？首先，您要确定消除不稳定因素的环路响应不存在问题。有趣的是，噪声问题可能会看起来像是电源交叉频率上的不稳定。但真正的情况是该环路正以其最快响应速度纠出注入误差。同样，最佳方法是识别出噪声正被注入下列三个地方之一：误差放大器、参考电压或斜坡。您只需分步解决便可！

第一步是检查节点，看斜坡中是否存在明显的非线性，或者误差放大器输出中是否存在高频率变化。如果检查后没有发现任何问题，那么就将误差放大器从电路中取出，并用一个清洁的电压源加以代替。这样您应该就能够改变该电压源的输出，以平稳地改变电源输出。如果这样做奏效的话，那么您就已经将问题范围缩小至参考电压和误差放大器了。

有时，控制 IC 中的参考电压易受开关波形的影响。利用添加更多（或适当）的旁路可能会使这种状况得到改善。另外，使用栅极驱动电阻来减缓开关波形也可能会有助于解决这一问题。如果问题出在误差放大器上，那么降低补偿组件阻抗会有所帮助，因为这样降低了注入信号的振幅。如果所有这些方法都不奏效，那么就从印刷电路板将误差放大器节点去除。对补偿组件进行架空布线（air wiring）可以帮助我们识别出哪里有问题。

下次，我们将讨论阻尼输入滤波器。

如欲了解有关电源解决方案的更多详情，敬请访问 [www.ti.com.cn/power](http://www.ti.com.cn/power)。

## 秘笈三 阻尼输入滤波系列第一部分

开关调节器通常优于线性调节器，因为它们更高效，而开关拓扑结构则十分依赖输入滤波器。这种电路元件与电源的典型负动态阻抗相结合，可以诱发振荡问题。本文将阐述如何避免此类问题的出现。

一般而言，所有的电源都在一个给定输入范围保持其效率。因此，输入功率或多或少地与输入电压水平保持恒定。图 3.1 显示的是一个开关电源的特征。随着电压的下降，电流不断上升。

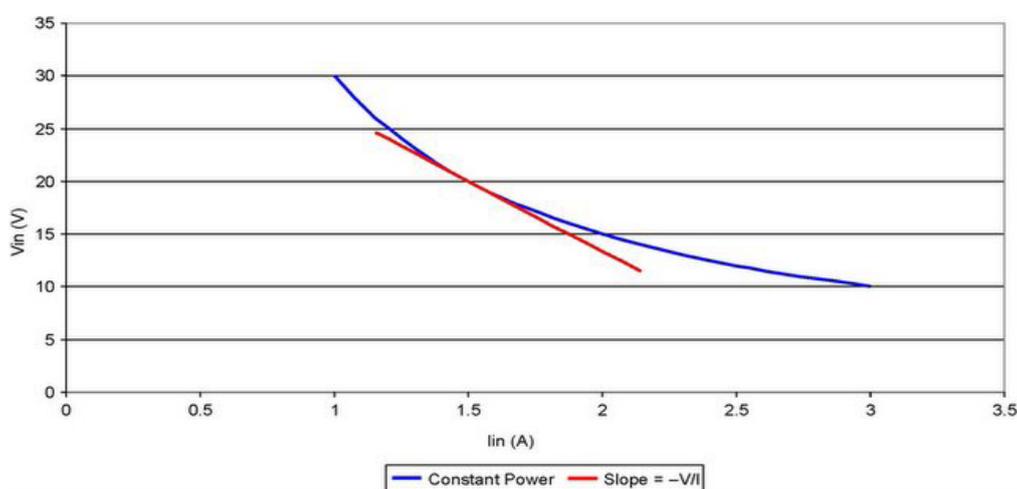


图 3.1 开关电源表现出的负阻抗

### 负输入阻抗

电压 - 电流线呈现出一定的斜率，其从本质上定义了电源的动态阻抗。这根线的斜率等于负输入电压除以输入电流。也就是说，由  $P_{in}=V \cdot I$ ，可以得出  $V=P_{in}/I$ ；并由此可得  $dV/dI = -P_{in}/I^2$  或  $dV/dI \approx -V/I$ 。

该近似值有些过于简单，因为控制环路影响了输入阻抗的频率响应。但是很多时候，当涉及电流模式控制时这种简单近似值就已足够了。

### 为什么需要输入滤波器

开关调节器输入电流为非连续电流，并且在输入电流得不到滤波的情况下其会中断系统的运行。大多数电源系统都集成了一个如图 3.2 所示类型的滤波器。电容为功率级的开关电流提供了一个低阻抗，而电感则为电容上的纹波电压提供了一个高阻抗。该滤波器的高阻抗使流入源极的开关电流最小化。在低频率时，该滤波器的源极阻抗等于电感阻抗。在您升高

频率的同时，电感阻抗也随之增加。在极高频率时，输出电容分流阻抗。在中间频率时，电感和电容实质上就形成了一种并联谐振电路，从而使电源阻抗变高，呈现出较高的电阻。

大多数情况下，峰值电源阻抗可以通过首先确定滤波器 ( $Z_o$ ) 的特性阻抗来估算得出，而滤波器特性阻抗等于电感除以电容所得值的平方根。这就是谐振下电感或者电容的阻抗。接下来，对电容的等效串联电阻 (ESR) 和电感的电阻求和。这样便得到电路的 Q 值。峰值电源阻抗大约等于  $Z_o$  乘以电路的 Q 值。

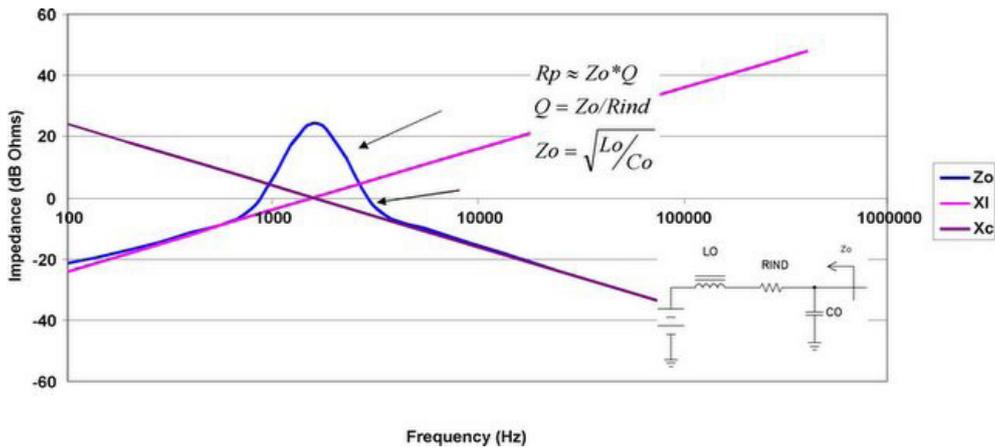


图 3.2 谐振时滤波器的高阻抗和高阻性

振荡

但是，开关的谐振滤波器与电源负阻抗耦合后会出现问题。图 3.3 显示的是在一个电压驱动串联电路中值相等、极性相反的两个电阻。这种情况下，输出电压趋向于无穷大。当您获得由谐振输入滤波器等效电阻所提供电源的负电阻时，您也就会面临一个类似的电源系统情况；这时，电路往往就会出现振荡。

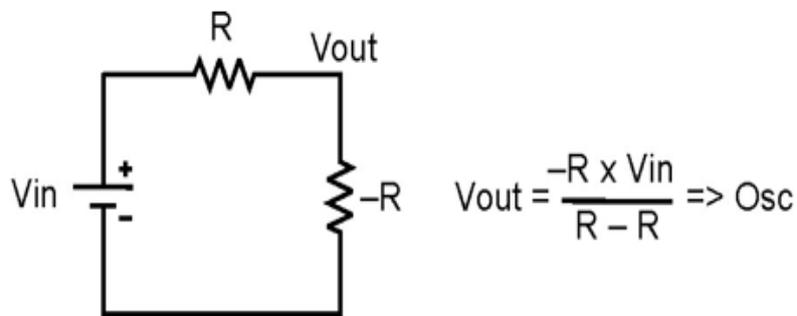


图 3.3 与其负阻抗耦合的开关谐振滤波器可引起不必要的振荡

设计稳定电源系统的秘诀是保证系统电源阻抗始终大大小于电源的输入阻抗。我们需要在最小输入电压和最大负载（即最低输入阻抗）状态下达到这一目标。

## 秘笈四 阻尼输入滤波系列第二部分

### 控制源极阻抗

在“电源设计秘笈3”中，我们讨论了输入滤波器的源极阻抗如何变得具有电阻性，以及其如何同开关调节器的负输入阻抗相互作用。在极端情况下，这些阻抗振幅可以相等，但是其符号相反从而构成了一个振荡器。业界通用的标准是输入滤波器的源极阻抗应至少比开关调节器的输入阻抗低 6dB，作为最小化振荡概率的安全裕度。

输入滤波器设计通常以根据纹波电流额定值或保持要求选择输入电容（图 4.1 所示  $C_0$ ）开始的。第二步通常包括根据系统的 EMI 要求选择电感（ $L_0$ ）。正如我们上个月讨论的那样，在谐振附近，这两个组件的源极阻抗会非常高，从而导致系统不稳定。图 1 描述了一种控制这种阻抗的方法，其将串联电阻（ $R_D$ ）和电容（ $C_D$ ）与输入滤波器并联放置。利用一个跨接  $C_0$  的电阻，可以阻尼滤波器。但是，在大多数情况下，这样做会导致功率损耗过高。另一种方法是在滤波器电感的两端添加一个串联连接的电感和电阻。

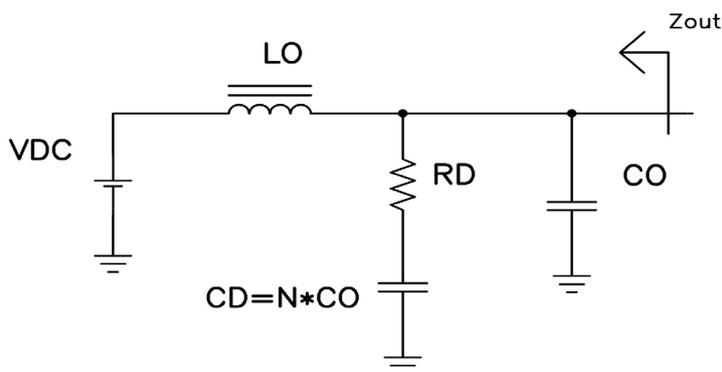


图 4.1  $C_D$  和  $R_D$  阻尼输出滤波器源极阻抗

### 选择阻尼电阻

有趣的是，一旦选择了四个其他电路组件，那么就会有一个阻尼电阻的最佳选择。图 4.2 显示的是不同阻尼电阻情况下这类滤波器的输出阻抗。红色曲线表示过大的阻尼电阻。请思考一下极端的情况，如果阻尼电阻器开启，那么峰值可能会非常的高，且仅由  $C_0$  和  $L_0$  来设定。蓝色曲线表示阻尼电阻过低。如果电阻被短路，则谐振可由两个电容和电感的并联组合共同设置。绿色曲线代表最佳阻尼值。利用一些包含闭型解的计算方法（见参考文献 1）就可以很轻松地得到该值。

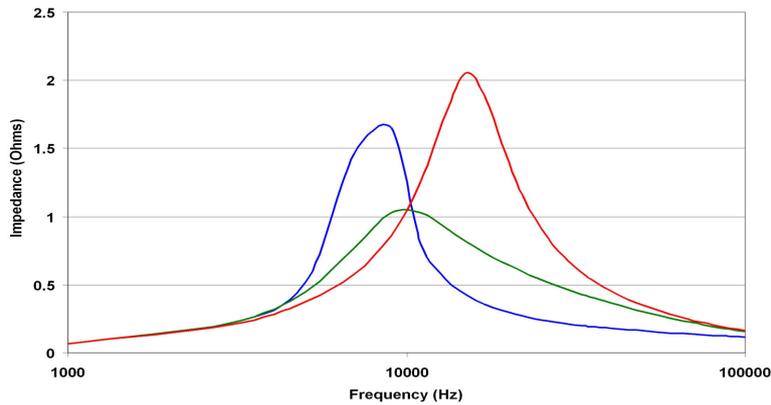


图 4.2 在给定 CD-CO 比的情况下，有一个最佳阻尼电阻

### 选择组件

在选择阻尼组件时，图 4.3 非常有用。该图是通过使用 RD Middlebrook 建立的闭型解得到的。横坐标为阻尼滤波器输出阻抗与未阻尼滤波器典型阻抗 ( $Z_0 = (L_0/C_0)^{1/2}$ ) 的比。纵坐标值有两个：阻尼电容与滤波器电容 (N) 的比；以及阻尼电阻同该典型阻抗的比。利用该图，首先根据电路要求来选择  $L_0$  和  $C_0$ ，从而得到  $Z_0$ 。随后，将最小电源输入阻抗除以二，得到您的最大输入滤波器源极阻抗 (6dB)。

最小电源输入阻抗等于  $V_{inmin}^2/P_{max}$ 。只需读取阻尼电容与滤波器电容的比以及阻尼电阻与典型阻抗的比，您便可以计算得到一个横坐标值。例如，一个具有  $10\mu H$  电感和  $10\mu F$  电容的滤波器具有  $Z_0 = (10\mu H/10\mu F)^{1/2} = 10\Omega$  的典型阻抗。如果它正对一个  $12V$  最小输入的  $12W$  电源进行滤波，那么该电源输入阻抗将为  $Z = V^2/P = 12^2/12 = 12\Omega$ 。这样，最大源极阻抗应等于该值的二分之一，也即  $6\Omega$ 。现在，在  $6/10 = 0.6$  的 X 轴上输入该图，那么， $CD/C_0 = 0.1$ ，即  $1\mu F$ ，同时  $RD/Z_0 = 3$ ，也即  $30\Omega$ 。

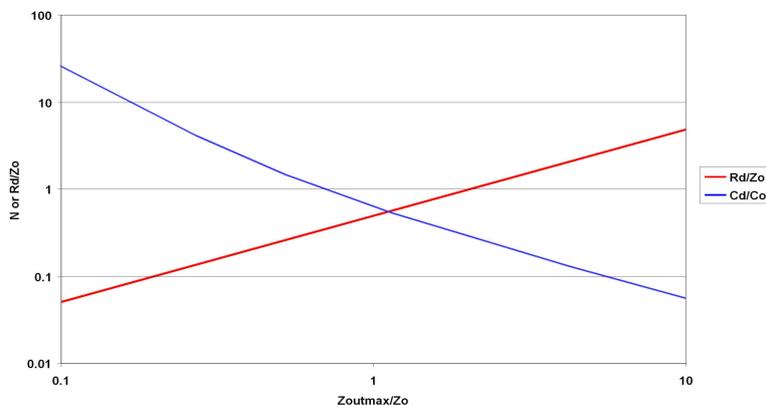


图 4.3 选取  $L_0$  和  $C_0$  后，便可从最大允许源极阻抗范围内选择  $CD$  和  $RD$

### 参考文献

- 1、《防止开关模式调节器中输入滤波器发生振荡的设计技巧》，作者：R. D. Middlebrook, Proceedings Powercon 5, 1978 年。

## 秘笈五 降压—升压电源设计中降压控制器的使用

电子电路通常都工作在正稳压输出电压下，而这些电压一般都是由降压稳压器来提供的。如果同时还需要负输出电压，那么在降压—升压拓扑中就可以配置相同的降压控制器。负输出电压降压—升压有时称之为负反向，其工作占空比为 50%，可提供相当于输入电压但极性相反的输出电压。其可以随着输入电压的波动调节占空比，以“降压”或“升压”输出电压来维持稳压。

图 5.1 显示了一款精简型降压—升压电路，以及电感上出现的开关电压。这样一来该电路与标准降压转换器的相似性就会顿时明朗起来。实际上，除了输出电压和接地相反以外，它和降压转换器完全一样。这种布局也可用于同步降压转换器。这就是与降压或同步降压转换器端相类似的地方，因为该电路的运行与降压转换器不同。

FET 开关时出现在电感上的电压不同于降压转换器的电压。正如在降压转换器中一样，平衡伏特—微秒 ( $V-\mu s$ ) 乘积以防止电感饱和是非常必要的。当 FET 为开启时（如图 1 所示的  $t_{on}$  间隔），全部输入电压被施加至电感。这种电感“点”侧上的正电压会引起电流斜坡上升，这就带来电感的开启时间  $V-\mu s$  乘积。FET 关闭 ( $t_{off}$ ) 期间，电感的电压极性必须倒转以维持电流，从而拉动点侧为负极。电感电流斜坡下降，并流经负载和输出电容，再经二极管返回。电感关闭时  $V-\mu s$  乘积必须等于开启时  $V-\mu s$  乘积。由于  $V_{in}$  和  $V_{out}$  不变，因此很容易便可得出占空比 ( $D$ ) 的表达式： $D=V_{out}/(V_{out} + V_{in})$ 。这种控制电路通过计算出正确的占空比来维持输出电压稳压。上述表达式和图 5.1 所示波形均假设运行在连续导电模式下。

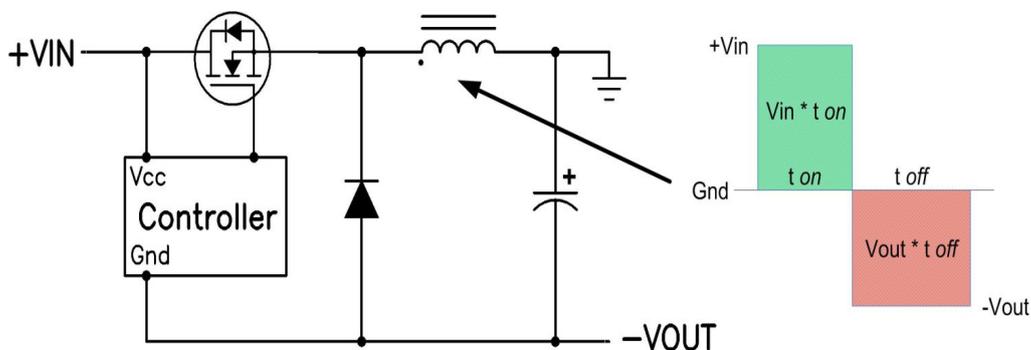


图 5.1 降压—升压电感要求平衡其伏特—微秒乘积

降压—升压电感必须工作在比输出负载电流更高的电流下。其被定义为  $I_L = I_{OUT} / (1-D)$ ，或只是输入电流与输出电流相加。对于和输入电压大小相等的负输出电压 ( $D$

=0.5) 而言, 平均电感电流为输出的 2 倍。

有趣的是, 连接输入电容返回端的方法有两种, 其会影响输出电容的 rms 电流。典型的电容布局是在 +Vin 和 Gnd 之间, 与之相反, 输入电容可以连接在 +Vin 和 “V<SUBOUT< sub>” 之间。利用这种输入电容配置可降低输出电容的 rms 电流。然而, 由于输入电容连接至 “Vout, 因此 “Vout 上便形成了一个电容性分压器。这就在控制器开始起作用以前, 在开启时间的输出上形成一个正峰值。为了最小化这种影响, 最佳的方法通常是使用一个比输出电容要小得多的输入电容, 请参见图 5.2 所示的电路。输入电容的电流在提供 dc 输出电流和吸收平均输入电流之间相互交替。rms 电流电平在最高输入电流的低输入电压时最差。因此, 选择电容器时要多加注意, 不要让其 ESR 过高。陶瓷或聚合物电容器通常是这种拓扑较为合适的选择。

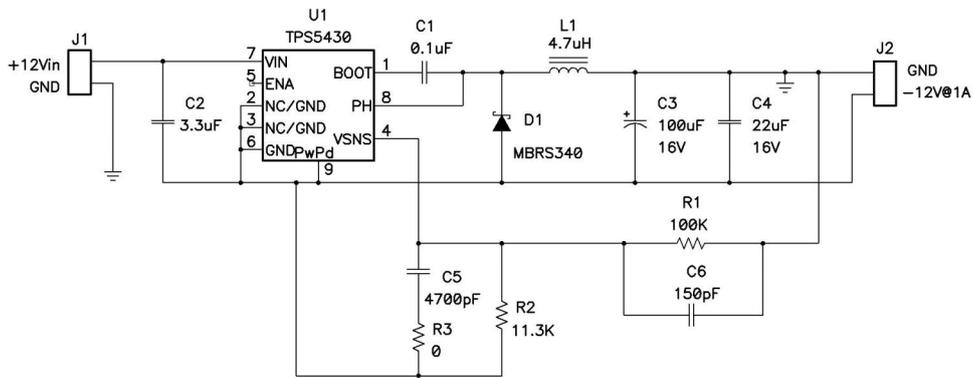


图 5.2 降压控制器在降压—升压中的双重作用

必须要选择一个能够以最小输入电压减去二极管压降上电的控制器, 而且在运行期间还必须能够承受得住 Vin 加 Vout 的电压。FET 和二极管还必须具有适用于这一电压范围的额定值。通过连接输出接地的反馈电阻器可实现对输出电压的调节, 这是由于控制器以负输出电压为参考电压。只需精心选取少量组件的值, 并稍稍改动电路, 降压控制器便可在负输出降压—升压拓扑中起到双重作用。

特别感谢 TI John Betten 对本文所做的贡献。

## 秘笈六 精确测量电源纹波

精确地测量电源纹波本身就是一门艺术。在图 6.1 所示的示例中，一名初级工程师完全错误地使用了一台示波器。他的第一个错误是使用了一支带长接地引线的示波器探针；他的第二个错误是将探针形成的环路和接地引线均置于电源变压器和开关元件附近；他的最后一个错误是允许示波器探针和输出电容之间存在多余电感。该问题在纹波波形中表现为高频拾取。在电源中，存在大量可以很轻松地与探针耦合的高速、大信号电压和电流波形，其中包括耦合自电源变压器的磁场，耦合自开关节点的电场，以及由变压器互绕电容产生的共模电流。

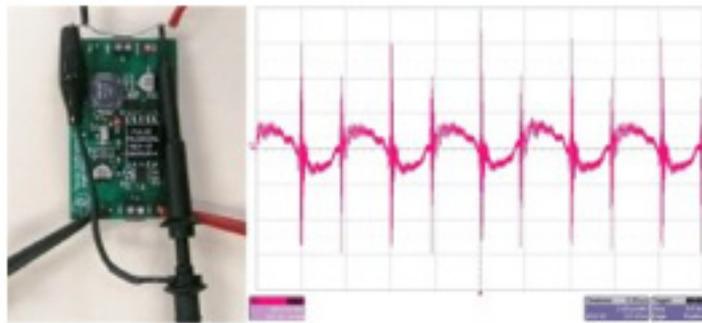


图 6.1 错误的纹波测量得到的较差的测量结果

利用正确的测量方法可以大大地改善测得纹波结果。首先，通常使用带宽限制来规定纹波，以防止拾取并非真正存在的高频噪声。我们应该为用于测量的示波器设定正确的带宽限制。其次，通过取掉探针“帽”，并构成一个拾波器（如图 6.2 所示），我们可以消除由长接地引线形成的天线。将一小段线缠绕在探针接地连接点周围，并将该接地连接至电源。这样做可以缩短暴露于电源附近高电磁辐射的端头长度，从而进一步减少拾波。

最后，在隔离电源中，会产生大量流经探针接地连接点的共模电流。这就在电源接地连接点和示波器接地连接点之间形成了压降，从而表现为纹波。要防止这一问题的出现，我们就需要特别注意电源设计的共模滤波。另外，将示波器引线缠绕在铁氧体磁心周围也有助于最小化这种电流。这样就形成了一个共模电感器，其在不影响差分电压测量的同时，还减少了共模电流引起的测量误差。图 6.2 显示了该完全相同电路的纹波电压，其使用了改进的测量方法。这样，高频峰值就被真正地消除了。

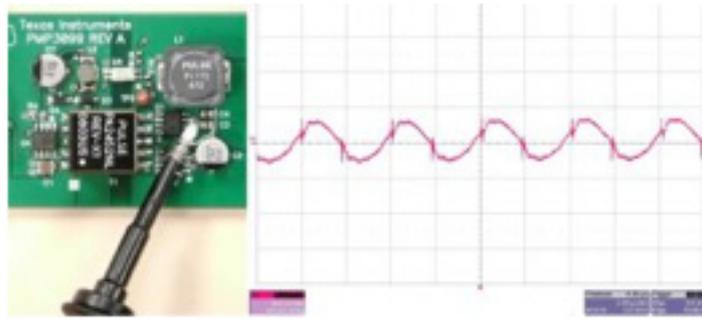


图 6.2 四个轻微的改动便极大地改善了测量结果

实际上，集成到系统中以后，电源纹波性能甚至会更好。在电源和系统其他组件之间几乎总是会存在一些电感。这种电感可能存在于布线中，抑或只有蚀刻存在于 PWB 上。另外，在芯片周围总是会存在额外的旁路电容，它们就是电源的负载。这二者共同构成一个低通滤波器，进一步降低了电源纹波和 / 或高频噪声。在极端情况下，电流短时流经  $15\text{nH}$  电感和  $10\ \mu\text{F}$  旁路电容的一英寸导体时，该滤波器的截止频率为  $400\text{kHz}$ 。这种情况下，就意味着高频噪声将会得到极大降低。许多情况下，该滤波器的截止频率会在电源纹波频率以下，从而有可能大大降低纹波。经验丰富的工程师应该能够找到在其测试过程中如何运用这种方法的途径。

感谢 TI 的 Brian King 在实验室试验方面提供的帮助。

## 秘笈七 高效驱动 LED 离线式照明

用切实可行的螺纹旋入式 LED 来替代白炽灯泡可能还需要数年的时间，而在建筑照明中 LED 的使用正在不断增长，其具有更高的可靠性和节能潜力。同大多数电子产品一样，其需要一款电源来将输入功率转换为 LED 可用的形式。在路灯应用中，一种可行的配置是创建 300V/0.35 安培负载的 80 个串联的 LED。在选择电源拓扑结构时，需要制定隔离和功率因数校正 (PFC) 相关要求。隔离需要大量的安全权衡研究，其中包括提供电击保护需求和复杂化电源设计之间的对比权衡。在这种应用中，LED 上存在高压，一般认为隔离是非必需的，而 PFC 才是必需的，因为在欧洲 25 瓦以上的照明均要求具有 PFC 功能，而这款产品正是针对欧洲市场推出的。

就这种应用而言，有三种可选电源拓扑：降压拓扑、转移模式反向拓扑和转移模式 (TM) 单端初级电感转换器 (SEPIC) 拓扑。当 LED 电压大约为 80 伏特时，降压拓扑可以非常有效地被用于满足谐波电流要求。在这种情况下，更高的负载电压将无法再继续使用降压拓扑。那么，此时较为折中的方法就是使用反向拓扑和 SEPIC 拓扑。SEPIC 具有的优点是，其可钳制功率半导体器件的开关波形，允许使用较低的电压，从而使器件更为高效。在该应用中，可以获得大约 2% 的效率提高。另外，SEPIC 中的振铃更少，从而使 EMI 滤波更容易。图 7.1 显示了这种电源的原理图。

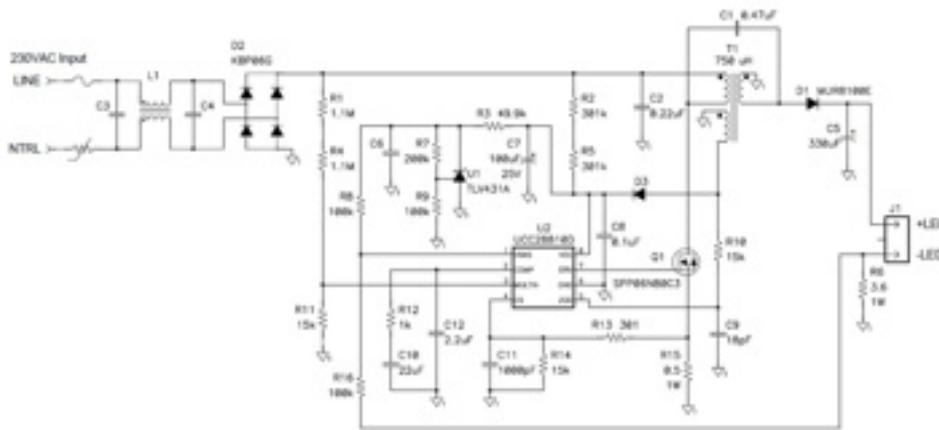


图 7.1 转移模式 SEPIC 发挥了简单 LED 驱动器的作用

该电路使用了一个升压 TM PFC 控制器来控制输入电流波形。该电路以离线为 C6 充电作为开始。一旦开始工作，控制器的电源就由一个 SEPIC 电感上的辅助绕组来提供。一个相

对较大的输出电容将 LED 纹波电流限定在 DC 电流的 20%。补充说明一下，TM SEPIC 中的 AC 电通量和电流非常高，需要漆包绞线和低损耗内层芯板来降低电感损耗。

图 7.2 和图 7.3 显示了与图 7.1 中原理图相匹配的原型电路的实验结果。与欧洲线路范围相比，其效率非常之高，最高可达 92%。这一高效率是通过限制功率器件上的振铃实现的。另外，正如我们从电流波形中看到的一样，在 96% 效率以上时功率因数非常好。有趣的是，该波形并非纯粹的正弦曲线，而是在上升沿和下降沿呈现出一些斜度，这是电路没有测量输入电流而只对开关电流进行测量的缘故。但是，该波形还是足以通过欧洲谐波电流要求的。

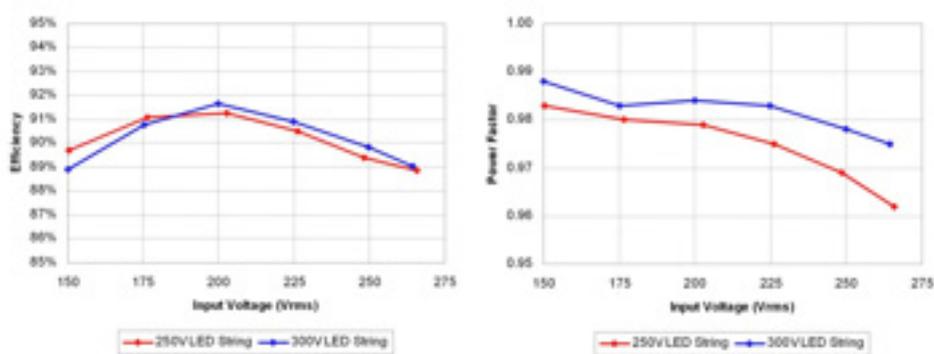


图 7.2 TM SEPIC 具有良好的效率和高 PFC 效率

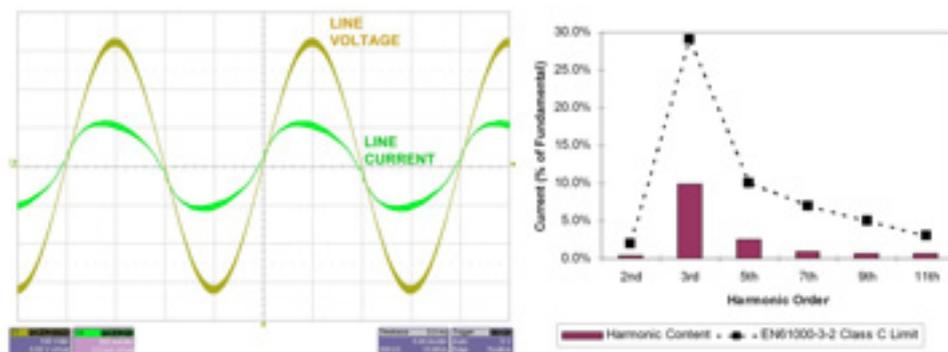


图 7.3 线路电流轻松地通过 EN61000-3-2 Class C 标准

感谢 TI 的 Brian King 在实验室试验方面提供的帮助。

## 秘笈八 通过改变电源频率来降低 EMI 性能

在测定 EMI 性能时，您是否发现无论您采用何种方法滤波都依然会出现超出规范几 dB 的问题呢？有一种方法或许可以帮助您达到 EMI 性能要求，或简化您的滤波器设计。这种方法涉及了对电源开关频率的调制，以引入边带能量，并改变窄带噪声到宽带的发射特征，从而有效地衰减谐波峰值。需要注意的是，总体 EMI 性能并没有降低，只是被重新分布了。

利用正弦调制，可控变量的两个变量为调制频率 ( $f_m$ ) 以及您改变电源开关频率 ( $\Delta f$ ) 的幅度。调制指数 ( $B$ ) 为这两个变量的比：

$$B = \Delta f / f_m$$

图 8.1 显示了通过正弦波改变调制指数产生的影响。当  $B=0$  时，没有出现频移，只有一条谱线。当  $B=1$  时，频率特征开始延伸，且中心频率分量下降了 20%。当  $B=2$  时，该特征将进一步延伸，且最大频率分量为初始状态的 60%。频率调制理论可以用于量化该频谱中能量的大小。Carson 法则表明大部分能量都将被包含在  $2 * (\Delta f + f_m)$  带宽中。

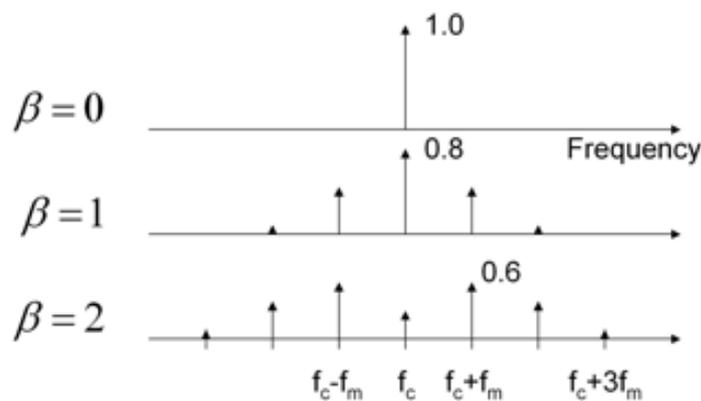


图 8.1 调制电源开关频率延伸了 EMI 特征

图 8.2 显示了更大的调制指数，并表明降低 12dB 以上的峰值 EMI 性能是有可能的。

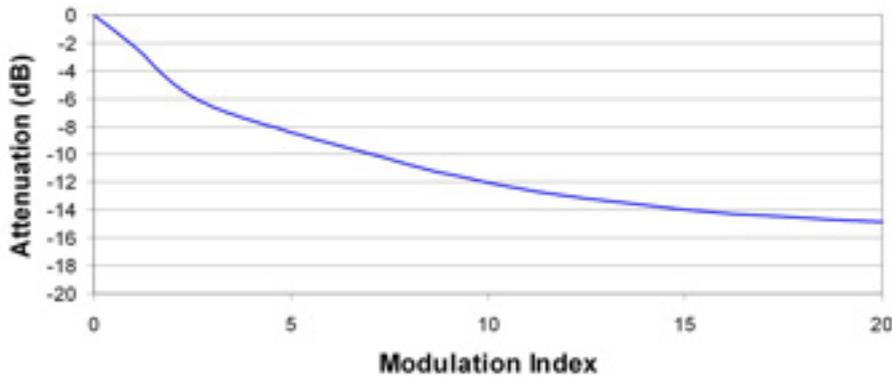


图 8.2 更大的调制指数可以进一步降低峰值 EMI 性能

选取调制频率和频移是两个很重要的方面。首先，调制频率应该高于 EMI 接收机带宽，这样接收机才不会同时对两个边带进行测量。但是，如果您选取的频率太高，那么电源控制环路可能无法完全控制这种变化，从而带来相同速率下的输出电压变化。另外，这种调制还会引起电源中出现可闻噪声。因此，我们选取的调制频率一般不能高出接收机带宽太多，但要大于可闻噪声范围。很显然，从图 8.2 我们可以看出，较大地改变工作频率更为可取。然而，这样会影响到电源设计，意识到这一点非常重要。也就是说，为最低工作频率选择磁性元件。此外，输出电容还需要处理更低频率运行带来的更大的纹波电流。

图 8.3 对有频率调制和无频率调制的 EMI 性能测量值进行了对比。此时的调制指数为 4，正如我们预料的那样，基频下 EMI 性能大约降低了 8dB。其他方面也很重要。谐波被抹入 (smear into) 同其编号相对应的频带中，即第三谐波延展至基频的三倍。这种情况会在一些较高频率下重复，从而使噪声底限大大高于固定频率的情况。因此，这种方法可能并不适用于低噪声系统。但是，通过增加设计裕度和最小化 EMI 滤波器成本，许多系统都已受益于这种方法。

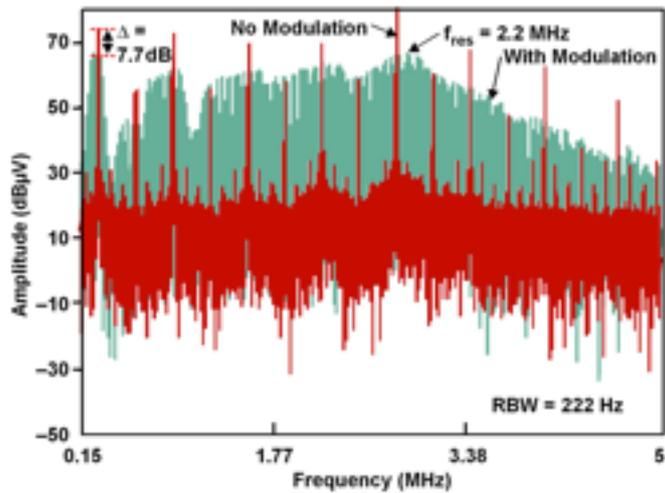


图 8.3 改变电源频率降低了基频但提高了噪声底限

感谢 TI 的 John Rice 和 Mike Segal 在这方面所做的工作。

参考文献：

- 1、《通过开关频率调制来降低电源 EMI 干扰》，作者：Feng 和 Chen，摘自《IEEE 电力电子学会刊》，1994 年版。
- 2、EMI 滤波器设计，SEM1500，标题 1

## 秘笈九 估算表面贴装半导体的温升

过去估算半导体温升十分简单。您只需计算出组件的功耗，然后采用冷却电路电模拟即可确定所需散热片的类型。现在出于对尺寸和成本因素的考虑，人们渴望能够去除散热片，这就使得这一问题复杂化了。贴装在散热增强型封装中的半导体要求电路板能够起到散热片的作用，并提供所有必需的冷却功能。如图 9.1 所示，热量经过一块金属贴装片和封装流入印刷线路板（PWB）。然后，热量由侧面流经 PWB 线迹，并通过自然对流经电路板表面扩散到周围的环境中。影响裸片温升的重要因素是 PWB 中的铜含量以及用于对流导热的表面面积。

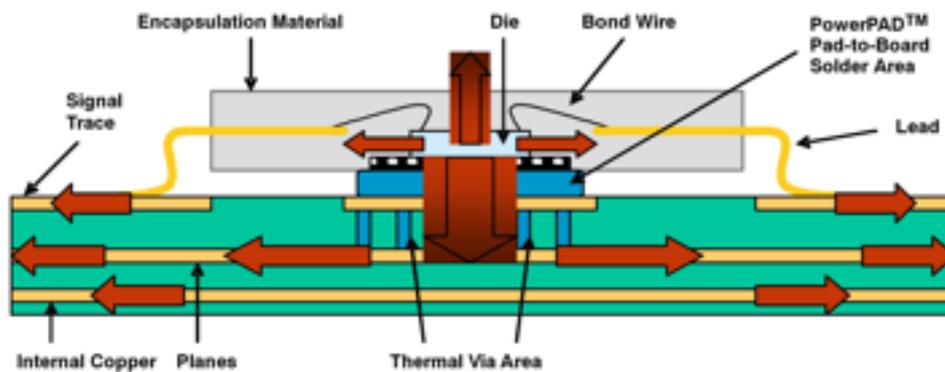


图 9.1 热量由侧面流经 PWB 线迹，然后从 PWB 表面扩散至周围环境

半导体产品说明书通常会列出某种 PWB 结构下结点至周围环境的热阻。这就是说，设计人员只需将这种热阻乘以功耗，便可计算出温升情况。但是，如果设计并没有具体的结构，或者如果需要进一步降低热阻，那么就会出现许多问题。

图 9.2 所示为热流问题的简化电模拟，我们可据此深入分析。IC 电源由电流源表示，而热阻则由电阻表示。在各电压下对该电路求解，其提供了对温度的模拟。从结点至贴装面存在热阻，同时遍布于电路板的横向电阻和电路板表面至周围环境的电阻共同形成一个梯形网络。这种模型假设 1) 电路板为垂直安装，2) 无强制对流或辐射制冷，所有热流均出现在电路板的铜中，3) 在电路板两侧几乎没有温差。

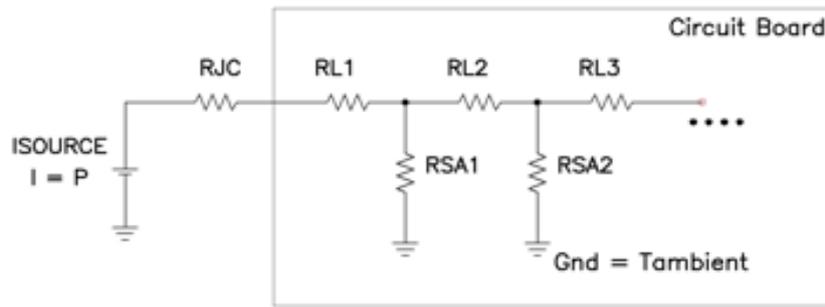


图 9.2 热流电气等效简化了温升估算

图 9.3 所示为增加 PWB 中的铜含量对提高热阻的影响。将 1.4 mils 铜（双面，半盎司）增加到 8.4 mils（4 层，1.5 盎司），就有可能将热阻提高 3 倍。图中两条曲线：一条表示热流进入电路板、直径为 0.2 英寸的小尺寸封装；另一条表示热流进入电路板、直径为 0.4 英寸的大尺寸封装。这两条曲线均适用于 9 平方英寸的 PWB。这两条曲线均同标称数据紧密相关，同时都有助于估算改变产品说明书电路板结构所产生的影响。但是使用这一数据时需要多加谨慎，其假设 9 平方英寸 PWB 内没有其他功耗，而实际上并非如此。

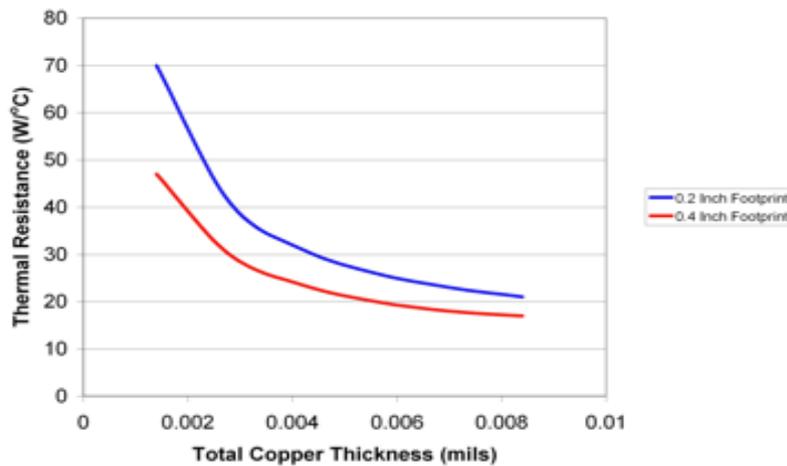


图 9.3 热流电气等效简化了温升估算

参考文献

《电源布局考虑因素》，作者：R. Kollman, TI Unitrode 电源设计研讨会手册 SEM1600，标题 4，2004 年 5 月：<http://focus.ti.com/docs/training/catalog/events/event.jhtml?sku=SEM405006>

《PowerPAD 散热增强型封装 (SLMA002D)》，作者：Steven Kummerl, 德州仪器，2008 年 10 月：<http://focus.ti.com/general/docs/techdocsabstract.tsp?abstractName=slma002d>

## 秘笈十 轻松估计负载瞬态响应

本篇电源设计小贴士介绍了一种通过了解控制带宽和输出滤波器电容特性估算电源瞬态响应的简单方法。该方法充分利用了这样一个事实，即所有电路的闭环输出阻抗均为开环输出阻抗除以 1 加环路增益，或简单表述为：

$$Z_{out\_Closed\_Loop} = Z_{out\_Open\_Loop} / (1 + Loop\_Gain)$$

图 10.1 以图形方式说明了上述关系，两种阻抗均以 dB-Ω 或  $20 * \log [Z]$  为单位。在开环曲线上的低频率区域内，输出阻抗取决于输出电感阻抗和电感。当输出电容和电感发生谐振时，形成峰值。高频阻抗取决于电容输出滤波器特性、等效串联电阻（ESR）以及等效串联电感（ESL）。将开环阻抗除以 1 加环路增益即可计算得出闭环输出阻抗。

由于该图形以对数表示，即简单的减法，因此在增益较高的低频率区域阻抗会大大降低；在增益较少的高频率区域闭环和开环阻抗基本上是一样的。在此需要说明如下要点：1) 峰值环路阻抗出现在电源交叉频率附近，或出现在环路增益等于 1（或 0dB）的地方；以及 2) 在大部分时间里，电源控制带宽都将会高于滤波器谐振，因此峰值闭环阻抗将取决于交叉频率时的输出电容阻抗。

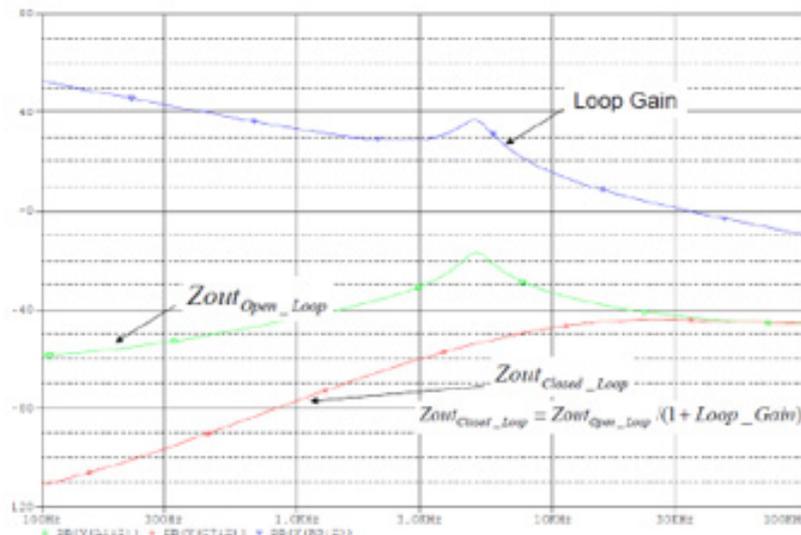


图 10.1 闭环输出阻抗峰值 Zout 出现在控制环路交叉频率处

一旦知道了峰值输出阻抗，就可通过负载变动幅度与峰值闭环阻抗的乘积来轻松估算瞬态响应。有几点注意事项需要说明一下，由于低相位裕度会引起峰化，因此实际的峰值可能会更高些。然而，就快速估计而言，这种影响可以忽略不计 [1]。

第二个需要注意的事项与负载变化幅度上升有关。如果负载变化幅度变化缓慢 ( $dI/dt$

较低)，则响应取决于与上升时间有关的低频率区域闭环输出阻抗；如果负载变化幅度变化极为快速，则输出阻抗将取决于输出滤波器 ESL。如果确实如此，则可能需要更多的高频旁通。最后，就极高性能的系统而言，电源的功率级可能会限制响应时间，即电感器中的电流可能不能像控制环路期望的那样快速响应，这是因为电感和施加的电压会限制电流转换速率。

下面是一个如何使用上述关系的示例。问题是根据 200kHz 开关电源 10amp 变化幅度允许范围内的 50mV 输出变化挑选一个输出电容。所允许的峰值输出阻抗为： $Z_{out}=50\text{mV}/10\text{amps}$  或 5 毫欧。这就是最大允许输出电容 ESR。接下来就是建立所需的电容。幸运的是，ESR 和电容均为正交型，可单独处理。一个高（Aggressive）电源控制环路带宽可以是开关频率的 1/6 或 30 kHz。于是在 30 kHz 时输出滤波电容就需要一个不到 5 毫欧的电抗，或高于 1000uF 的电容。图 10.2 显示了在 5 毫欧 ESR、1000uF 电容以及 30kHz 电压模式控制条件时这一问题的负载瞬态仿真。就校验这一方法是否有效的 10amp 负载变动幅度而言，输出电压变化大约为 52mV。

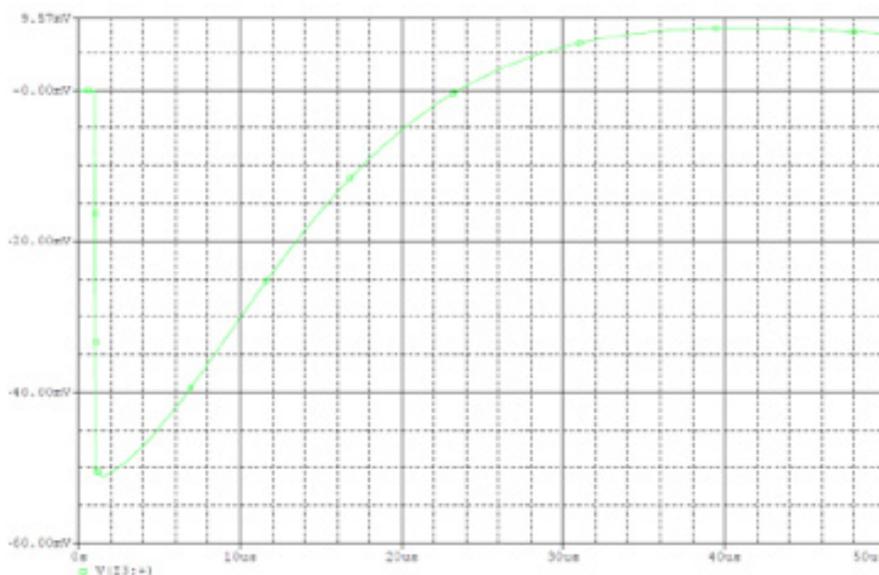


图 10.2 仿真校验估计负载瞬态性能

#### 参考文献

1) 《轻松计算得出负载瞬态响应》，作者：J. Betten 和 R. Kollman，摘自《电力电子技术 (Power Electronics Technology)》杂志，2005 年 2 月，网址：[http://powerelectronics.com/mag/power\\_easy\\_calculation\\_yields/](http://powerelectronics.com/mag/power_easy_calculation_yields/)。

2) 《高级电子电路设计》，作者：Comer, David J.，出版商：Addison-Wesley Pub. Co., c1976, Chap. 6。

## 秘笈十一 解决电源电路损耗问题

您是否曾详细计算过设计中的预计组件损耗，结果却发现与实验室测量结果有较大出入呢？本电源设计小贴士介绍了一种简便方法，以帮助您消除计算结果与实际测量结果之间的差异。该方法基于泰勒级数展开式，其中规定（在赋予一定自由条件下）任何函数都可分解成一个多项式，如下所示：

$$f(x) = a_0 + a_1x + a_2x^2 + a_3x^3 + \dots$$

如果意识到电源损耗与输出电流相关（可用输出电流替换  $X$ ），那么系数项就能很好地与不同来源的电源功率损耗联系起来。例如， $a_0$  代表诸如栅极驱动、偏压电源和磁芯的固定开销损耗以及功率晶体管  $C_{oss}$  充电与放电之类的损耗。这些损耗与输出电流无关。第二项相关联的损耗  $a_1$  直接与输出电流相关，其典型表现为输出二极管损耗和开关损耗。在输出二极管中，大多数损耗是由于结电压引起的，因此损耗会随着输出电流成比例地增加。

类似地，开关损耗可通过输出电流关联项与某些固定电压的乘积近似得出。第三项很容易被识别为传导损耗。其典型表现为 FET 电阻、磁性布线电阻和互联电阻中的损耗。高阶项可能在计算非线性损耗（如磁芯损耗）时有用。只有在考虑前三项情况下才能得出有用结果。

计算三项系数的一种方法是测量三个工作点的损耗并成矩阵求解结果。如果损耗测量结果其中一项是在无负载的工况下得到（即所有损耗均等于第一项系数  $a_0$ ），那么就能简化该解决方法。随后问题简化至容易求解的两个方程式和两个未知数。一旦计算出系数，即可构建出类似于图 11.1、显示三种损耗类型的损耗曲线。该曲线在消除测量结果和计算结果之间的偏差时大有用处，并且有助于确定能够提高效率的潜在区域。例如，在满负载工况下，图 1 中的损耗主要为传导损耗。为了提高效率，就需要降低 FET 电阻、电感电阻和互联电阻。

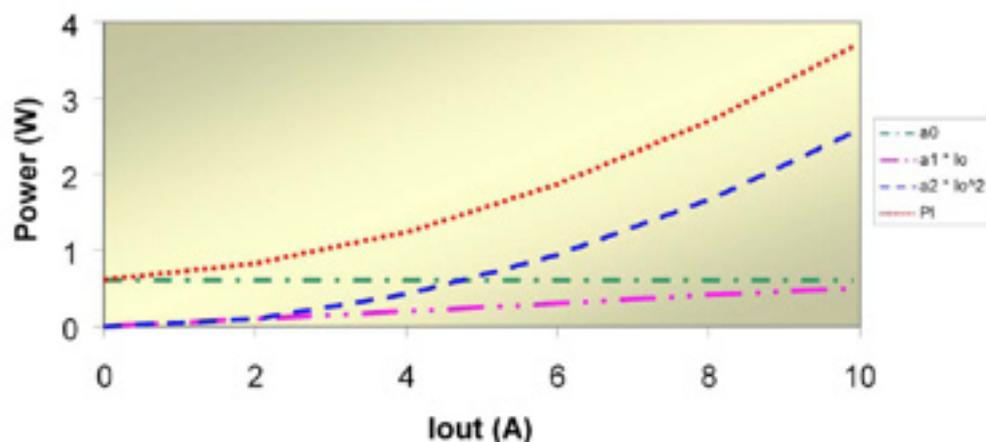


图 11.1: 功率损耗组件与二次项系数相匹配

实际损耗与三项式之间的相关性非常好。图 11.2 对同步降压稳压器的测量数据与曲线拟合数据进行了对比。我们知道，在基于求解三个联立方程组的曲线上将存在三个重合点。对于曲线的剩余部分，两个曲线之间的差异小于 2%。由于工作模式（如连续或非连续）不同、脉冲跳频或变频运行等原因，其他类型的电源可能很难以如此匹配。这种方法并非绝对可靠，但是有助于电源设计人员理解实际电路损耗情况。

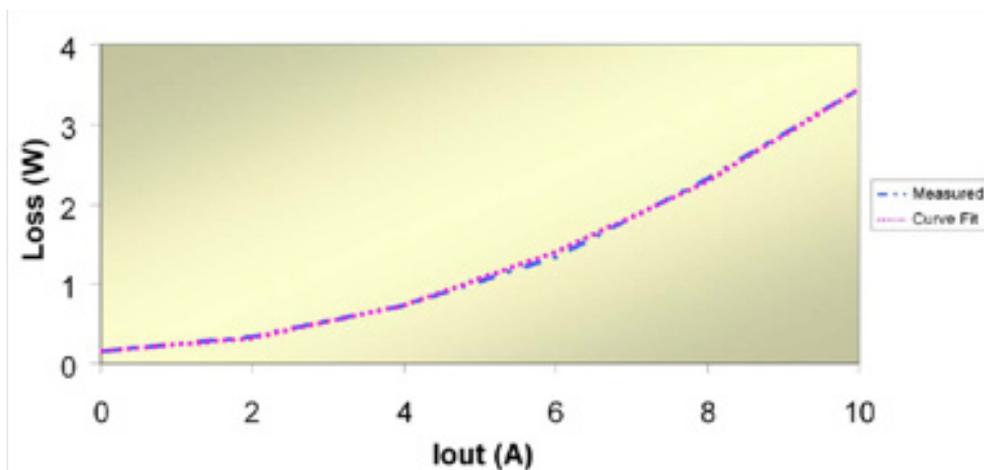


图 11.2 前三个损耗项提供了与测量值良好的相关性

#### 参考文献

如欲查阅 Robert Kollman 以前撰写的电源设计秘笈文章，请登录：<http://www.techonlineindia.com/power/216500143>。

## 秘笈十二 电源效率最大化

在《电源设计秘笈 11》中，我们讨论了如何利用泰勒级数 (Taylor series) 查找电源中的损耗源。在本篇电源设计秘笈中，我们将讨论如何使用相同的级数最大化特定负载电流的电源效率。在《电源设计秘笈 11》中，我们建议使用如下输出电流函数来计算电源损耗：

$$P_{\text{loss}}(i_o) = a_0 + a_1 i_o + a_2 i_o^2$$

下一步是利用上述简单表达式，并将其放入效率方程式中：

$$\eta(i_o) = v_o i_o / (v_o i_o + a_0 + a_1 i_o + a_2 i_o^2)$$

这样，输出电流的效率就得到了优化（具体论证工作留给学生去完成）。这种优化可产生一个有趣的结果。

当输出电流等于如下表达式时，效率将会最大化。

$$i_{\text{opt}} = \sqrt{\frac{a_0}{a_2}}$$

需要注意的第一件事是， $a_1$  项对效率达到最大时的电流不产生影响。这是由于它与损耗相关，而上述损耗又与诸如二极管结点的输出电流成比例关系。因此，当输出电流增加时，上述损耗和输出功率也会随之增加，并且对效率没有影响。需要注意的第二件事是，最佳效率出现在固定损耗和传导损耗相等的某个点上。这就是说，只要控制设置  $a_0$  和  $a_2$  值的组件，便能够获得最佳效率。还是要努力减小  $a_1$  的值，并提高效率。控制该项所得结果对所有负载电流而言均相同，因此如其他项一样没有出现最佳效率。 $a_1$  项的目标是在控制成本的同时达到最小化。

表 1 概括总结了各种电源损耗项及其相关损耗系数，该表提供了一些最佳化电源效率方面的折中方法。例如，功率 MOSFET 导通电阻的选择会影响其栅极驱动要求及  $C_{\text{oss}}$  损耗和潜在的缓冲器损耗。低导通电阻意味着，栅极驱动、 $C_{\text{oss}}$  和缓冲器损耗逆向增加。因此，您可通过选择 MOSFET 来控制  $a_0$  和  $a_2$ 。

表 1 损耗系数及相应的电源损耗

损耗系数	举例
$a_0$	偏压损耗 内核损耗 栅极驱动损耗 $C_{oss}$ 损耗 缓冲器损耗
$a_1$	二极管结点损耗 反向恢复损耗 开关损耗 SR 停滞时间损耗
$a_2$	FFT 电阻损耗 漏电感损耗 电容器纹波 I 损耗 绕组损耗 蚀刻损耗 电流感应损耗

代数式下一位将最佳电流代回到效率方程式中，解得最大效率为：

$$\eta_{max} = v_o / (v_o + a_1 + 2\sqrt{a_0 a_2})$$

需要最小化该表达式中的最后两项，以最佳化效率。 $a_1$  项很简单，只需对其最小化即可。末尾项能够实现部分优化。如果假设 MOSFET 的  $C_{oss}$  和栅极驱动功率与其面积相关，同时其导通电阻与面积成反比，则可以为它选择最佳面积（和电阻）。图 12.1 显示了裸片面积的优化结果。裸片面积较小时，MOSFET 的导通电阻变为效率限制器。随着裸片面积增加，驱动和  $C_{oss}$  损耗也随之增加，

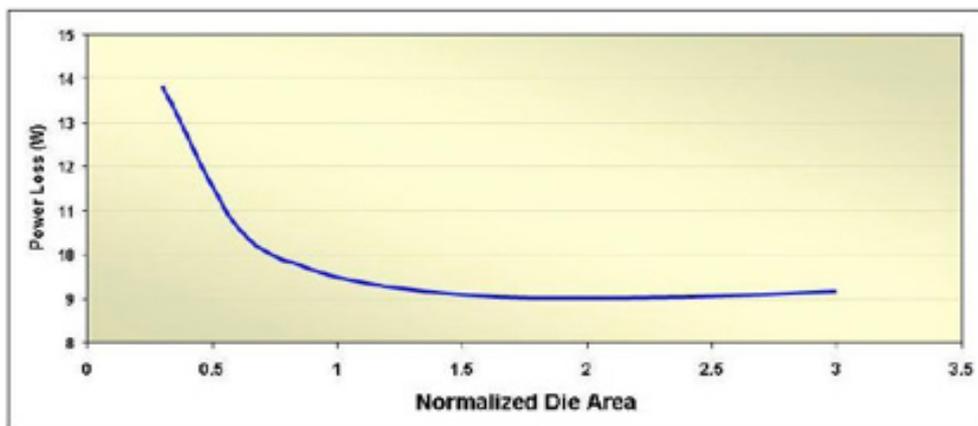


图 12.1 调节 MOSFET 裸片面积来最小化满负载功率损耗

图 12.2 是围绕图 12.1 最佳点的三种可能设计效率图。图中分别显示了三种设计的正常裸片面积。轻负载情况下，较大面积裸片的效率会受不断增加的驱动损耗影响，而在重负载条件下小尺寸器件因高传导损耗而变得不堪重负。这些曲线代表裸片面积和成本的三比一变化，注意这一点非常重要。正常芯片面积设计的效率只比满功率大面积设计的效率稍低一点，而在轻载条件下（设计常常运行在这种负载条件下）则更高。

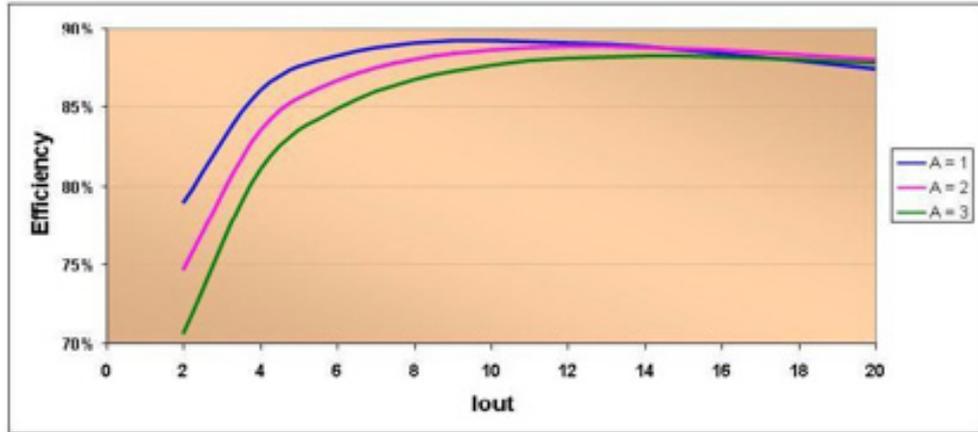


图 12.2 效率峰值出现在满额定电流之前

如欲了解这方面及其他电源解决方案的更多详情，敬请访问：[www.ti.com/power-ca](http://www.ti.com/power-ca)。