

### 概述

PRT750X是一款高性能同步整流器，集成了超低功耗的同步整流控制器和45V的超低Rds(on)的MOS。主要应用于反激式电源替代次级整流肖特基二极管，降低导通压降以提高电流能力，提高转换效率并降低芯片温度。

PRT750X支持工作于DCM、QR模式的反激式电源，主要应用于5V输出的电源系统。当芯片检测到有电流流过MOS的寄生二极管时，控制功率MOS开启；当检测到流过MOS的电流接近于零时，控制功率MOS关闭。

PRT750X提供全面的保护功能，包括预防震铃误开关保护、欠压保护、过温保护等功能；PRT750X采用自供电技术，当系统输出低至2V时，芯片也可正常工作。

PRT750X 提供 SOP-8 封装。

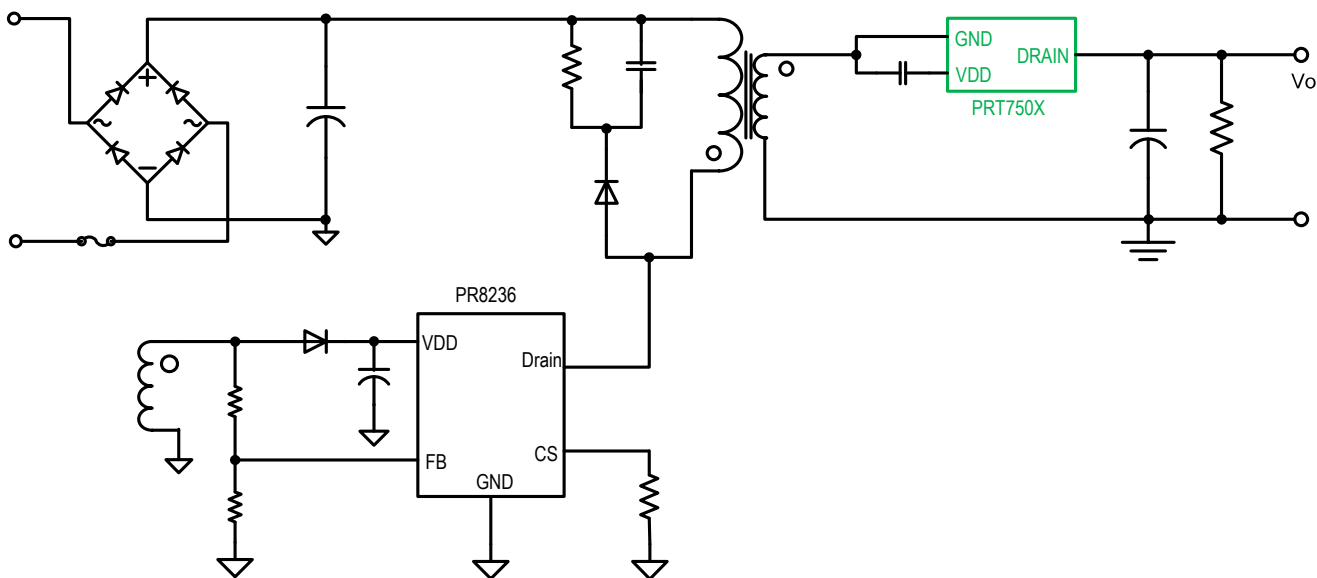
### 特征

- 主要应用于5V输出
- 内置45V，超低Rds(on)功率MOS
- 支持DCM、QR工作模式
- 支持高边和低边应用
- 支持高达200KHz的工作频率
- 支持CC/CV模式
- 全面的保护功能
- SOP-8无铅封装

### 应用

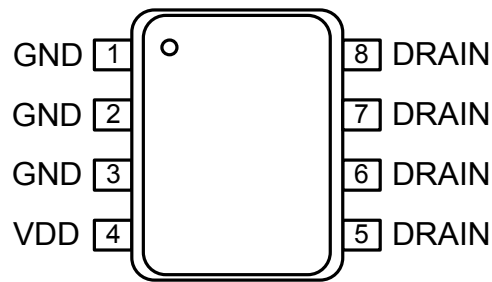
- 5V 输出的充电器/适配器

### 典型应用原理图



西安民展微电子---提供样品，技术支持 13418601901 QQ409545144

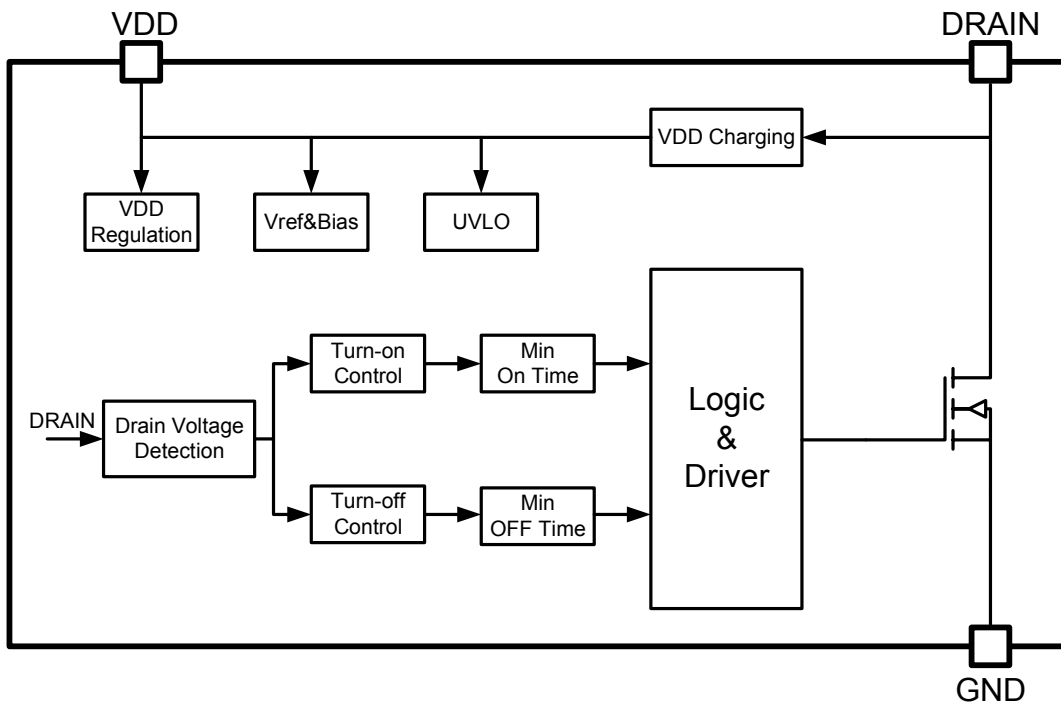
管脚定义 ( SOP-8L )



管脚功能描述：

管脚编号	管脚名称	描述
1/2/3	GND	功率MOS源极和控制器地
4	VDD	芯片供电端
5/ 6/7/8	DRAIN	功率MOS漏极和芯片电压检测脚

内部结构框图



绝对最大额定值

符号	参数	范围	单位
VDRAIN	DRAIN端电压	-0.6~BVdss	V
VDD	VDD端电压	-0.6~6.5	V
$\theta_{JA}$	结到空气热阻	135	°C/W
$\theta_{J-MOS}$	结到DRAIN脚 (Pin5/6/7/8) 热阻	40	°C/W
$T_L$	引脚温度 (波峰焊或IR, 10秒)	260	°C
$T_J$	结温	-20~150	°C
$T_{STG}$	存储温度	-55~150	°C
ESD	静电放电能力 (人体放电模型, JEDEC:JESD22-A114)	4.0	kV

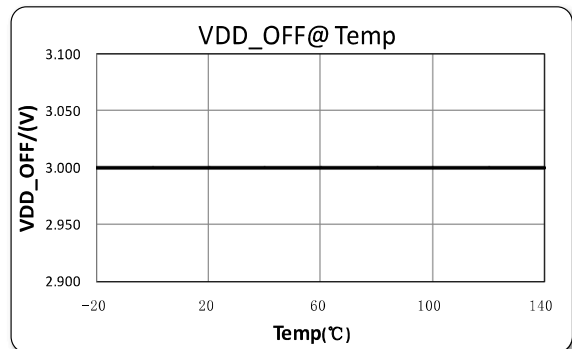
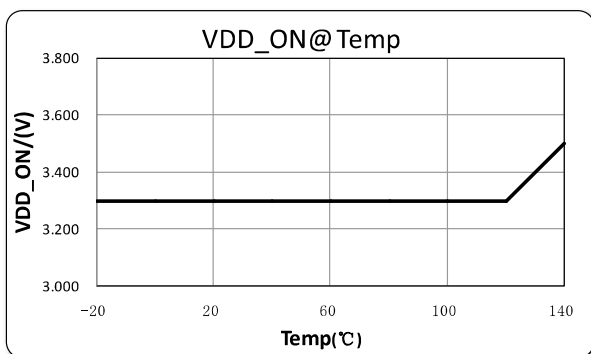
说明: 绝对最大额定值是指超出该工作范围, 器件有可能被损坏。长期工作于绝对最大额定值条件下, 会影响器件的可靠性。绝对最大额定值仅是应力规格值。

电气参数

如无特别说明,  $T_a=25^{\circ}C$ ,  $V_{DD}=5V$

符号	参数	测试条件	最小值	典型值	最大值	单位
<b>VDD部分</b>						
$I_{DD}$	工作电流	Fsw=65KHz, Gate=1.6nF		1.6	2.1	mA
VDD_ON	开启电压	VDD Rising	3.1	3.3	3.5	V
VDD_OFF	关闭电压	VDD Falling	2.8	3.0	3.2	V
VDD_REG	调节电压			4.5		V
<b>DRAIN部分</b>						
$V_{TH\_ON}$	开通阈值			-200		mV
$V_{TH\_OFF}$	关断阈值			-5		mV
$T_{D\_ON}$	开通延迟时间			150	200	ns
$T_{D\_OFF}$	关闭延迟时间			60	100	ns
$T_{ON\_MIN}$	最小开通时间			2		us
$F_{SW\_MAX}$	支持最高工作频率			200		KHz
<b>MOS部分</b>						
BVdss	漏源击穿电压	Vgs=0V, Ids=250uA	45			V
Rdson	漏源导通电阻	Ids=10A		15	21	mΩ
				10	14	mΩ
				5	9	mΩ

典型特性曲线



## 功能说明

PRT750X支持DCM、QR工作模式的反激式电源应用，可替代输出整流肖特基二极管，提供高的转换效率，降低芯片温度。

### 芯片供电

芯片采用自供电技术，当系统上电工作时，初级侧开关管导通时，PRT750X可通过Drain端给VDD电容充电，当VDD电压达到VDD\_ON时，芯片开始正常工作；当VDD电压被充到VDD\_REG时，关闭充电电路，使VDD电压维持在VDD\_REG；当VDD电压下降到VDD\_OFF时，芯片停止工作。VDD启动电压VDD\_ON、欠电压VDD\_OFF、调节电压VDD\_REG等设计，使得系统更可靠。

### 开通控制

当系统去磁时，次级侧电流流过PRT750X MOS的寄生二极管，VDS会产生负压，当VDS达到 $V_{TH\_ON}$ 时，经过一定延迟MOS开启，次级侧电流通过MOS，大幅降低导通压降。如图1

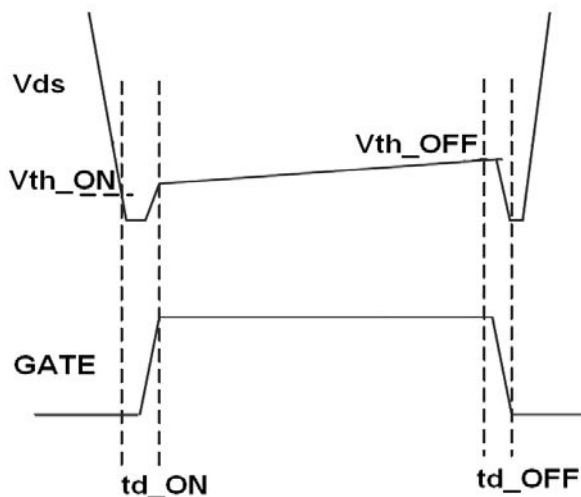


图1 MOS开启和关断波形

### 最小导通时间

为了防止导通时DRAIN端震铃触发关断信号，PRT750X设计有2 $\mu$ S的最小导通时间。

### 关断控制

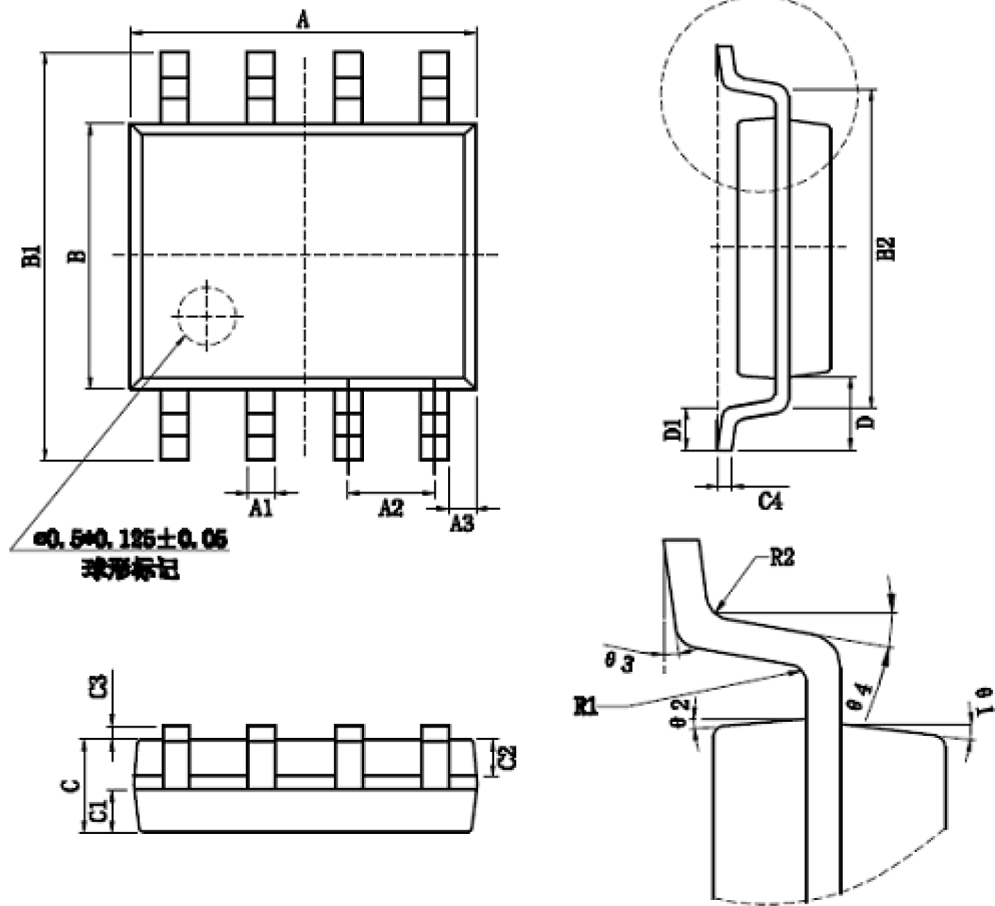
经过最小导通时间后，VDS电压上升到 $V_{TH\_OFF}$ 时，关闭MOS管。如图1

### 最小关断时间

为了防止MOS被关闭后误导通，如次级电流没有降到零，MOS寄生二极管正向导通，VDS将触发 $V_{TH\_ON}$ 信号，MOS误导通；去磁结束后VDS谐振触

发 $V_{TH\_ON}$ 信号，MOS误导通。PRT750X设计有智能的最小关断时间，以适应不同的转换器及负载条件。

封装尺寸 (SOP-8L)



符号	尺寸(mm单位)			符号	尺寸(mm单位)		
	最小值	典型值	最大值		最小值	典型值	最大值
A	4.80	-	5.00	C3	0.05	-	0.20
A1	0.35	-	0.45	C4	-	0.203	-
A2	-	1.27	-	D	-	1.05	-
A3	-	0.345	-	D1	0.40	-	0.60
B	3.80	-	4.00	R1	-	0.20	-
B1	5.80	-	6.20	R2	-	0.20	-
B2	-	5.00	-	θ1	-	17	-
C	1.30	-	1.50	θ2	-	13	-
C1	0.55	-	0.65	θ3	-	0°~8°	-
C2	0.55	-	0.65	θ4	-	4°~12°	-

### 重要声明

展芯微电子保留未经通知更改所提供的产品和服务。客户在订货前应获取最新的相关信息，并核实这些信息是否最新且完整的。

客户在使用展芯微电子产品进行系统设计和整机制造时有责任遵守安全标准并采取安全措施，以避免潜在风险可能导致人身伤害或财产损失情况的发生。

展芯微电子产品未获得生命支持、军事、航空航天等领域应用之许可，展芯微电子将不承担产品在这些领域应用造成的后果。

展芯微电子的文档资料，仅在没有对内容进行任何篡改且带有相关授权的情况下才允许进行复制。展芯微电子对篡改过的文件不承担任何责任或义务。