

特点

- ◆ 输出电压：4.5~12V
- ◆ 放电电流：0~6A
- ◆ 支持 PD2.0, QC2.0、QC3.0、PE1.0、AFC、
- ◆ 支持 5V、9V、12V PD2.0 协议
- ◆ 集成输出电压自适应
- ◆ 支持过流、过压/欠压、短路保护功能
- ◆ 封装形式： QFN36 6*6mm

FCP、BC1.2 DCP、APPLE 2.4A 快充协议

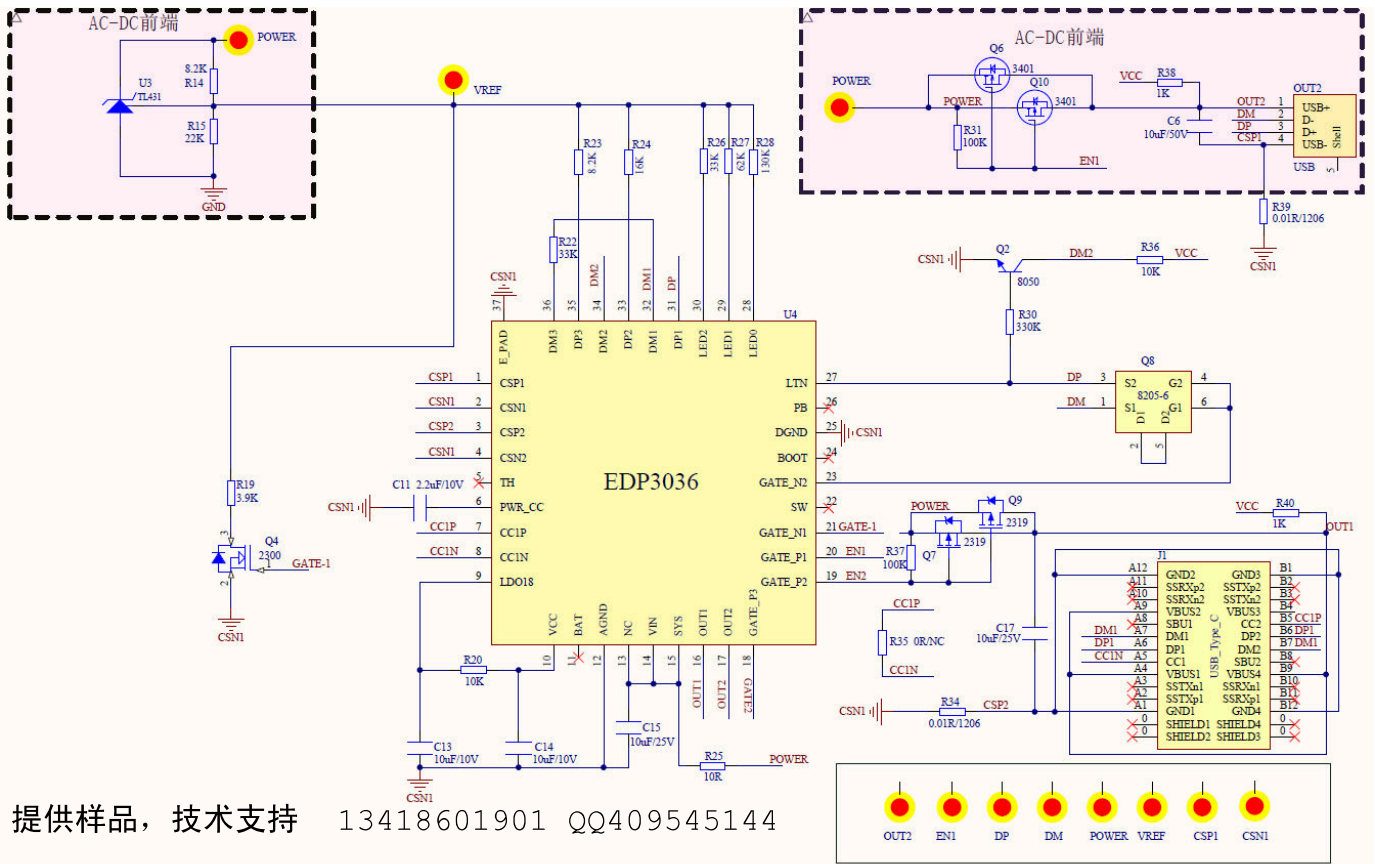
概述

EDP3036 是为 PD 快充适配器设计的一颗协议芯片。芯片集成了 QC2.0、QC3.0、PE1.0、AFC、FCP、BC1.2 DCP、APPLE 2.4A 及 5V、9V、12V PD2.0 协议；两个口同时插入时输出电压将降至 5V；能够支持苹果、HP、DELL、华为、小米、任天堂等笔记本、平板、手机和游戏机快充，且兼容性优异；支持过流、过压/欠压、短路保护功能。

应用范围

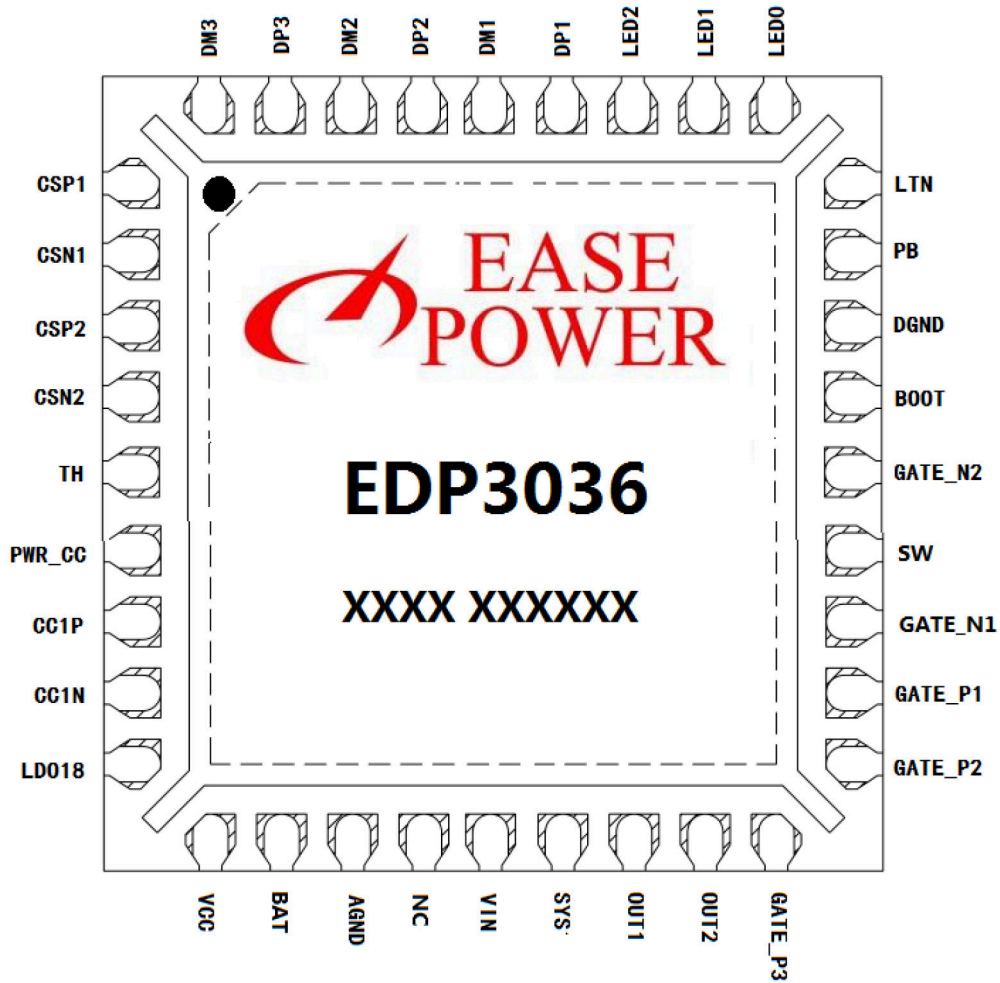
- ◆ PD 电源适配器。

典型应用原理图 (根据应用可以做灵活调整)



提供样品, 技术支持 13418601901 QQ409545144

注: 实际应用原理图以原厂另行提供的原理图为准

管脚定义


说明: I/O 耐压特性 L 指的是 5V I/O 口, 其耐压范围是-0.7~8V, H 指的是高压 I/O 其耐压范围是-0.7~45V.

| 管脚号 | 管脚名称 | I/O | I/O 耐压特性 | 管脚定义 |
|-----|--------|-----|----------|----------------------------|
| 1 | CSP1 | I | L | 内部电流采样通道1的P端 |
| 2 | CSN1 | I | L | 内部电流采样通道1的N端 |
| 3 | CSP2 | I | L | 内部电流采样通道2的P端 |
| 4 | CSN2 | I | L | 内部电流采样通道2的N端 |
| 5 | TH | I | L | 环境温度检测脚, 外接热敏电阻 |
| 6 | PWR_CC | O | L | 5V LDO 输出, 外接2.2uF 电容. |
| 7 | CC1P | I | L | PD 协议对应的 CC 脚 2 (外接 CC 接口) |
| 8 | CC1N | I | L | PD 协议对应的 CC 脚 1 (外接 CC 接口) |
| 9 | LD018 | O | L | 1.8V LDO 输出, 外接10uF 电容. |

| | | | | |
|----|---------|-----|---|------------------------------|
| 10 | VCC | 0 | L | 5V LDO 输出, 接 2.2uF 电容. |
| 11 | BAT | I | L | 电池正端 |
| 12 | AGND | I | L | 芯片模拟地 |
| 13 | NC | | | NC |
| 14 | VIN | I | H | VIN 输入脚 |
| 15 | SYS | 0 | H | 电源 |
| 16 | OUT1 | 0 | H | 输出 |
| 17 | OUT2 | 0 | H | 输出 |
| 18 | GATE_P3 | 0 | H | PMOS 驱动控制端 |
| 19 | GATE_P2 | 0 | H | PMOS 驱动控制端 |
| 20 | GATE_P1 | 0 | H | PMOS 驱动控制端 |
| 21 | GATE_N1 | 0 | H | NMOS 驱动控制端 |
| 22 | SW | 0 | H | 开关脚 |
| 23 | GATE_N2 | 0 | H | NMOS 驱动控制端 |
| 24 | BOOT | 0 | H | GATE_N2电源供电, 连接100nF 电容到 SW2 |
| 25 | DGND | I | L | 芯片功率地 |
| 26 | PB | I | L | 按键检测脚 |
| 27 | LTN | I/O | L | 外接 LIGHT 灯 |
| 28 | LED0 | I/O | L | 外接 LED 灯 |
| 29 | LED1 | I/O | L | 外接 LED 灯 |
| 30 | LED2 | I/O | L | 外接 LED 灯 |
| 31 | DP1 | I/O | L | USB D+ 端 |
| 32 | DM1 | I/O | L | USB D- 端 |
| 33 | DP2 | I/O | L | USB D+ 端 |
| 34 | DM2 | I/O | L | USB D- 端 |
| 35 | DP3 | I/O | L | USB D+ 端 |
| 36 | DM3 | I/O | L | USB D- 端 |

电气参数 (TA = +25° C)

| 参数 | 符号 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
|------|-------|-----|-----|-----|----|----|
| 输出电压 | Vout1 | 4.5 | | 12 | V | |
| 输出电流 | Iocp1 | 0 | | 6 | A | |
| 静态电流 | | | | 100 | uA | |

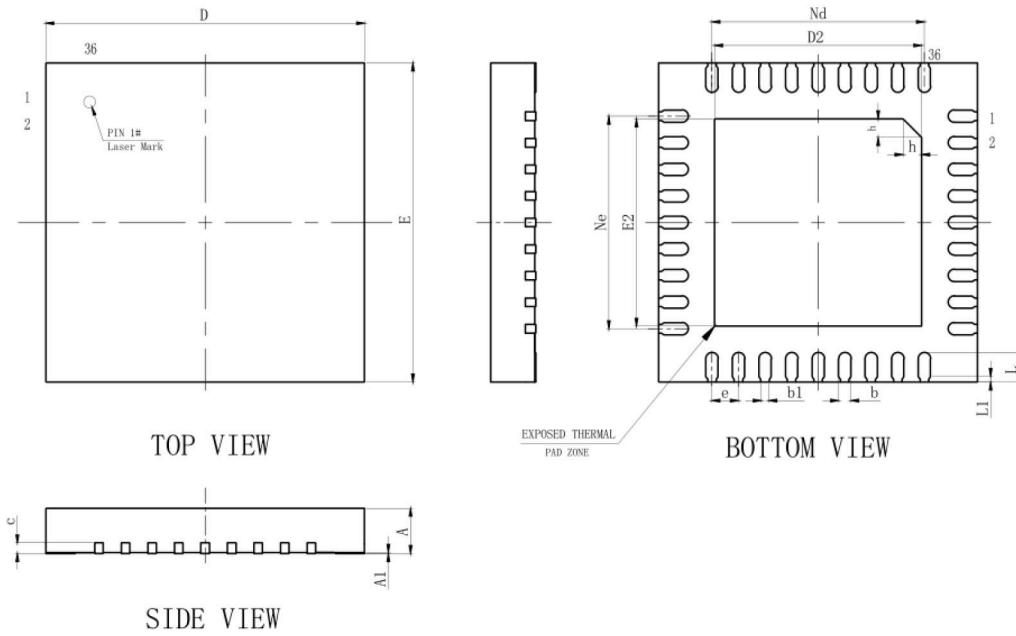
极限参数

| 参数 | 阈值 | 单位 | 条件 |
|--------|---------|----|----|
| 存储环境温度 | -50~150 | 度 | |
| 工作环境温度 | -20~80 | 度 | |
| 工作结温 | -40~150 | 度 | |

PCB 设计参考:

- 1, IC 下面需敷铜散热 (IC 衬底要连接到 PGND), 散热面积尽量大, 衬底焊盘打通孔到 PCB 底层, 并适当露铜皮增强散热。
- 2, 大电流通路尽量走在同一层, 而要尽量粗短。如: VOUT 走线。
- 3, CSN, CSP 走线要避免干扰源器件, 走线尽量在同一面。同时两条线必须从采样电阻两端接入芯片, 不得随意将其其他 PGND 电位接入芯片管脚。
- 4, LDO18脚的10uF 电容要靠近芯片管脚, AGND 用单点接连的方式回到 PGND。

封装外形尺寸:



| SYMBOL | MILLIMETER | | |
|-------------|------------|------|------|
| | MIN | NOM | MAX |
| A | 0.70 | 0.75 | 0.80 |
| A1 | 0 | 0.02 | 0.05 |
| b | 0.18 | 0.23 | 0.30 |
| b1 | 0.16REF | | |
| c | 0.18 | 0.20 | 0.23 |
| D | 5.90 | 6.00 | 6.10 |
| D2 | 3.80 | 3.90 | 4.00 |
| Nd | 3.95 | 4.00 | 4.05 |
| e | 0.50BSC | | |
| E | 5.90 | 6.00 | 6.10 |
| E2 | 3.80 | 3.90 | 4.00 |
| Ne | 3.95 | 4.00 | 4.05 |
| L | 0.50 | 0.55 | 0.60 |
| L1 | 0.10REF | | |
| h | 0.30 | 0.35 | 0.40 |
| L/封装尺寸 (mm) | 181X181 | | |