S4233\R 三电源开关调色温控制芯片

特点

- 外围电路简洁
- 多个电源同时使用时逻辑状态稳定
- 兼容隔离和非隔离的应用
- 专利技术，性能稳定

应用范围

- 三电源开关调色温 LED 电源

主要描述

S4233\R专用于三电源开关调色温的方案中，根据输入开关的动作控制三个恒流电源的启动和关闭。S4233\R采用芯飞凌的专利技术，可以有效解决目前多电源开关调色温方案中碰到的问题，例如，多个电源同时应用时的逻辑不一致和LED铝基板感应漏电时出现的逻辑状态不正常。

典型应用

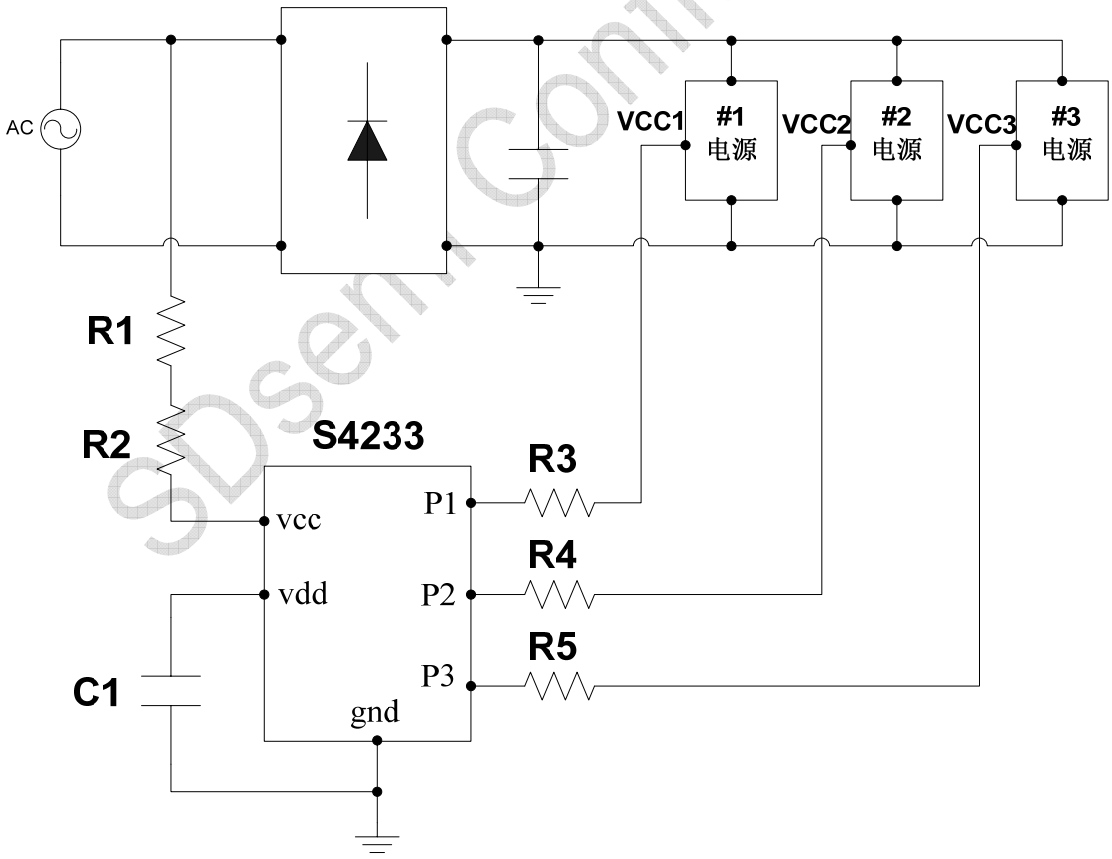


图1 S4233\R 86-75-15919711751 **典型应用图**

SDsemi Confidential

管脚封装图

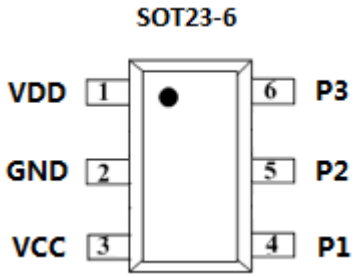


图2 脚位图

管脚描述

管脚名	管脚名
P1	逻辑1的控制脚
P2	逻辑2的控制脚
P3	逻辑3的控制 脚
VCC	高压供电脚
VDD	内部电路的供电脚
GND	IC参考地

订购信息

订购型号	丝印	包装形式
S4233	**S4233-xx**	**3000颗/ 盘**
S4233R	**S4233R-xx**	**3000颗/ 盘**

应用极限参数 *(Note1)*

参数	范围
P1,P2,P3– Gnd	-0.3V ~ 25V
VCC - Gnd	-0.3V ~ 25V
VDD - Gnd	-0.3V ~ 9V
工作温度范围	.-20℃ to +125℃
结温范围	-40℃ to +150℃
存储温度范围	-60℃ to +150℃
静电保护人体模式	2000V *(Note2)*
静电保护机器模式	200V

Note1 ：最大极限值是指在实际应用中超出该范围，将极有可能对芯片造成永久性损坏。以上应用极限值表示出了芯片可承受的应力值，但并不建议芯片在此极限条件或超出“推荐工作条件”下工作。芯片长时间处于最大额定工作条件，将影响芯片的可靠性。

Note2 : 人体模型，100pF电容通过1.5K ohm电阻放电。

SDSemi Confidential

电气特性

(除非特别说明，VCC=12V 且 Ta=25°C)

描述	符号	条件	典型值	单位
供电脚 VCC 的限制电压	VCC	Ivcc=2mA	24	V
工作电流	Ivcc	Ivcc=23V	15	uA
内部供电电压	VDD		5.6	V
VCC 最大下拉电流	Icl(VCC)		5	mA
P1，P2 和 P3 的下拉能力	Ip1/Ip2/Ip3		3	mA
状态保持时的内部工作电流	Ivdd(H)		1	uA

功能说明

1. 供电

S4233\R 的供电脚 VCC 通过电阻 R1 和 R2 连接到 AC 的输入端中一极，S4233\R 的地线与恒流电源的地线相连，如图 1 所示。由于考虑到最大的交流电压和电阻的耐压，如果该供电电阻使用的是贴片电阻建议两个 1206 的贴片电阻串联。

2. P1，P2 和 P3 的下拉能力

S4233\R 通过与三个恒流电源芯片的供电脚 Vcc 连接的 P1，P2 和 P3 脚对恒流电源进行控制，当需要关闭其中的电源时，与之对应的脚位内部下拉电路导通，把恒流电源的 Vcc 电压下拉到恒流控制芯片的 UVLO 电压之下。P1，P2 和 P3 的最大耐压为 25V，并且其最大下拉的能力为 3mA，所以恒流电源的启动电流必须小于 3mA。

3. 状态保持时间

逻辑状态顺序是

S4233: P1->P2->P3->P1+P2+P3;

S4233R: P1+P2+P3->P1->P2->P3;

四种逻辑状态循环变化。S4233\R 的保持时间可以通过调整 VDD 电容进行调整。由于 S4233\R 在状态保持期间的工作电流为 1uA 左右，所以一般情况下，VDD 电容为 2uF 的情况下，状态保持时间可以长达 8S 左右。由于贴片电容和电解电容的差别，一般情况下同样的电容标值，电解电容的保持时间长于贴片电容。S4233\R 的 VDD 电容为 5.6V 左右，所以 VDD 电容的耐压可以用最低耐压的电容。由于电解电容的温度系数，在温度很低时，电解电容的容值会随着温度的降低而迅速减小，影响 S4233\R 的状态保持时间，所以在选用电解电容作为 S4233\R 的 VDD 电容时，必须考虑电解电容的负温度系数。

SDSemi Confidential

4. 应用注意事项

1）由于 S4233\R 的 P1，P2 和 P3 脚分别控制三个恒流电源芯片的供电脚端，且 P1，P2 和 P3 脚的下拉能力只有 3mA，所以恒流电源芯片的启动电流必须小于 3mA，否则 S4233\R 无法控制恒流电源芯片的关断。

2） 鉴于目前多电源开关调色温方案存在当 LED 铝基板感应漏电的情况时逻辑不正常的现象，**建议客户在设计时，必须模拟 LED 铝基板漏电的情况，并测试逻辑状态是否正常**。S4233\R 可以通过调节图 1 中的 R1 和 R2 值消除漏电造成逻辑不正常的问题，对于该问题来说，R1 和 R2 值越大越好，但是 R1 和 R2 的值越大时可能会造成芯片的供电不足，特别是交流电压低的时候。建议图 1 的中 R1 和 R2 取 200K，当需要在更低的交流输入的情况工作，可以把 R1 和 R2 减小。

3） 常温下 VDD 电容取值 2uF 时，状态保持时间可以达到大约 8S 左右，可以根据需要的保持时间调节 VDD 电容的大小，电容值越大保持越久，反之则越短。

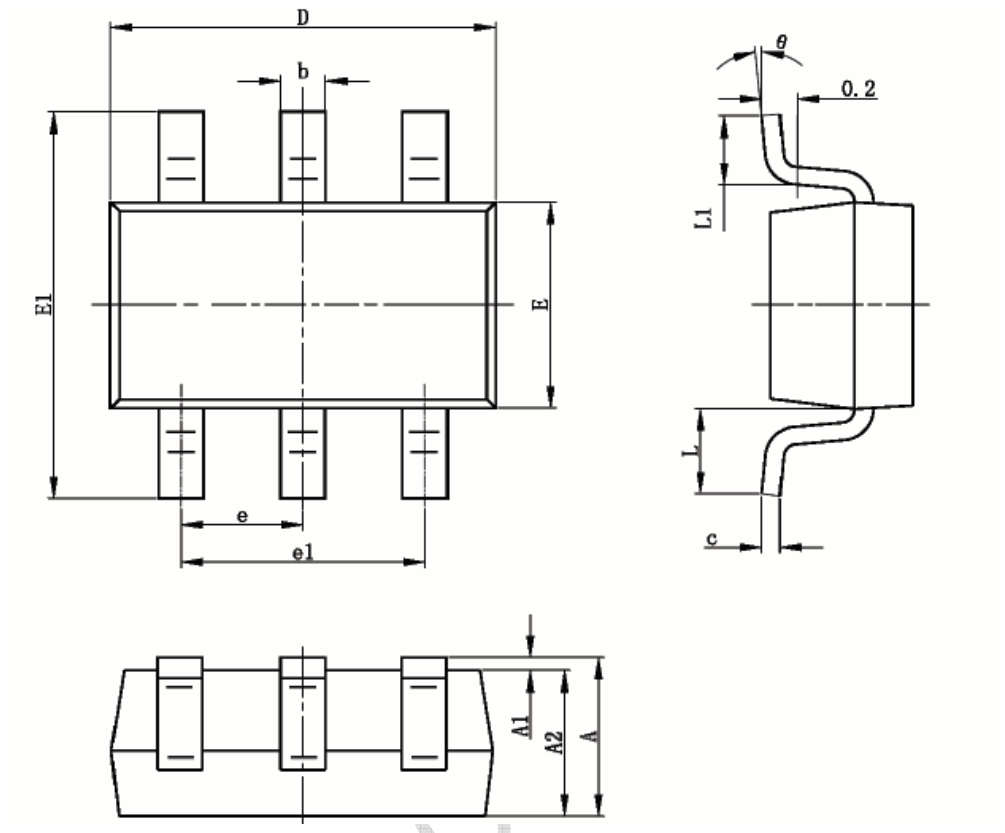
4） 由于 S4233\R 直接从 AC 的输入端取电，考虑到耐压的问题，如果使用贴片电阻最好使用两个 1206 封装的电阻串联，如图 1 所示。S4233\R 的 VDD 电压只有 5.6V 左右，所以对 VDD 电容耐压没有要求。

5） S4233\R 的 VCC 脚内置的限压电路的最大下拉电流为 5mA，所以在设计 VCC 供电电阻时必须考虑交流电压峰值时的电流，该电流必须控制在 5mA 之下。

6） 在设计 S4233\R 的 PCB 板时，遵循以下原则： ① vdd 旁路电容应尽量紧靠芯片 vdd 和 gnd 引脚；② S4233\R 的地线单点接到输入电容的负极。

SDSemi Confidential

SOT23-6 封装说明



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.050	1.250	0.041	0.049
A1	0.000	0.100	0.000	0.004
A2	1.050	1.150	0.041	0.045
b	0.300	0.400	0.012	0.016
c	0.100	0.200	0.004	0.008
D	2.820	3.020	0.111	0.119
E	1.500	1.700	0.059	0.067
E1	2.650	2.950	0.104	0.116
e	0.950TYP		0.037TYP	
e1	1.800	2.000	0.071	0.079
L	0.700REF		0.028REF	
L1	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°

重要声明

1）MOS电路操作注意事项：

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电影响而引起的损坏：

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或抗静电材料包装或运输。

2）声明：

- SDS 保留说明书的更改权，恕不另行通知！
- 任何半导体产品特定条件下都有一定的失效或发生故障的可能，买方有责任在使用芯飞凌产品进行系统设计和整机制造时遵守安全标准并采取安全措施，以避免潜在失败风险可能造成人身伤害或财产损失情况的发生！
- 产品提升永无止境，我公司将竭诚为客户提供更优秀的产品！