



上海晶丰明源半导体有限公司  
Bright Power Semiconductor

---

# BP2853D/BP2857D 应用指南

- ◆ 概述/特点
- ◆ 典型应用
- ◆ 设计
- ◆ 设计注意事项

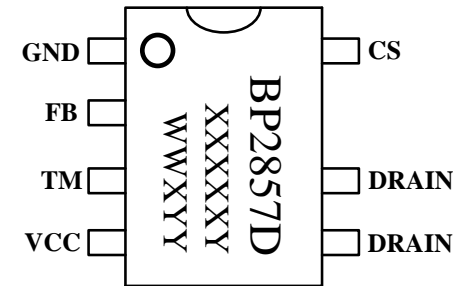
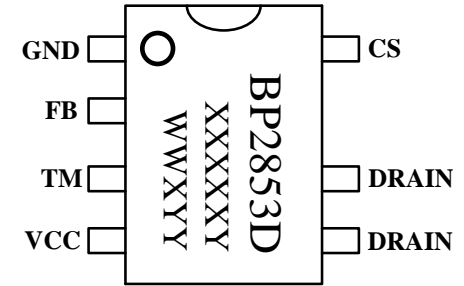
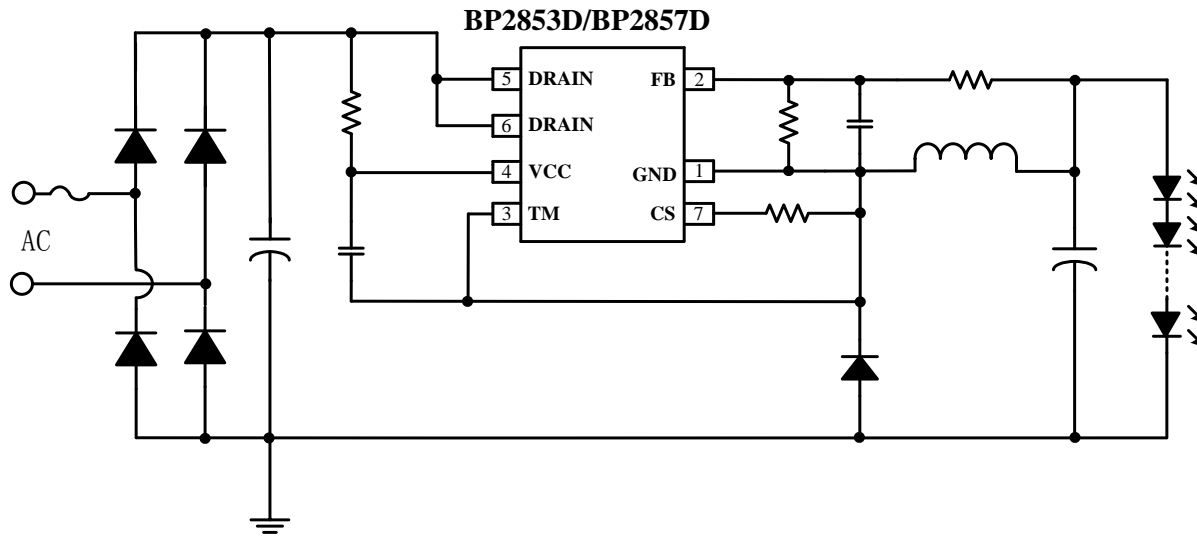
## 概述

BP2853D/BP2857D是一款高精度降压型LED恒流驱动芯片。芯片工作在电感电流临界连续模式，适用于85Vac~265Vac全范围输入电压的非隔离降压型LED恒流电源。采用专利的浮地驱动构架和电流检测方式，芯片的工作电流极低，无需辅助绕组检测和供电，只需要很少的外围元件，即可实现优异的恒流特性，极大的节约了系统成本和体积。

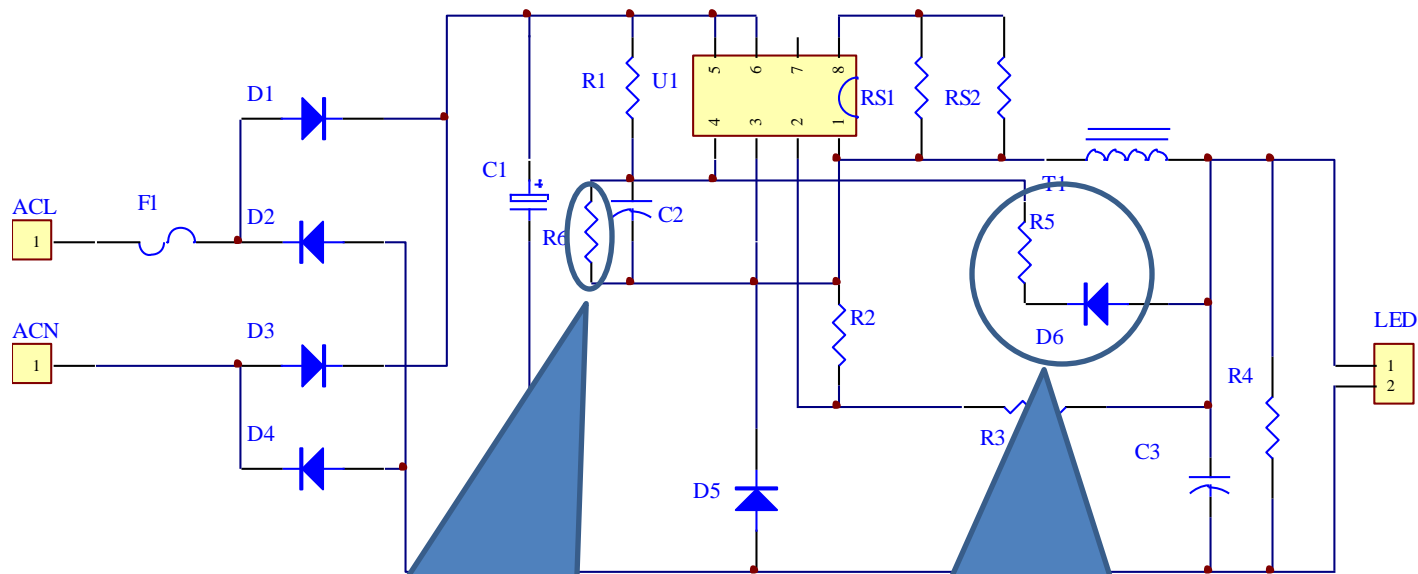
BP2853D/BP2857D具有多重保护功能，包括LED开路/短路保护，CS电阻短路保护，欠压保护，芯片温度过热调节等。

## 主要特点

具有OVP功能，直接检测输出电压做OVP，抗干扰能力强。



## BP2857D特殊应用：高输出电压 ( $V_o > 180V$ )



当输入OFF时，由于IC内部GND到DRAIN的反向二极管作用，VBULK电压会受输出电压钳位；若输出电压 $V_o$ 很高，输入OFF后，VCC还会重启，导致回闪，所以需要加R6（200K）防止回闪

1) 加R6防回闪电路后，会影响VCC的启动；  
2) 系统退磁时，才给VCC供电，那么 $V_o$ 越大，退磁时间越短，供电越弱。  
所以需要加R5&D6供电电路

## BP2857D特殊应用：高输出电压（ $V_o > 180V$ ）

表格是去掉R5&D6，有无R6时，正常启动的最小输入电压以及关机是否回闪测试

输入电容	启动电阻	供电电路 (R5&D6)	防回闪电路 (R6=200K)	输出电压	正常启动最小 输入电压	265Vac关机， Vcc回充电压		
33uF/400V	1M	无	有	170V	>170Vac	5.41V（无回闪）		
				180V	>172Vac	5.41V（无回闪）		
		无	无	170V	>157Vac	9.27V（无回闪）		
				180V	>165Vac	11.2V（无回闪）		
		22uF/400V	1M	无	有	170V	>176Vac	5.41V（无回闪）
						180V	>181Vac	5.41V（无回闪）
无	无			170V	>165Vac	8.54V（无回闪）		
				180V	>172Vac	11.2V（无回闪）		

## 功率范围

BP285X Family	输出电流 $I_o$ (mA) @ $V_{in}=176\sim 265V_{ac}$		内置功率MOSFET	
	$V_o=72V$	$V_o=36V$	BV(V)	$R_{dson}(\Omega)$
BP2853D	<320	<410	500	5
BP2857D	<480	<640	500	2

## 变压器设计:

BP2853D/7D与BP283X一样，都采用临界连续模式工作，所以变压器设计程序同BP283X

## 采样电阻设计:

$$R_{cs} = \frac{V_{cs}}{2I_o} = \frac{0.2}{I_o} \rightarrow (V_{cs}=0.4V)$$

## FB开路保护电压设计:

$$\frac{R_{FBL}}{R_{FBL} + R_{FBH}} = \frac{V_{FB-OVP}}{V_{OVP}}$$

$$V_{FB-OVP}=1.2V$$

$R_{FBL}$  是反馈网络的下分压电阻

$R_{FBH}$  是反馈网络的上分压电阻

$V_{OVP}$  是输出电压过压保护设定点

建议将 $V_{OVP}$  设定在比最高带载电压高30%倍左右。推荐FB下分压电阻设置在2KΩ--5KΩ左右,并联一个100pF左右的电容以防止开关噪声误触发OVP。



# 注意事项

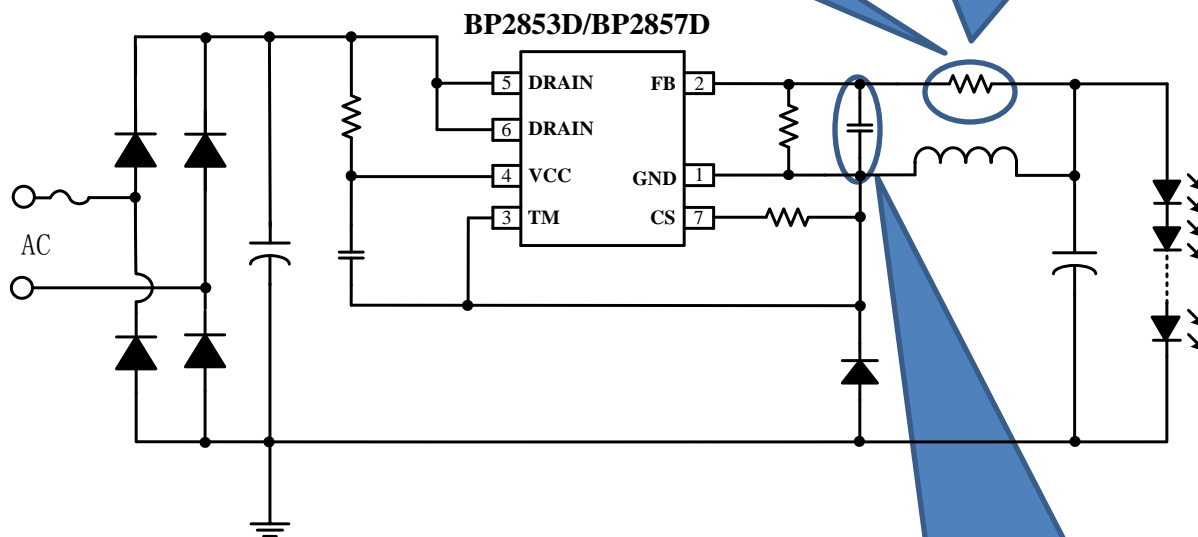


上海晶丰明源半导体有限公司  
Bright Power Semiconductor

特别说明:

FB上分压电阻越小, 抗潮湿能力越强;  
但FB上分压电阻不能太小, 当FB电阻小于160K  
时, 会影响芯片内部基准, 导致线性调整率等  
性能变差。

- 1.使用两个电阻串联, 耐压要 $>V_{in}$ ;
- 2.MOS导通时所抽电流 $<2\text{mA}$
- 3.全压应用, 推荐200K电阻
- 4.电阻越大, 抗潮湿能力越差



◆ OVP Blanking Time=1.5uS

◆ 正常工作FB平台建议 $>0.3\text{V}$ ;请在设计后观察最小带载电压并留有余量

推荐并联100PF电容, 提高FB抗干扰能力

## PCB设计

旁路电容:

$V_{CC}$ 的旁路电容需要紧靠芯片 $V_{CC}$ 和GND引脚。

地线:

电流采样电阻的功率地线尽可能短，且要和芯片的地线及其它小信号的地线分头接到母线电容的地端。

功率环路的面积:

减小功率环路的面积，如功率电感、功率管、母线电容的环路面积，以及功率电感、续流二极管、输出电容的环路面积，以减小EMI辐射。

FB 引脚:

接到FB的分压电阻必须靠近FB 引脚，且节点要远离功率电感的动点（DRAIN引脚走线），否则系统噪声容易误触发FB OVP保护功能。如右侧图形

TM 引脚:

TM引脚为测试脚，必须将其接到芯片地(Pin1)。

DRAIN引脚:

增加DRAIN引脚的铺铜面积以提高芯片散热能力。

