

应用指南AN-45

LinkSwitch-CV产品系列



设计指南

简介

LinkSwitch-CV是高度集成的单片开关IC系列，用于设计最高输出功率为17 W的离线式电源。LinkSwitch-CV能够提供恒压，而无需使用光耦器或次级反馈电路，非常适合DVD播放器和机顶盒应用。开 / 关控制可以优化各种负载和线电压条件下的效率，从而满足空载及电源效率标准。

该系列中的每个产品都在一个硅片上集成了一个高压功率MOSFET及控制器。内部连接到漏极的高压电流源在启动阶段提供偏置电流，从而省去了外部启动电路元件。内部振荡器具有频率调制（抖动）特性，可以降低EMI。此外，IC还集成了一些功能用于系统级的保护。自动重新启动功能在过载、输出短路及开环故障情况下降低了MOSFET、变压器及输出二极管的功耗，自动恢复迟滞热关断功能在出现温度故障时会禁止MOSFET开关。Power Integrations公司的EcoSmart®技术可使采用LinkSwitch-CV产品系列设计的电源，在230 VAC情况下的空载功耗小于200

mW（不带外部偏置电路），使用低成本偏置电路时功耗将低于70 mW。这种解决方案能够轻松满足协调一致的能效标准。

基本电路结构

图1中的电路显示了使用LinkSwitch-CV设计的三路输出反激式电源的基本结构。由于LinkSwitch-CV使用了高度集成的器件，因此仅有很少的设计问题需要在外部进行考量，这样可以对所有的应用使用一个共同的电路结构。例如，不同的输出功率水平只是要求电路中的某些元件具有不同的数值，但电路结构不会改变。

范围

本应用指南旨在帮助工程师使用LinkSwitch-CV系列器件设计一个隔离的AC-DC反激式开关电源。工程师可以利用本文所述的指导方法快速选择所需的关键元件并完成合适的变压器设计。为方便起见，本文直接参考了PIXIs变压器设计表格。该设计表格为PI Expert™设计软件的一部分。LinkSwitch-CV反激式电源采用的基本结构如图1所示。

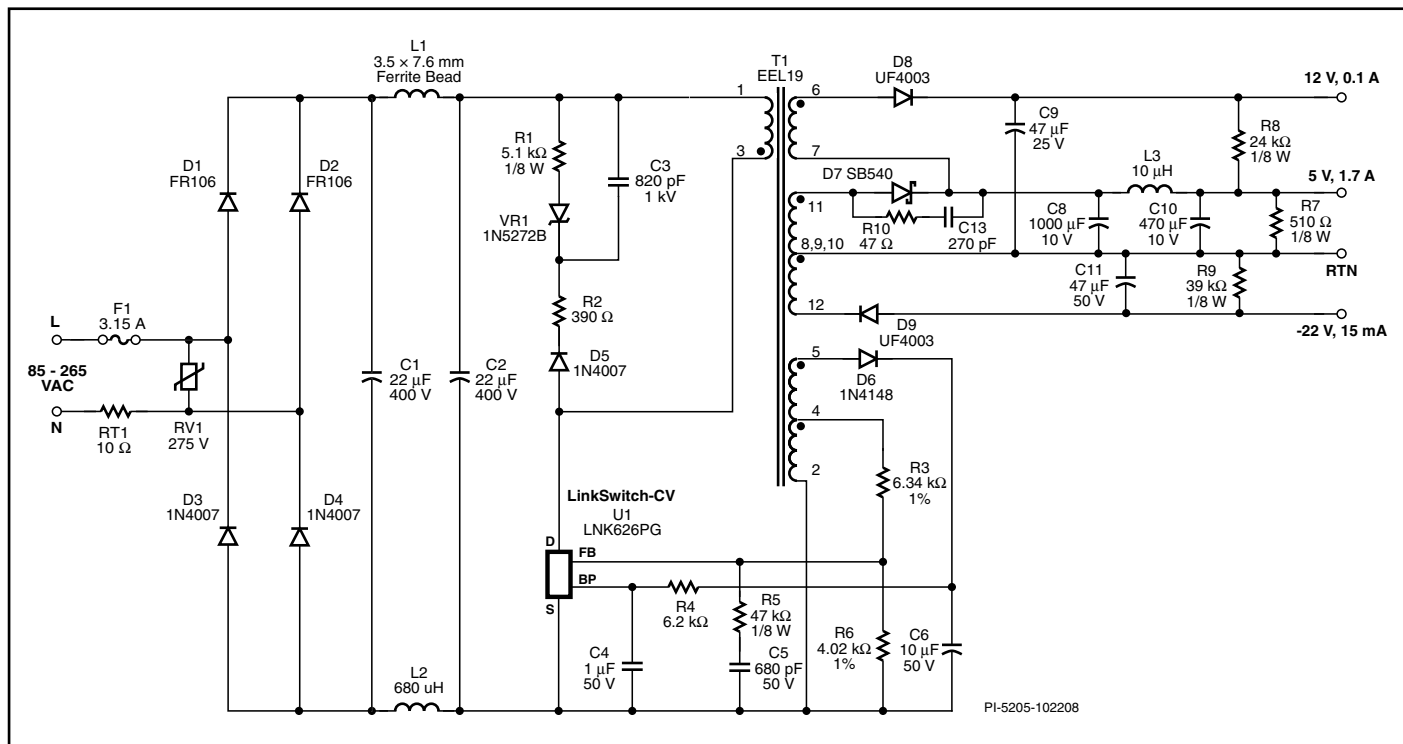


图1. 具有初级检测反馈功能的7 W（10 W峰值）多路输出反激式转换器，适用于DVD应用

除本应用指南外，读者还可以找到LinkSwitch-CV设计范例报告(DER-198)，该报告包含图1中DVD电源的完整设计和测试数据。可以从www.powerint.com网站找到有关下载PI Expert和本文档更新的更多详情。

快速入门

希望立即开始设计的读者可以使用如下信息，为第一个工程原型快速设计出一个变压器并选择相应的元器件。只要将如下所述的信息输入PIXIs表格，其它参数就会根据典型的设计自动选取出来。方括号当中的数值表示PIXIs表格中单元的位置。

- 输入交流输入电压范围，包括最小值 V_{AC_MIN} 、最大值 V_{AC_MAX} 及最低交流输入频率 f_L [B3, B4, B5]
- 输入额定输出电压 V_O [B6]，多路输出的完整部分见图13
- 输入输出功率值 P_o [B7]
- 参考表1输入效率估计值[B8]

	Universal (85 – 265 VAC)	100/115 VAC (85 – 132 VAC)	230 VAC (185 – 265 VAC)
单输出(5 V)	0.76	0.76	0.78
单输出(12 V)	0.80	0.80	0.82
多路输出	0.66	0.66	0.68

表1. 新设计的初始估计效率

完成首件工程原型后在最低交流输入电压、峰值负载条件下测量其效率，再相应地调整表格中估计的效率取值。

- 输入 C_{IN} 输入滤波电容容量[B11]。
 - 通用电压(85-265 VAC)或单电压(100/115 VAC)输入时取值3 μ F/W。
 - 对于单电压230 VAC (195-265 VAC)输入取值1 μ F/W。
 - 注意：选择LinkSwitch-CV器件后（下面的步骤），如果计算得出的占空比[D59]大于54%，则需加大输入滤波电容容量。
- 从下拉菜单中选择LinkSwitch-CV器件或直接输入[B15]。
 - 参考表2，根据输出功率、输入电压以及环境温度（开放式或封闭式架构的适配器）选择器件。
- 输入 V_{DS} [B22]，即导通状态下的漏-源极压降。如果没有合适的数值，取值10 V。
- 输入输出整流器的正向导通压降 V_{D} [B23]。对肖特基二极管取值0.5 V，对于PN二极管取值0.7。
- 从下拉菜单中选择磁芯类型。如果菜单中没有列出所需的磁芯，则需要输入磁芯的特性 A_E 、 L_e 和 A_L （[B31][B32][B33]）。输入骨架宽度BW [B34]。
- 如果需要挡墙胶带，在[B35]中输入挡墙胶带宽度。注意：输入双倍挡墙胶带宽度将会减少绕组宽度。
- 输入初级绕组层数L [B36]。推荐的最大初级绕组层数为三层。
- 如有必要，可调节计算得出的次级绕组圈数 N_s [B37]以更改磁芯磁通密度(BM)。增加 N_s 将会增加初级绕组圈数和降低BM。

输出功率表

产品 ³	230 VAC \pm 15%		85-265 VAC	
	适配器 ¹	峰值或开放式 ²	适配器 ¹	峰值或开放式 ²
LNK623PG/DG	6.5 W	9 W	5.0 W	6 W
LNK624PG/DG	7 W	11 W	5.5 W	6.5 W
LNK625PG/DG	8 W	13.5 W	6.5 W	8 W
LNK626PG	10.5 W	17 W	8.5 W	10 W

表2. 输出功率表。基于5 V输出

注释：

1. 最小的持续输出功率是在典型的无风冷密闭适配器中、环境温度为+50 °C的条件下测量得到的。
2. 最大的实际持续输出功率是在开放式设计及有足够的散热，环境温度为50 °C的条件下测量得到的（详细信息请参见关键应用考量部分）。
3. 封装：P：DIP-8C；D：SO-8C。

- V_{MIN} 和 V_{MAX} （[D40]和[D41]）分别表示输入大容量电容上的最小和最大直流电压。输入交流输入参数[B3]、[B4]以及 C_{IN} [B11]的值可计算出这些值。如果使用直流输入电压，可在[B40]和[B41]单元格中输入该电压值。在这些单元格中输入这些值将会覆盖计算得出的值。
- [D44]单元格中显示的为变压器的反馈绕组圈数。必要时，在[B44]单元格中输入其它数字以更改反馈电压[D45]。
- [D46]和[D47]单元格中显示的为反馈电阻值。在[B46]单元格中输入一个数值将会更改这些值。但输入的数值建议不要超过默认值的2.5倍，否则可能会激活开环保护电路。
- 如果需要使用一个外部偏置电路将空载输入功率降低到200 mW以下，请在[B54]单元格中输入YES。否则，输入NO。
- 如果使用偏置绕组，推荐使用的偏置电压如单元格[D55]所示。在单元格[B55]中输入一个数值可以更改此电压值。不建议使用低于10 V的值。单元格[D56]表示偏置绕组所需的线圈数。需要注意的是，此变压器绕组必须交流堆叠在反馈绕组的顶部（与反馈绕组串联放置）。
- 在单元格[B70]中输入变压器的初级电感容差百分比。默认值为10%。
- 确认磁芯气隙 L_g [D77]、线规格AWG [D82]以及初级绕组电流密度CMA [D84]均处于可接受的极限内。
- 为反馈电阻输入电阻值 R_{UPPER} [D46]和 R_{LOWER} [D47]。
- 输入PIVS1 [D115]和 I_{O1} [D109]可确定适当的输出整流器。
- 输入 V_{MAX} [D41]和 I_r [D63]可确定适当的输入滤波电容。
- 输入 V_{O1} [D108]和 $I_{RIPPLE1}$ [D114]可确定适当的输出滤波电容。
- 输入 I_{AVG} [D61]和估计的峰值反向电压可确定输入整流二极管。在大多数情况下，1N4007是理想的。
- 输入 I_{AVG} [D61]可确定适当的输入滤波电感的电流额定值。
- 必要时，可对输出电压进行精调。首个原型制作好并开始工作后，在单元格[B49]输入满载时测得的输出电压数值。要调整输出电压，需先计算出 R_{LOWER} [D50]的精调值。

详细的设计流程

第1步 – 输入应用变量 V_{AC_MIN} 、 V_{AC_MAX} 、 f_L 、 V_O 、 P_o 、 η 、 Z 、 t_c 、 C_{IN}

及满载条件下测量其效率，如果所测得的效率与估计值不同，再输入测量值并对变压器设计进行精细调整。

ENTER APPLICATION VARIABLES				5 V, 6 W Adapter Design	
VACMIN	90		Volts	Minimum AC Input Voltage	
VACMAX	265		Volts	Maximum AC Input Voltage	
fL	50		Hertz	AC Mains Frequency	
VO	5.00		Volts	Output Voltage	
PO	6.00		Watts	Output Power	
η	0.72			Efficiency Estimate	
Z		0.5		Loss Allocation Factor	
tC		3	mSeconds	Bridge Rectifier Conduction Time Estimate	
CIN	16.80		uFarads	Input Filter Capacitor	

图2. 设计表格中应用变量输入部分

从表3当中确定输入电压范围。

额定输入电压(VAC)	V_{AC_MIN}	V_{AC_MAX}
100/115	85	132
230	195	265
Universal	85	265

表3. 标准的全球输入电压范围

注释：对于只有直流输入的设计，在设计数据表的灰色单元格中直接输入直流输入电压的最小值 V_{MIN} 和最大值 V_{MAX} （见图3）。

线电压（输入电压）频率， f_L

对于通用输入电压或单电压110 VAC输入取值50 Hz；对于单电压115 VAC输入取值60 Hz，对于单电压230 VAC输入取值50 Hz。这些值表示典型的线电压频率，而不是最小频率。对于大多数应用，这都预留了足够的整体设计裕量。在绝对最差情况下或根据产品规格，可以将这些数值降低6%（47 Hz或56 Hz）。如果是半波整流，可以使用 $f_L/2$ 。如果是直流输入，直接将电压输入单元格[B40]和[B41]。

额定输出电压， V_O (V)

输入额定输出电压。

输出功率， P_o (W)

输入输出功率。

电源效率， η

输入整个电源的估计效率，是在满载及最差的输入电压（一般为最低输入电压）条件下由输出端测得的效率。表1中提供了初始值。完成首件工程样板后在最低交流电压和最高交流电压以

电源损耗分配因子， Z

此参数表示电源初级侧及次级侧损耗所占的比例。 Z 参数和效率参数决定了功率级要处理的实际功率。例如，功率级（通过变压器传输）不会处理在输入级（EMI滤波器、整流电路等）的损耗。因此，尽管输入级的损耗降低了效率，但不会影响变压器的设计。

$$Z = \frac{\text{次级侧损耗}}{\text{总损耗}}$$

如果没有其它数据，则从值0.5开始。

桥式二极管的导通时间， t_c (ms)

此参数是AC输入正弦波为输入电容进行充电的时间（此时输入二极管导通）。它用于计算 V_{AC_MIN} 下输入电容上的最小电压。通过测量电源原型的输入电流波形可以计算出 t_c 的实际值。如果没有其它数据，则使用3 ms这个值。

总输入电容容量， C_{IN} (μ F)

参考表4输入总输入电容容量。

每瓦特输出功率应使用的总输入电容容量(μ F/W)	
交流输入电压(VAC)	全波整流
100/115	3
230	1
85-265	3

表4. 不同的输入电压范围建议的总输入电容容量

输入电容容量用来计算大容量电容的最小及最大直流输入电压。必须使用足够的输入电容保证最低直流输入电压（ V_{MIN} ） >70 V以及 $D_{MAX} < 54\%$ 。

DC INPUT VOLTAGE PARAMETERS				
VMIN		96	Volts	Minimum DC Input Voltage
VMAX		375	Volts	Maximum DC Input Voltage

图3. 设计表格中DC输入电压参数部分

第二步 – 输入LinkSwitch-CV变量：LinkSwitch-CV器件， V_{DS} 和 V_D

参考表2，根据输入电压范围和输出功率选择LinkSwitch-CV器件。

反射输出电压，(V_{OR})

此参数用于设置初级绕组与次级绕组之间的圈数比。在给定工作条件下， V_{OR} 的降低将会引起峰值漏极电压的降低、输出整流器导通时间的增加以及输出滤波电容纹波电流的减小。对于给定初级电感， V_{OR} 的降低将会引起最大输出功率的降低。进行首次设计时，建议使用默认 V_{OR} 值。

LinkSwitch-CV导通状态漏极 – 源极的电压， V_{DS} (V)

此参数为LinkSwitch-CV的漏极源极间的平均导通电压。如果该灰色单元为空，缺省的电压值为10 V。如果没有合适的数值，使用默认值即可。

ENTER LinkSwitch-CV VARIABLES				
LinkSwitch-CV	LNK625P	LNK625P		Chosen LinkSwitch-CV device
ILIMITMIN		0.307	Amps	LinkSwitch-CV Minimum Current Limit
ILIMITMAX		0.353	Amps	LinkSwitch-CV Maximum Current Limit
fS		100000	Hertz	LinkSwitch-CV Switching Frequency
I2FMIN		9801	A^2Hz	LinkSwitch-CV Min I2F (power Coefficient)
I2FMAX		12741	A^2Hz	LinkSwitch-CV Max I2F (power Coefficient)
VOR		90	Volts	Reflected Output Voltage
VDS		10	Volts	LinkSwitch-CV on-state Drain to Source Voltage
VD		0.5	Volts	Output Winding Diode Forward Voltage Drop
DCON		5.04	us	Output Diode conduction time
KP_TRANSIENT		1.04		Worst case ripple to peak current ratio. Maintain KP_TRANSIENT below 0.25

图4. 设计表格内的LinkSwitch-CV设计参数部分

输出二极管正向电压降， V_D (V)

输入（主）输出二极管的平均正向电压降。如果没有合适的数值选择，对于肖特基二极管取值0.5，对于PN结型二极管取值为0.7 V。假定的默认值为0.5 V。

输出二极管导通时间， D_{CON} (μ s)

此输出二极管导通时间是计算得出的。该值应始终大于LinkSwitch-CV的反馈引脚电压采样点3.1 μ s。

纹波电流与峰值漏极电流的比例， $K_{P(TRANSIENT)}$

K_P 是计算得出的纹波与峰值初级电流的比例。 $K_{P(TRANSIENT)}$ 是 K_P 的最低值，该值出现在跳过某个开关周期后第一个开关周期与第二个开关周期之间。该值应始终大于0.25，以防止前沿消失后误触发电流限流点。

第三步 – 根据输出功率选择磁芯和骨架，输入 A_E 、 L_E 、 A_L 、 BW 及 L

这些符号分别代表磁芯等效截面积 A_E (cm²)、磁芯等效路径长度 L_E (cm)、无气隙的磁芯等效电感 A_L (nH/Turn²)、骨架宽度 BW (mm)以及初级绕组层数 L 。

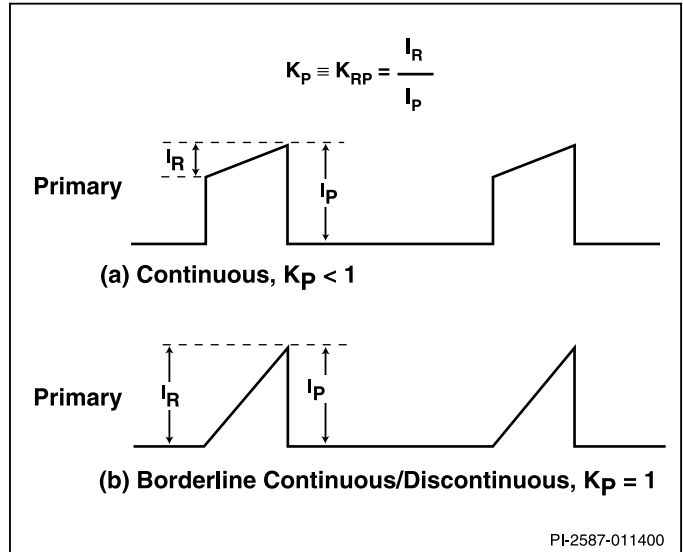


图5. 连续导通模式初级电流波形， $K_P \leq 1$

在默认情况下，如果磁芯单元格为空，数据表会自动选用最小的磁芯尺寸以满足最大磁通密度限制。用户也可对其进行改变，选用其它容易得到的常用磁芯（如表5所示）。从下拉菜单中选择磁芯类型。如果菜单中没有列出所需的磁芯，则需要输入磁芯的特性 A_E 、 L_E 、 A_L 以及骨架宽度 BW 。

对于要求在初级和次级之间进行安全隔离但不使用三层绝缘线的设计，应输入骨架两侧的安全边距宽度 M 。一般情况下，对于通用电压输入，总的边距宽度为6.2 mm，因此在数据表中要输入3.1 mm。对于垂直式的骨架，骨架两端的安全边距可以不是对称的，即使在实际制作变压器时只有一边有绝缘间距，但如果总的边距宽度为6.2 mm，还是要输入3.1 mm。

对于使用三层绝缘线的设计，为了满足所要求的安全爬电距离，还是有必要输入一个小的安全边距。通常情况下，对于每个磁芯往往有多种骨架与其相配，而每种骨架有不同的外形尺寸。请参照骨架的数据手册或咨询安规工程师及变压器供应商以确定所需的安全边距宽度。由于安全边距减少了绕组绕制的可利用面积，因此对于尺寸较小的磁芯并不适合采用安全边距的变压器结构。如果在设计表格中输入安全边距后，初级绕组的层数(L)要求在

ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES				
Core Type	Auto	EE16		Transformer Core size
Core		EE16	P/N:	PC40EE16-Z
Bobbin		EE16 BOBBIN	P/N:	BE-16-118CPH
AE		0.192	cm ²	Core Effective Cross Sectional Area
LE		3.5	cm	Core Effective Path Length
AL		1140	nH/T ²	Ungapped Core Effective Inductance
BW		8.5	mm	Bobbin Physical Winding Width
M		0.00	mm	Safety Margin Width (Half the Primary to Secondary Creepage Distance)
L		3		Number of Primary Layers
NS		7		Number of Secondary Turns

图6. 设计表格中变压器磁芯及结构变量部分

变压器磁芯尺寸	
EE10	EF16
EF12.6	EF20
EE13	EF25
EE16	EFD15
EE19	EFD20
EE22	EFD25
EEL16	EFD30
EE16W	EI16
EEL19	EI19
EEL22	EI22
EE25	EI25
EEL25	

表5. LinkSwitch-CV PIXs设计表格中提供的变压器磁芯列表

3层以上，那么建议或者使用尺寸更大些的磁芯，或者将安全边距取值为零而采用三层绝缘线来绕制次级绕组。

如果需要使用挡墙胶带，输入挡墙胶带的宽度M（单位mm）。

输入初级绕组层数(L)。建议的最大初级绕组层数为三层。层数越多，漏感就越大，这样会增大损耗和降低输出电压调节性能。

N_s 是次级圈数。如果将单元格留空，则需计算出满足可接受磁通密度的最少圈数。

第四步 - 反馈变量

反馈参数由软件计算得出。 N_{FB} 是反馈绕组的圈数。用户可以在带阴影的单元格中输入所需的数字来更改此值。 V_{FLY} 是反馈绕组的反激电压。该电压用于调节输出电压。 R_{UPPER} 和 R_{LOWER} 电阻是连接到LinkSwitch-CV器件的反馈绕组和FB引脚。您可以在带阴影的单元格中输入其他值来更改 R_{UPPER} ，此时 R_{LOWER} 也将被重新计算。但输入的数值建议不要超过默认值的2.5倍，否则可能会激活开环保护电路。

在首个原型开始工作后，可对输出电压进行精调以提高精确度。在满载条件下测量输出电压并将所测得的值输入“测量输出电压”单元格中。 R_{LOWER_FINE} 将根据该测量值计算得出。用计算得出的值替换原型中现有的 R_{LOWER} 。

第五步 - 偏置绕组参数

如果需要使用一个外部偏置电路将空载输入功率降低到200 mW以下，请在带阴影的单元格中输入YES。否则，请输入NO。如果使用偏置绕组，推荐使用的偏置电压如单元格中 V_B 所示。在带阴影的单元格中输入一个数值可以更改此电压值。不建议使用10 V以下的值。 N_B 是偏置绕组所需的圈数。需要注意的是，此变压器绕组必须交流堆叠在反馈绕组的顶部（与反馈绕组串联放置）。

FEEDBACK VARIABLES				
NFB		6.00		Feedback winding number of turns
VFLY		4.71	Volts	Voltage on the Feedback winding when LinkSwitch-CV turns off
RUPPER		10.00	k-ohms	Upper resistor of feedback network
RLOWER		7.50	k-ohms	Lower resistor of feedback network
Fine Tuning Section				
Measured Output Voltage		5.00	k-ohms	Actual (Measured) Voltage at the output of power supply
RLOWER FINE		7.50	k-ohms	Adjusted (Fine tuned) value of lower resistor (RLOWER). Do not change value of RUPPER

图7. 设计表格中反馈变量输入部分

Bias Winding Parameters				
Add Bias winding	YES		YES	Enter 'Yes' if you want to add a Bias winding
VB		10	Volts	Bias Winding Voltage
NB		7		Number of Bias winding turns. Bias winding is assumed to be AC stacked on top of the Feedback winding

图8. 设计表格中偏置绕组参数输入部分

CURRENT WAVEFORM SHAPE PARAMETERS				
DMAX			0.51	Maximum Duty Cycle
I _{AVG}			0.09 Amps	Average Primary Current
IP			0.31 Amps	Minimum Peak Primary Current
IR			0.27 Amps	Primary Ripple Current
IRMS			0.13 Amps	Primary RMS Current

图9. 设计表格中电流波形参数部分

第6步 - 迭代变压器的设计并生成主要变压器设计参数

反复调整设计，使得没有任何告警出现。如果有任何参数超出建议值的范围，右手边相应的建议列内会给出消除此告警的指导方法。带有“!!! Info”标记的信息会指导用户进一步优化参数，使其处于可接受范围内。将所有警告清除后，便可使用变压器设计参数来绕制变压器原型，也可以将其发送给供应商来定做样品。

最大磁通密度, B_M (高斯)

B_M 是工作磁通密度。推荐使用最大值2500(0.25 T)以降低音频噪音的产生。上述值将取决于音频噪音级别的可接受范围。如果使用长磁芯（如EEL16），则可能需要降低磁通密度以进一步达到可接受的级别。

峰值磁通密度, B_p (高斯)

B_p 是在器件最大限流点和电感容差时的最大磁通密度。要防止磁芯饱和，建议最大磁通密度为3100高斯(0.31 T)。

TRANSFORMER PRIMARY DESIGN PARAMETERS				
L _{PMIN}			1479 uHenries	Minimum Primary Inductance
L _{P_TYP}			1627 uHenries	Typical (Nominal) Primary Inductance
L _{P_TOL}			10	Tolerance of Primary inductance
NP			115	Primary Winding Number of Turns
ALG			124 nH/T ²	Gapped Core Effective Inductance
BM			2441 Gauss	Maximum Flux Density, (BM<2500) Calculated at typical current limit and typical primary inductance
BP			2848 Gauss	Peak Flux Density, (BP<3100) Calculated at maximum current limit and maximum primary inductance
BAC			950 Gauss	AC Flux Density for Core Loss Curves (0.5 X Peak to Peak)
μ _r			1654	Relative Permeability of Ungapped Core
L _G			0.19 mm	Gap Length (L _G > 0.1 mm)
BWE			25.5 mm	Effective Bobbin Width
OD			0.22 mm	Maximum Primary Wire Diameter including insulation
INS			0.04 mm	Estimated Total Insulation Thickness (= 2 * film thickness)
DIA			0.18 mm	Bare conductor diameter
AWG			34 AWG	Primary Wire Gauge (Rounded to next smaller standard AWG value)
CM			40 Cmls	Bare conductor effective area in circular mils
CMA			301 Cmls/Amp	Primary Winding Current Capacity (200 < CMA < 500)

图10. 设计表格中变压器初级绕组设计参数部分

初级电感量, $L_{P(TYP)}$, $L_{P(MIN)}$ (mH), $L_{P(TOLERANCE)}$ (%)

$L_{P(MIN)}$ 表示输出额定输出功率(P_o)所需的最小初级电感值。

由于通常都是将初级电感量作为含容差的额定值提供给供应商，因此 $L_{P(TYP)}$ 值可通过以下公式计算得出：

$$L_{P(TYP)} = L_{P(MIN)} \times \left(1 + \frac{L_{P(TOL)}}{100}\right)$$

其中， $L_{P(TOL)}$ 是输入的百分比容差。如果没有输入相应的值，PIXIs将使用默认值10，表示容差 $L_{P(TOL)}$ 为±10%。

初级绕组圈数, N_p

此参数表示总的初级绕组圈数。

开气隙后的磁芯等效电感量, A_{LG} (nH/T²)

此参数是 $L_{P(MIN)}$ 的目标磁芯等效电感量，由 A_{LG} 的典型值乘以 $1+(L_{P(TOL)}/100)$ 计算得出。此参数通常由变压器供应商用于采购合适气隙尺寸的磁芯。

磁芯气隙长度, L_G (mm)

L_G 是磁芯气隙长度的估计值。通常不推荐对中心柱气隙磁芯使用小于0.1 mm的值，因为这样会导致初级电感量容差增大。如果您需要使用小于0.1 mm的 L_G 值，请咨询变压器供应商以获得指导。

最大的初级绕组导线外径, OD (mm)

此参数是计算得出的最大导线外径，用于使初级绕组适合指定的层数。选择导线类型时，应使用双层磁线（而不是单层磁线），以便提高可靠性和降低初级电容容量（降低空载输入功率）。

初级绕组导线的裸线直径, DIA (mm)

初级绕组线规格, AWG

此参数是计算得出的裸线直径，四舍五入取第二小的标准美国线规。

初级绕组裸线等效面积, $CM(C_{MILS})$

CM 是以圆密耳为单位的等效导线面积。

初级绕组导线电流容量, $CMA(C_{MILS}/A)$

CMA 是以圆密耳 / 安培 (1密耳=1/1000英寸) 为单位的初级导线面积。如果最差绕组温度得到检验的话, 则可以接受取值低于推荐的最小值200。

第7步 - 输入级的选择

推荐的输入级如表6所示。输入级由熔断元件、输入整流及线滤波器网络组成。熔断元件可以是可熔电阻, 也可以是保险丝。如果选择使用可熔电阻, 则电阻要选择阻燃类型的, 并根据输入差模雷击测试要求选取绕线类型的电阻。避免使用金属膜或碳膜电阻, 因为 VAC_{MAX} 反复施加至电源时的浪涌电流很容易造成这类电阻损坏。

对于使用一个Y电容及一个单电感或带有磁珠的电感的设计, 应将电感放置在Y电容连接点的另一侧。例如, 在 C_{IN2} 的正极连接有Y电容时, 则应将电感放在 L_{IN2} 和磁珠 L_{IN1} (如有使用) 的位置。

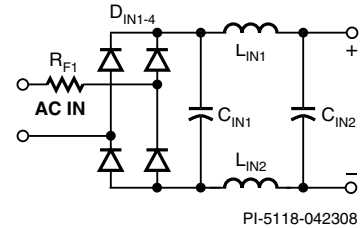
对于输出功率约为1 W的设计, 一般来讲使用半波整流成本更低; 而输出功率大于1 W时要采用全波整流。半波整流的设计中在功率返回端增加另外一个二极管可以改善EMI抗干扰性能。此二极管相当于一个EMI“选通门”(EMI电流只有在二极管导通时才可以通过), 同时此二极管使得差模雷击的耐受力增加一倍, 因为两个二极管分担了雷击电压。

如果电源规范要求输出静电放电(ESD)测试, 则半波整流可能不太适合。在此类测试期间, 将释放出高达±15 kV的固定电能, 这些能量将被施加到电源次级(相对于初级)。如果采用半波整流, 该电压还会出现于输入二极管, 因此会造成故障。如果采用全波整流, 二极管应力会箝位至输入电容的电压, 从而可避免二极管故障。

传导EMI滤波由 L_{IN1} 和 L_{IN2} 提供, 它们与 C_{IN1} 和 C_{IN2} 共同形成一个 π 型滤波器。单电感适用于输出功率低于3 W的设计, 或者EMI是通过电源浮动(即没有连接至安全接地端)输出进行测量的设计。尽管3 W以上的设计通常需要使用两个电感, 但一个磁珠可能就足够了, 特别是电源输出是浮动的设计。

通常, 总输入电容容量是在两个输入电容(C_{IN1} 和 C_{IN2})之间进行平分的。但为了降低成本, 可能会使用两个不同的电容容量值。在这种情况下, 选择 $C_{IN1} \geq 1 \mu F$ (或根据需要选择该值), 可以防止电容在差模浪涌期间出现过压。选择第二个电容值 C_{IN2} , 使两个的总容量($C_{IN1} + C_{IN2}$)满足 $\geq 2 \mu F/W$ 输出功率, 选择 $3 \mu F/W$ 输出功率可以在最低输入电压时得到最大效率。

生成差模EMI是 C_{IN2} 的等效串联阻抗的重要功能, 因为此电容用于提供初级开关电流。为 C_{IN2} 选择一个较 C_{IN1} 低的ESR电容串联, 有助于降低差模(低频率)传导EMI, 同时还可优化这两个电容的总体成本。表6显示了输入滤波器的电路图, 给出了选择 $C_{IN1} + C_{IN2}$ 的公式, 并说明了在其它输入电压范围下如何选择输入电容的容量。



R_{F1} :	4.7 Ω – 10 Ω , 1 W, Fusible, flameproof or fuse
L_{IN1} :	470 μH – 2.2 mH, 0.05 A – 0.3 A
L_{IN2} :	Ferrite bead or 470 μH – 2.2 mH, 0.05 A – 0.3 A
$C_{IN1} + C_{IN2}$:	$\geq 2 \mu F/W_{OUT}$, 400 V, 85 VAC – 265 VAC
	$\geq 2 \mu F/W_{OUT}$, 200 V, 100 VAC – 115 VAC
	$\geq 1 \mu F/W_{OUT}$, 400 V, 185 VAC – 265 VAC
D_{INX} :	1N4007, 1 A, 1000 V

表6. 输入级选择推荐

第8步 - 旁路引脚电容、偏置绕组及反馈元件的选择**旁路引脚电容**

使用一个额定电压大于7V的1 μF 旁路引脚电容(图1中的C4)。电容的电介质材质不太重要。但其绝对最小值(包括容差和温度)应 $\geq 0.5 \mu F$ 。电容的物理位置必须靠近LinkSwitch-CV旁路引脚。

偏置绕组元件

添加偏置电路可以将空载输入功耗从大约200 mW降低到70 mW以下。这样可以大大提高轻载条件下的效率, 从而允许使用较低成本的选件, 同时仍能满足平均效率要求。例如, PN结型输出二极管可以替代较高成本的肖特基势垒二极管, 或可以换用较小直径的导线制成的电缆(提高阻抗)。

图1中的电源设计中使用了偏置电路。二极管D6、电容C6和电阻R4形成偏置电路。如果输出电压低于10 V, 需要另外添加变压器绕组, AC叠加在反馈绕组顶部。这样即使在空载模式下以低开关频率工作时, 也可以有足够高的电压为旁路引脚供电。

在图1中, 添加的偏置绕组(从引脚5到引脚4)叠加在反馈绕组(从引脚4到引脚2)的顶部。二极管D6对输出进行整流, C6为滤波电容。建议使用一个10 μF 电容, 用于维持空载时低频率工作期间的偏置电压。电容类型并不重要, 但其电压额定值必须

高于 V_{BIAS} 的最大值。建议流入BP引脚的电流等于IC供电电流（约0.5 mA）。 R_{BIAS} (R4)的值根据下式计算得出：

$$R_{BIAS} = (V_{BIAS} - V_{BP})/I_{S2}$$

其中 V_{BIAS} （典型值为10 V）为C6的电压， I_{S2} （典型值为0.5 mA）为IC供电电流， V_{BP} （典型值为6.0 V）为BP引脚电压。参数 I_{S2} 和 V_{BP} 在LinkSwitch-CV数据手册的参数表中有提供。二极管D6可以是低成本二极管，比如FR102、1N4148或BAV19/20/21。二极管电压应力在设计表格中的电压应力参数部分给出。

如果反馈绕组电压（设计表格中的 V_{FLY} ）大于10 V，则不需要额外的绕组。在本例中，可以将D6直接连接到变压器引脚4处反馈绕组，并省去引脚5与引脚4之间的偏置绕组。

反馈引脚电阻值

单元格[D46]和[D47]中提供了 R_{UPPER} 和 R_{LOWER} 的值，用于初始原型构建。在需要不同反馈电路阻抗的应用中，可以为 R_{UPPER} 输入一个值，然后软件将计算出 R_{LOWER} 的值。特别需要注意的是，要检测到反馈电路的存在，反馈引脚的最小输入电流必须为150 μ A。如果电流低于150 μ A，电源可能无法正确启动。 R_{UPPER} 和 R_{LOWER} 电阻应尽可能接近反馈引脚的位置放置。首个原型开始工作后，可能需要通过调整 R_{LOWER} 的值来调整输出电压。PIXIs将计算出一个正确的数值。在单元格[B49]中输入输出电压测量值，PIXIs将为 R_{LOWER} 计算出一个新值，显示在单元格[D50]中。

图1中的电容C5和R5用于消除群脉冲的影响。更多信息，请参见设计技巧中的群脉冲部分。

第九步 – 输出二极管及假负载输出整流二极管的选择

T输出整流二极管应选择快速或超快速恢复PN结型或肖特基势垒型。选择对指定的额定电压值(V_R)有足够裕量的二极管。通常 $V_R \geq 1.2 \times PIVs$ ，其中PIVs可以从设计表格的电压应力参数部分得到。制作好原型后，使用示波器测量在 VAC_{MAX} 情况下的实际二极管应力以确定可接受的降额（通常为80%）。

选择额定值最接近 $I_D \geq 2 \times I_O$ 的二极管，其中 I_D 为二极管的额定电流， I_O 为输出电流。考虑到二极管自身产生的热量，可根据需要选用较大的二极管，以满足散热或效率要求。

表7列出了LinkSwitch-CV设计中可能会采用的适合的肖特基及超快恢复二极管类型。当在开关频率下对输出电压进行采样时，空载时将保持最小开关频率，以提供可接受的瞬态负载性能。因此，如果电源能够在空载状态下运行，则可以使用假负载电阻来防止输出电压在负载极轻(<~25 mA)或空载（见图1中的电阻R7、R8和R9）条件下出现上升的情况。

对于在零负载时必须保持输出电压稳压的设计，刚开始选择的电阻值应能代表在额定输出电压下大约25 mA的负载值。比如，对于5 V的输出，应选用2 k Ω 的假负载电阻值。

对于在空载条件下输出电压会上升的设计，应选择假负载电阻值，以将输出电压控制在最大输出电压规格范围内。将空载条件下的电压上升最大值控制在低于正常输出电压的50%，可以降低因初级箝位及偏置绕组耗散增加而引起的输出功率增加。

由于假负载电阻同时也会增大空载功耗，在规格表中允许的情况下，选取其电阻值时要综合考虑空载输入功率及空载输出电压是否满足要求。

序列号	类型	VR范围	I _F	封装	制造商
		V	A		
1N5817 to 1N5819	Schottky	20-40	1	Leaded	Vishay
SB120 to SB1100	Schottky	20-100	1	Leaded	Vishay
11DQ50 to 11DQ60	Schottky	50-60	1	Leaded	Vishay
1N5820 to 1N5822	Schottky	20-40	3	Leaded	Vishay
MBR320 to MBR360	Schottky	20-60	3	Leaded	Vishay
SS12 to SS16	Schottky	20-60	1	SMD	Vishay
SS32 to SS36	Schottky	20-60	3	SMD	Vishay
UF4002 to UF4006	Ultrafast	100-600	1	Leaded	Vishay
UF5401 to UF5408	Ultrafast	100-800	3	Leaded	Vishay
ES1A to ES1D	Ultrafast	50-200	1	SMD	Vishay
ES2A to ES2D	Ultrafast	50-200	2	SMD	Vishay
SL12 to SL23	Schottky (low V _F)	20-30	1	SMD	Vishay
SL22 to SL23	Schottky (low V _F)	20-30	2	SMD	Vishay
SL42 to SL44	Schottky (low V _F)	20-30	4	SMD	Vishay

表7. 适合LinkSwitch-CV设计的二极管列表

TRANSFORMER SECONDARY DESIGN PARAMETERS				
Lumped parameters				
ISP		5.02	Amps	Peak Secondary Current
ISRMS		2.14	Amps	Secondary RMS Current
IO		1.20	Amps	Power Supply Output Current
IRIPPLE		1.78	Amps	Output Capacitor RMS Ripple Current
CMS		429	Cmils	Secondary Bare Conductor minimum circular mils
AWGS		23	AWG	Secondary Wire Gauge (Rounded up to next larger standard AWG value)
DIAS		0.58	mm	Secondary Minimum Bare Conductor Diameter
ODS		1.21	mm	Secondary Maximum Outside Diameter for Triple Insulated Wire
INSS		0.32	mm	Maximum Secondary Insulation Wall Thickness

图11. 设计表格中变压器次级设计参数部分

VOLTAGE STRESS PARAMETERS				
VDRAIN		584	Volts	Maximum Drain Voltage Estimate (Includes Effect of Leakage Inductance)
PIVB		48	Volts	Bias Diode Maximum Peak Inverse Voltage
PIVS		28	Volts	Output Rectifier Maximum Peak Inverse Voltage

图12. 设计表格中的电压应力参数部分

第10步 - 输出滤波电容的选择

选择电容的电压值 $\geq 1.2 \times V_{O(MAX)}$ 。

使用以下最大允许的等效串联阻抗(ESR)表达式来选择初始电容的值:

$$ESR_{MAX} = \frac{V_{RIPPLE(MAX)}}{I_{SP}}$$

其中, $V_{RIPPLE(MAX)}$ 是最大指定的输出纹波和噪声; I_{SP} 是从设计数据表变压器次级参数部分得到的次级峰值电流。

绝对最小电容容量 (不受ESR影响) 由以下表达式计算得出:

$$C_{OUT(MIN)} = \frac{I_{O(MAX)} \left(\frac{1}{F_S} - D_{CON} \right)}{V_{RIPPLE(MAX)}}$$

其中, $I_{O(MAX)}$ 是最大输出电流; F_S 是开关频率; D_{CON} 是输出二极管导通时间; $V_{RIPPLE(MAX)}$ 是允许的最大输出纹波电压。确认电容的纹波电流额定值大于 I_{RIPPLE} 值 (从设计数据表“变压器次级参数”部分获得该值)。如果小于 I_{RIPPLE} 值, 请选择符合该要求的最小电容值。当电容的工作温度低于其数据手册规定的最大值时, 很多厂家会提供纹波电流的增加系数。这样用户可以利用这些信息, 确保没有选用过大的电容尺寸。

要减少输出电容的物理尺寸, 可以使用一个输出LC后级滤波器来降低与开关噪声有关的ESR。在这种情况下, 选择一个额定电流 $\geq I_O$ 、电感值范围在1 μ H到3.3 μ H之间的电感, 或选择一个铁氧体磁珠用于 $I_O < \sim 500$ mA的设计。次级侧电容通常为100 μ F或220 μ F, 并且ESR较低, 具有良好的瞬态响应。次级侧纹波电流不会经过此电容, 因此对ESR或纹波电流无特别要求。

TRANSFORMER SECONDARY DESIGN PARAMETERS (MULTIPLE OUTPUTS)					
1st output					
VO1			5	Volts	Output Voltage (if unused, defaults to single output design)
IO1			1.200	Amps	Output DC Current
PO1			6.00	Watts	Output Power
VD1			0.5	Volts	Output Diode Forward Voltage Drop
NS1			7.00		Output Winding Number of Turns
ISRMS1			2.14	Amps	Output Winding RMS Current
IRIPPLE1			1.78	Amps	Output Capacitor RMS Ripple Current
PIVS1			28	Volts	Output Rectifier Maximum Peak Inverse Voltage
CMS1			429	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS1			23	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS1			0.58	mm	Minimum Bare Conductor Diameter
ODS1			1.21	mm	Maximum Outside Diameter for Triple Insulated Wire
2nd output					
VO2				Volts	Output Voltage
IO2				Amps	Output DC Current
PO2			0.00	Watts	Output Power
VD2			0.7	Volts	Output Diode Forward Voltage Drop
NS2			0.89		Output Winding Number of Turns
ISRMS2			0.00	Amps	Output Winding RMS Current
IRIPPLE2			0.00	Amps	Output Capacitor RMS Ripple Current
PIVS2			3	Volts	Output Rectifier Maximum Peak Inverse Voltage
CMS2			0	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS2			N/A	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS2			N/A	mm	Minimum Bare Conductor Diameter
ODS2			N/A	mm	Maximum Outside Diameter for Triple Insulated Wire
3rd output					
VO3				Volts	Output Voltage
IO3				Amps	Output DC Current
PO3			0.00	Watts	Output Power
VD3			0.7	Volts	Output Diode Forward Voltage Drop
NS3			0.89		Output Winding Number of Turns
ISRMS3			0.00	Amps	Output Winding RMS Current
IRIPPLE3			0.00	Amps	Output Capacitor RMS Ripple Current
PIVS3			3	Volts	Output Rectifier Maximum Peak Inverse Voltage
CMS3			0	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS3			N/A	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS3			N/A	mm	Minimum Bare Conductor Diameter
ODS3			N/A	mm	Maximum Outside Diameter for Triple Insulated Wire
Total power			6	Watts	Total Output Power
Negative Output			N/A		If negative output exists enter Output number; eg: If VO2 is negative output, enter 2

图13. 设计表格中多路输出变压器次级设计参数部分

输出电容也可分为两个物理电容。本设计中，总的纹波额定电流值等于各单个电容额定电流值的总和。

第11步 – 初级箝位元件的选择

表14中所示的两种箝位布局适合于LinkSwitch-CV设计。降低 C_{C1} 的值并增大 R_{C2} 的值，同时应将峰值漏极电压保持在 <680 V。如果 C_{C1} 的值较大，则箝位电压（影响反馈绕组采样电压）的稳定时间会更长，从而可能导致更高的输出纹波电压。

当漏感大于 $125 \mu\text{H}$ 时最适合采用RCDZ电路，以便降低反馈绕组中产生的漏极电压过冲和 / 或振荡。

为实现最佳输出调节，关断初级MOSFET $2.1 \mu\text{s}$ 后反馈电压必须稳定到1%的范围内。这就需要认真选择箝位电路元件。VR1的电压选择范围在高于 V_{OR} 的10%到20%之间。这样在关断时箝位可以限制漏极电压尖峰的幅值，同时又能在输出二极管导通时防止齐纳二极管在反激期间发生导通。 R_{C2} 的值应为最大值，以便设定出可接受的反馈引脚电压和峰值漏极电压。 R_{C2} 值过大会延长 C_{C1} 的放电时间、增加峰值漏极电压以及降低调节性能。

电阻 R_{C1} 用来衰减高频漏感振铃，从而降低EMI。该值必须足够大才能在所需的时间内衰减振荡，但也不能过大，因为这样会使漏极电压超过680 V。

如果初级漏感小于 $125 \mu\text{H}$ ，可以省去VR1并增大 R_{C2} 的值。 820 pF 电容取值 $470 \text{ k}\Omega$ 是建议起点。确认在所有输入电压及负载条件下峰值漏极电压均小于680 V。确认反馈绕组稳定在可接受的限度内，以实现良好的输入电压及负载调节。

箝位电路中快速二极管与慢速二极管的影响之比较

慢速反向恢复二极管($>1 \mu\text{s}$)可减小反馈电压振荡和改善输出稳压。使用快速二极管(500 ns)会增大振荡幅度，从而引起输出纹波的增加。从图15中可以看出，使用FR104二极管时所出现的较大振荡幅度表示，在 $2.5 \mu\text{s}$ 至 $3.1 \mu\text{s}$ 时间段内的采样电压存在高达8%的误差。

无箝位设计

无箝位设计完全依赖漏极节点电容来控制漏极电感引起的峰值漏极-源极电压。因此最大AC输入电压、 V_{OR} 的数值、漏感能量（是漏感和峰值初级电流的函数）以及初级绕组电容决定了峰

Common Primary Clamp Configurations

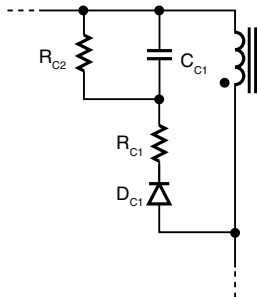
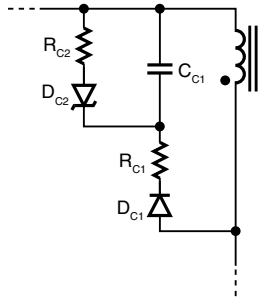
RCD	RCDZ (Zener Bleed)
	
PI-5107-110308	PI-5108-110308
<p>D_{C1}: 1N4007 / FR107, 1 A, 1000 V</p> <p>R_{C1}: 100 Ω - 300 Ω, 1/4 W</p> <p>C_{C1}: 470 pF - 1000 pF</p> <p>R_{C2}: 330 kΩ - 680 kΩ, 1/2 W</p>	<p>D_{C1}: 1N4007 / FR107, 1 A, 1000 V</p> <p>D_{C2}: BZY97Cxxx (xxx = 1.1 to 1.2 $\times V_{OR}$)</p> <p>R_{C1}: 100 Ω - 300 Ω, 1/4 W</p> <p>R_{C2}: 5 kΩ - 100 kΩ, 1/2 W</p> <p>C_{C1}: 470 pF - 1000 pF</p>

图14. 适合LinkSwitch-CV设计的初级箝位配置

值漏极电压。在没有任何功率耗散元件作为外部电压箝位的情况下，更长的漏感振荡持续时间会导致EMI升高。

对于一个通用输入的设计或230 VAC输入的无箝位设计，请参考如下建议：

1. 无箝位设计应在输出功率约5 W并使用约90 V的 V_{OR} 的情况下使用。
2. 对于输出功率约5 W的设计，初级绕组应采用双层绕制的结构以确保初级匝间电容在25 pF到50 pF的足够大范围内。必须在变压器中增加一个偏置绕组并使用标准恢复时间的二极管(1N4003 - 1N4007)进行整流，作为箝位功能使用。从偏置绕组电容连接一个电阻到旁路引脚，可以从外部向器件供电。这样的设计禁止了内部高压电流源的操作，降低了器件本身功耗及电源空载功耗。
3. 对于输出功率大于5 W的设计，无箝位设计不可行，应增加一个外部箝位。
4. 必须保证在最差情况下，比如高输入电压、峰值漏极电压低于内部MOSFET的 BV_{DSS} 规格，最理想状况是约为650 V，从而为设计留有裕量。在无箝位设计中，变压器的电容尤为关键。因此在执行检测时，确保变压器处于最小电容（或谐振频率）规格条件下。

V_{OR} （输出反射电压）是在次级二极管导通期间输出电压加上二极管正向导通压降，通过变压器的变比反射到初级绕组上的电压。直流总线电压、漏感尖峰电压以及 V_{OR} 决定了峰值漏极电压。

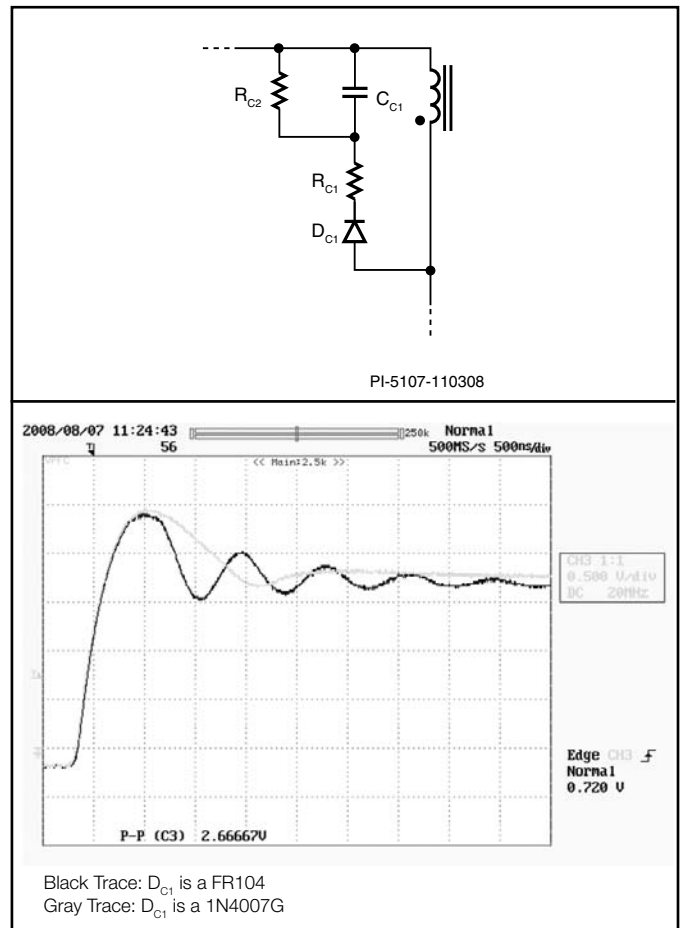


图15. 反馈引脚电压的箝位二极管恢复时间之影响

采用E-Shields™的变压器绕组布局实例

完成PIXIs设计表格后，即可获得创建变压器设计所需的所有信息。本部分列出有关绕组顺序以及应用Power Integrations E-Shield专利技术的一些实用设计技巧。

采用屏蔽绕组，不仅可省去共模扼流圈，而且可降低初级侧和次级侧之间连接的Y级电容的值，甚至无需Y级电容，从而提高传导EMI性能并简化输入滤波级。参见图16和17以了解基准绕组编号(WDx)。

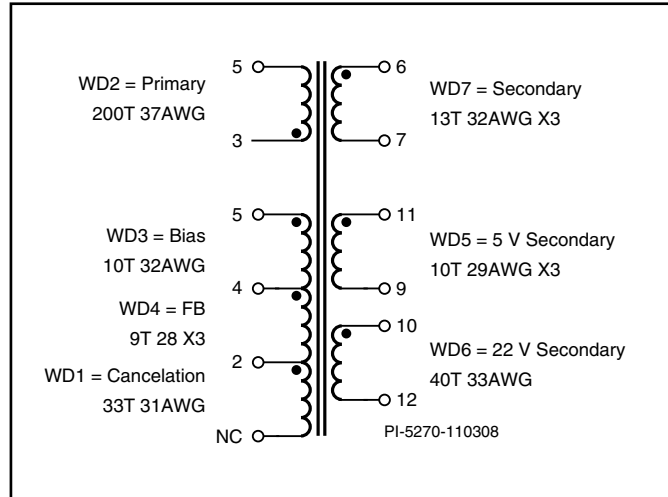


图16. 典型的变压器电气原理图

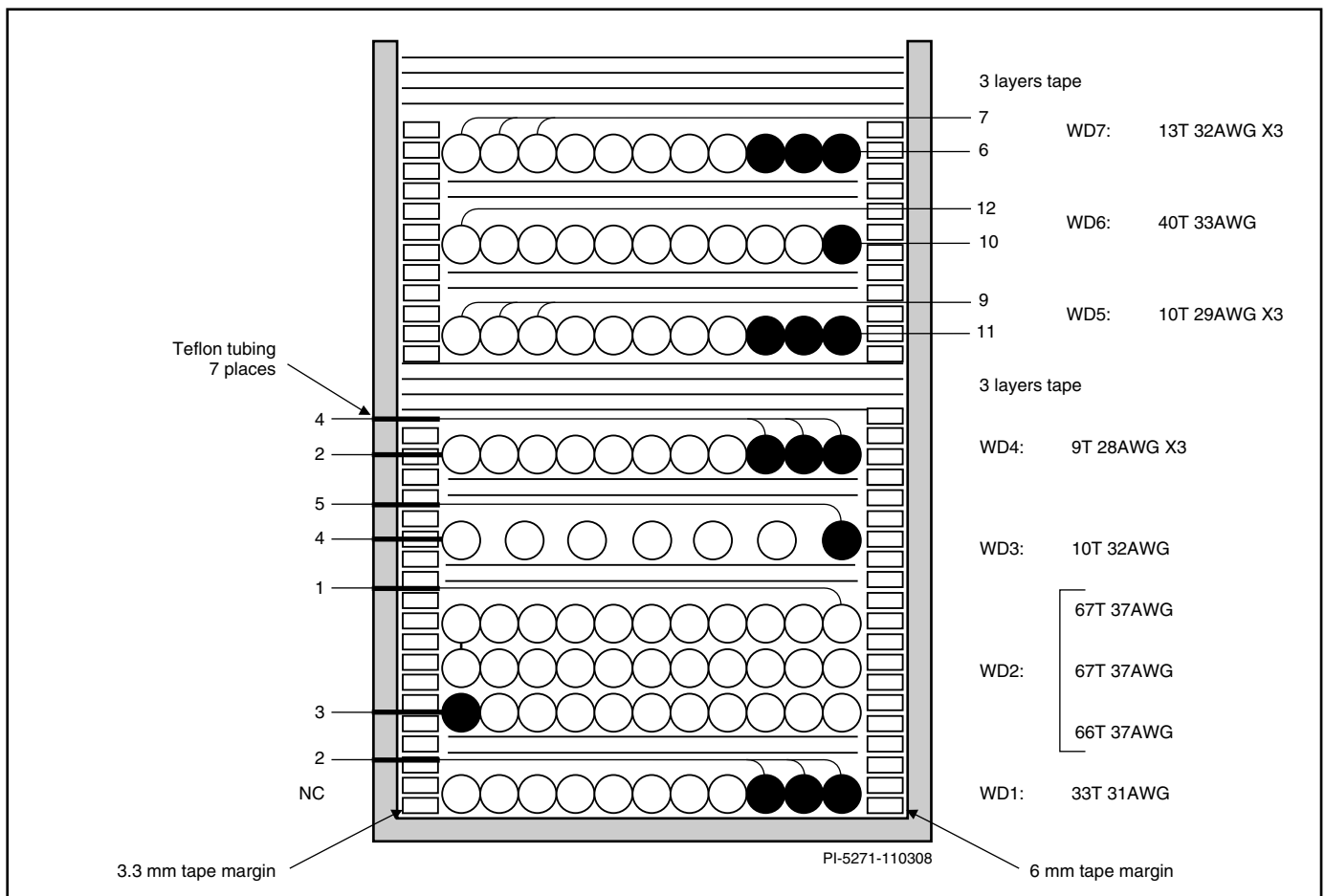


图17. LinkSwitch-CV变压器的典型绕制结构

磁芯抵消绕组

第一层是磁芯抵消绕组(WD1)。从PIXIs获得初级绕组圈数 N_p [D71]，然后除以层数L[E36]，得出圈数。将得出的圈数再除以2 ($N_{SHIELD} = 1/2 * (N_p/L)$)。将得出一个起始值，可能需要对该值进行调整，以降低传导EMI干扰。请注意，屏蔽绕组的起始点（黑点）位于从初级绕组起始的骨架的另一侧。屏蔽绕组的末端是浮动的。选择与骨架宽度完全吻合的线规。

初级绕组

第二个绕组(WD2)是初级侧。从PIXIs中分别找到绕组圈数 N_p [D71]、层数L [E36]以及线规AWG [D82]。如图17所示，初级侧的起始处位于从屏蔽层起始的骨架的另一侧。

偏置绕组（可选）

偏置绕组是第三层绕组(WD3)。该绕组沿骨架的绕线宽度均匀地分布在绕线区域。由于该绕组不提供屏蔽，因此无需对无气隙的层进行填充。单元格[D56]中是计算出的圈数 N_b 。

反馈绕组

反馈绕组是骨架上的第四层绕组(WD4)。从PIXIs找到圈数 N_{FB} [D44]。要降低传导EMI干扰，此绕组必须完全覆盖骨架宽度。多股绕组通常用于完全覆盖骨架宽度。

次级绕组

次级绕组从第5层开始。主输出（最高输出功率）应放在这一层。这一层应覆盖骨架宽度。

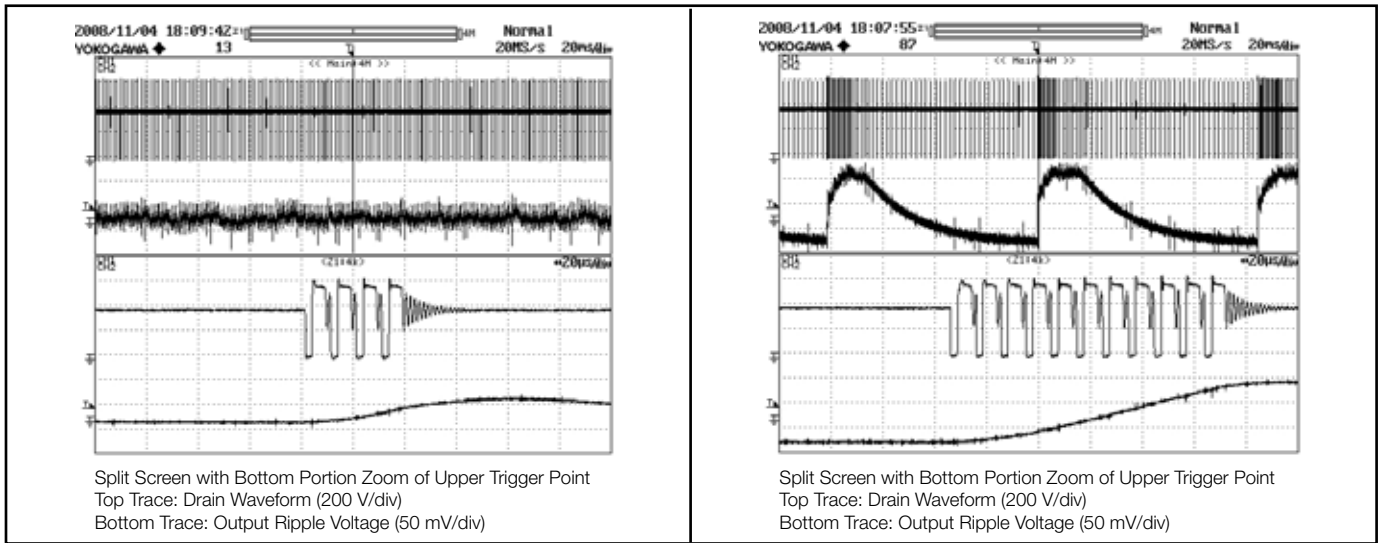


图18. 非脉冲群（少于5次连续开关周期）

脉冲群（多于5次连续开关周期）

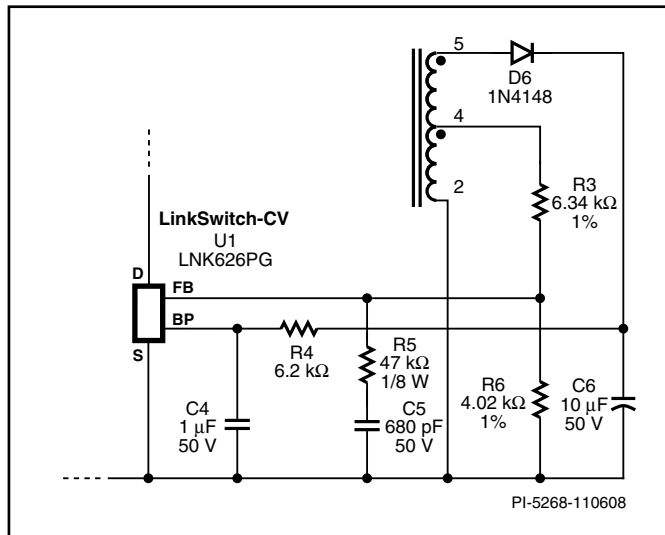


图19. 跨 R_{BOTTOM} 的RC电路用于降低群脉冲

其他次级绕组

在主输出绕组之后添加任何其他输出绕组。

设计技巧

群脉冲

群脉冲是指经过两次或多次时序状态变化后所产生的6次或多次连续脉冲。群脉冲会造成输出纹波电压的增大。这种效应如图18右侧所示，从中可看出群脉冲造成了输出纹波电压的增大。

为消除群脉冲，需确认反馈信号能在内部MOSFET关断后 $2.1\ \mu\text{s}$ 之内达到稳定状态。可能需要在箝位电路中使用齐纳二极管，以获得所需的稳定延迟时间。如果稳定延迟时间不符合要求，还需要使用一个跨反馈电阻的 R_{LOWER} (R6)的RC电路。

R的值（图19中的R5）应在大于 R_{LOWER} 的一个数量级上，取值应使 $R \times C = 32\ \mu\text{s}$ ，其中C为图19中的C5。

设计建议：

电路板布局

LinkSwitch-CV采用高集成电源解决方案，将控制器和高压MOSFET同时集成到单晶片上。由于同时存在高开关电流、高开

关电压和模拟信号，为了保证电源可以稳定可靠的工作，遵循正确的PCB设计方法显得尤为重要。

在设计LinkSwitch-CV电源的电路板时，请务必遵循以下指南：

初级侧连接

- LinkSwitch-CV源极引脚的输入滤波电容的负极端采用单点(Kelvin)连接到偏置绕组的回路。使电涌电流从偏置绕组直接返回输入滤波电容，增强了浪涌的承受力。
- 旁路引脚电容应放置在距离源极引脚和旁路引脚最近的地方。
- 与源极引脚相连的铺铜区域为LinkSwitch-CV提供散热。根据经验估计，LinkSwitch-CV将耗散10%的输出功率。预留足够的铺铜区域，使源极引脚温度维持在 110° 以下。

次级

- 要最大程度降低漏感和EMI，连接次级绕组、输出二极管及输出滤波电容的环路区域面积应最小。此外，与二极管的阴极和阳极连接的铜铂区域面积应足够大，以使用来散热。最好在安静的阴极留有更大的铜铂区域。阳极铺铜区域过大会增加高频辐射EMI。

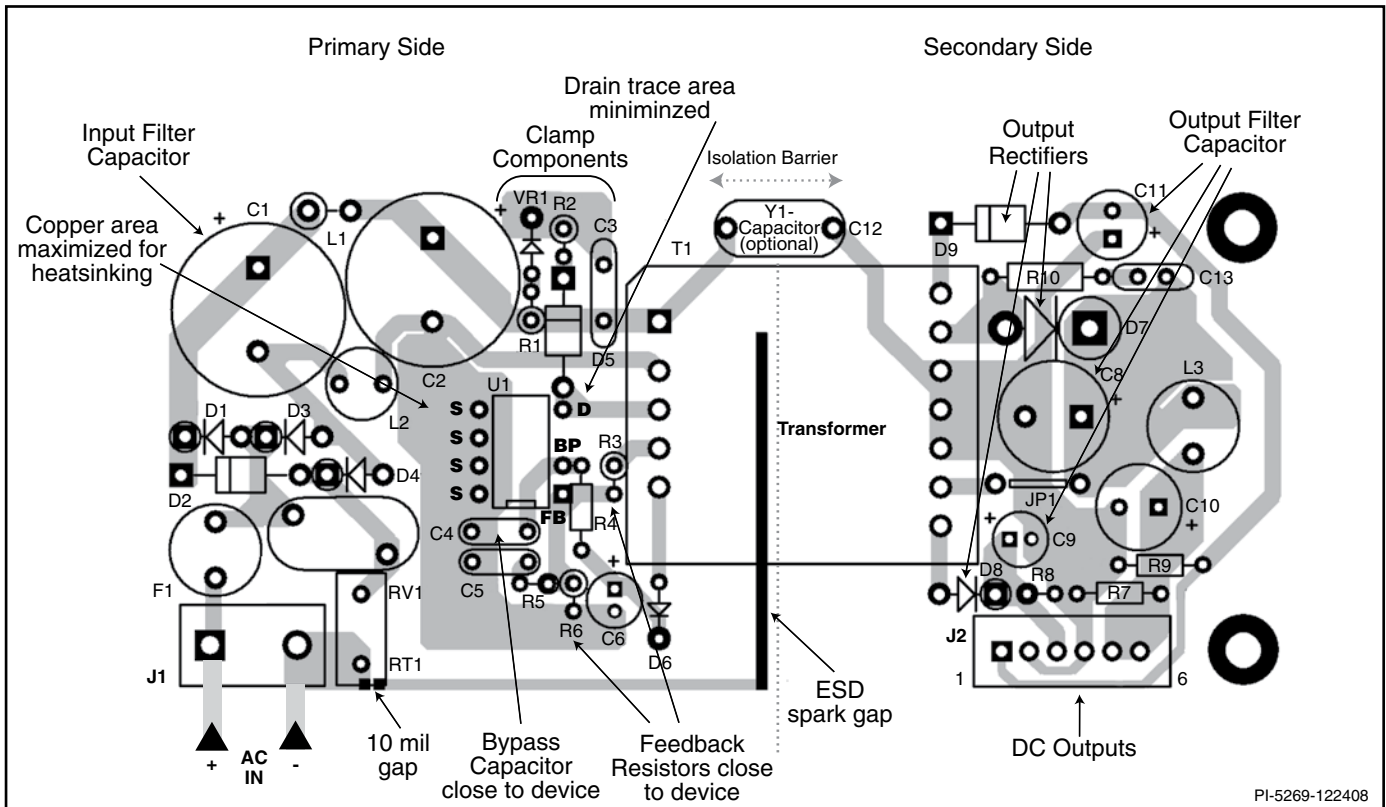


图20. 三路输出电源的PCB布局范例图

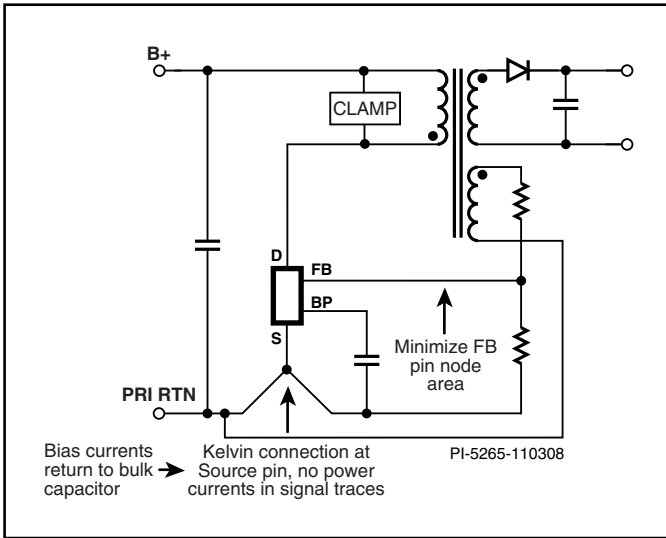


图21. 不带外部偏置的建议布局电路图示

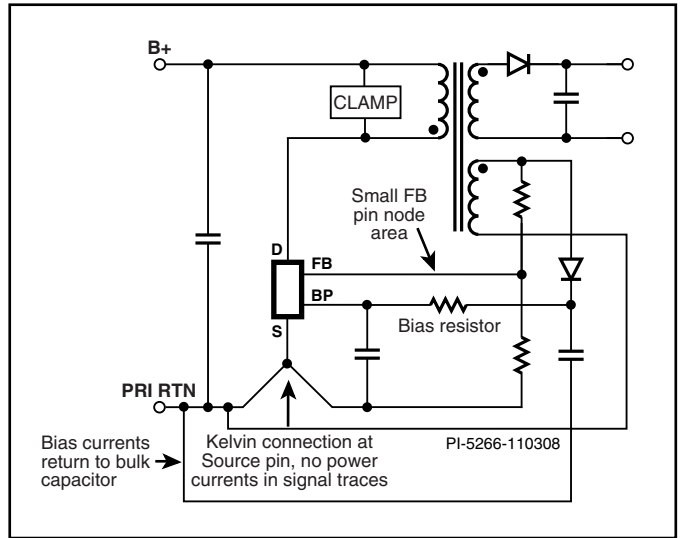


图22. 带外部偏置的建议布局电路图示

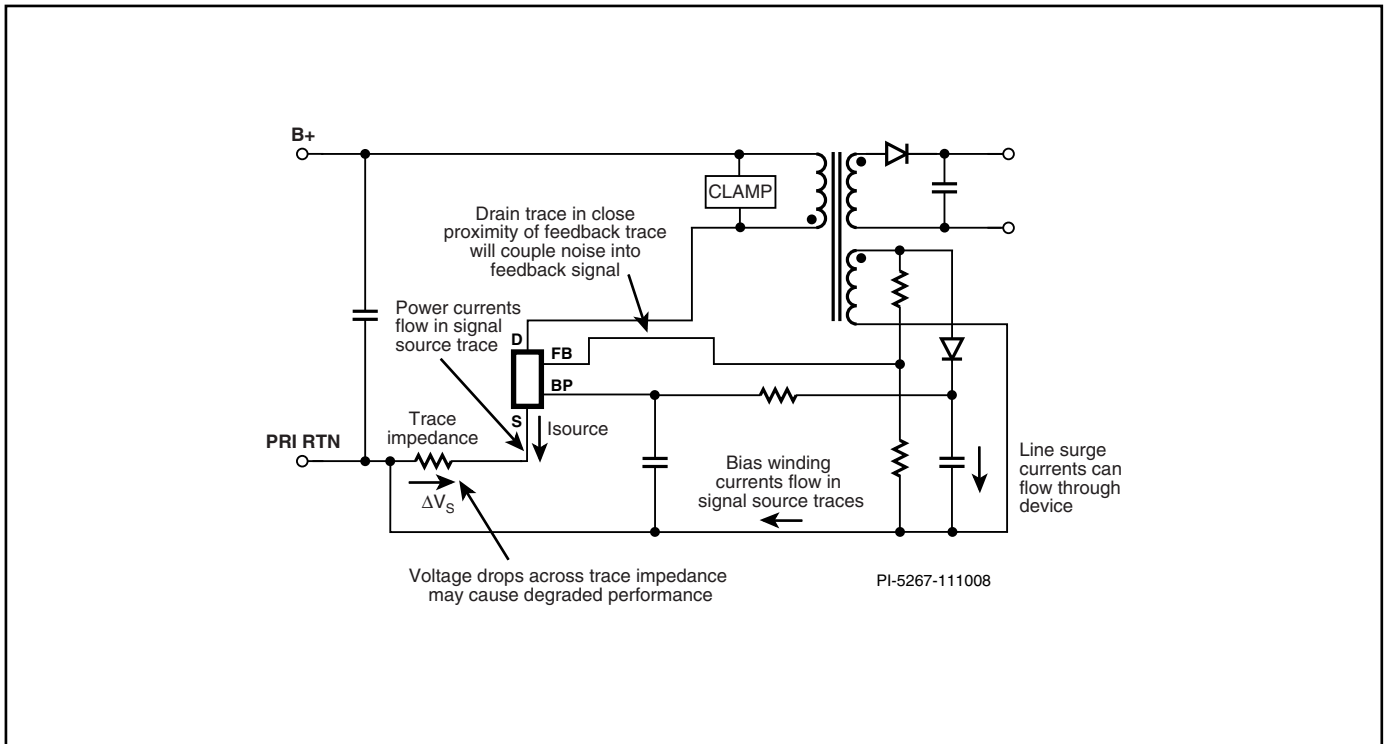


图23. 不合理布局的电气影响电路图示

- 位于变压器下方、沿该布局初级侧和次级侧之间的绝缘带布设的PCB走线形成一个火花隙。在ESD检测期间，绝缘带上如有任何电弧的话，也会优先出现在这一走线和次级侧之间。这样可以安全地将电弧放电电流引入AC输入。在AC输入附近的走线中放置一个额外的小火花隙。该火花隙可以将连接走线的初级侧与AC从电气上隔开，还可以防止任何噪音耦合到AC输入，同时在ESD检测期间形成第二个低击穿电压火花隙。

漏极箝位

LinkSwitch-CV检测初级侧的反馈绕组来调节输出。需要注意的是，漏感振荡可以影响输出稳压。需要用一个合适的漏极箝位来消除高频振荡。图24所示为要求的波形。请注意图25中由于漏感振荡而产生的负极漂移情况。此尖峰将会降低输出电压调节性能，通过调整与箝位二极管串联的振荡电阻（图14中的 R_{C1} ）可以改善这一情况。

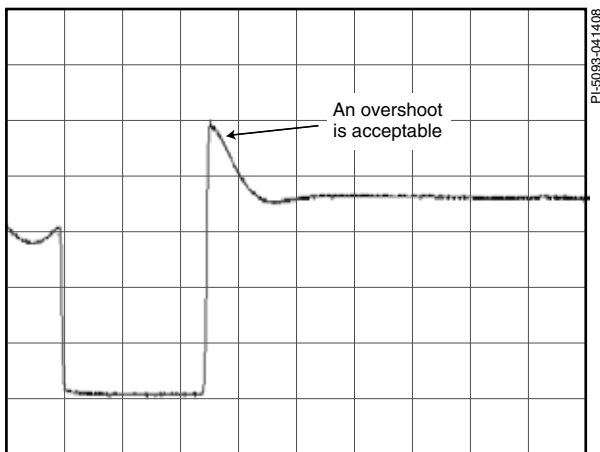


图24. 要求的漏极波形

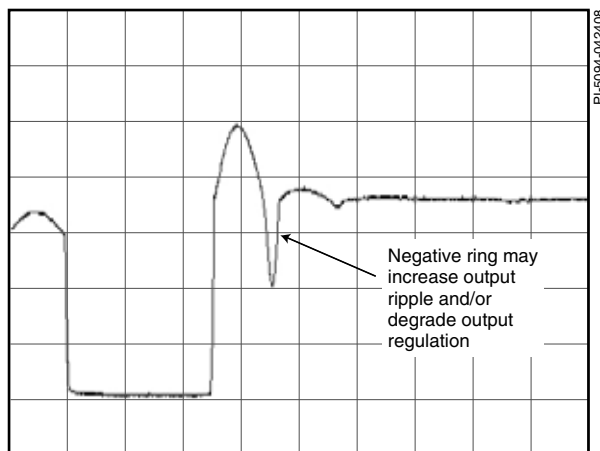


图25. 不理想的漏极波形

快速设计校验

对于任何使用LinkSwitch-CV的电源设计，都应经过全面测试以确保在最差条件下元件的规格没有超过规定范围。建议至少进行如下测试：

1. 最大漏极电压 – 检验峰值 V_{DS} 在最高输入电压和最大输出功率时是否超过680 V。
2. 最大漏极电流 – 在最高环境温度、最高输入电压和最大输出负载情况下，观察启动时的漏极电流波形，检验是否出现变压器饱和的征兆和过多的前沿电流尖峰。LinkSwitch-CV的前沿消隐时间为170 ns，可以防止接通周期过早地终止。在170 ns的消隐时间结束前，观察漏极电流波形，检验前沿电流是否在允许的流限范围内。
3. 热检查 – 在最大输出功率、最小和最大输入电压以及最高环境温度条件下，检验LinkSwitch-CV、变压器、输出二极管和输电容是否超过温度指标。由于数据手册所说明的LinkSwitch-CV器件与器件之间的 $R_{DS(ON)}$ 存在差异，应留出足够的温度裕量。源极引脚最大温度为110 °C。

注释

注释

注释

版本	注释	日期
A	最初发布	11/08
B	修改图20	01/09

了解最新信息. 请访问我们的网站: www.powerint.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at www.powerint.com. Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.powerint.com/ip.htm>.

Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

The PI logo, TOPSwitch, TinySwitch, LinkSwitch, DPA-Switch, PeakSwitch, EcoSmart, Clampless, E-Shield, Filterfuse, StakFET, PI Expert and PI FACTS are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies.

©2008, Power Integrations, Inc.

全球销售支持网络

全球总部 5245 Hellyer Avenue San Jose, CA 95138, USA. Main: +1-408-414-9200 Customer Service: Phone: +1-408-414-9665 Fax: +1-408-414-9765 e-mail: usasales@powerint.com	德国 Rueckertstrasse 3 D-80336, Munich Germany Phone: +49-89-5527-3910 Fax: +49-89-5527-3920 e-mail: eurosales@powerint.com	日本 Kosei Dai-3 Bldg. 2-12-11, Shin-Yokomana, Kohoku-ku Yokohama-shi Kanagwan 222-0033 Japan Phone: +81-45-471-1021 Fax: +81-45-471-3717 e-mail: japansales@powerint.com	台湾 5F, No. 318, Nei Hu Rd., Sec. 1 Nei Hu Dist. Taipei, Taiwan 114, R.O.C. Phone: +886-2-2659-4570 Fax: +886-2-2659-4550 e-mail: taiwansales@powerint.com
中国 (上海) Room 1601/1610, Tower 1 Kerry Everbright City No. 218 Tianmu Road West Shanghai, P.R.C. 200070 Phone: +86-21-6354-6323 Fax: +86-21-6354-6325 e-mail: chinasales@powerint.com	印度 #1, 14th Main Road Vasanthanagar Bangalore-560052 India Phone: +91-80-4113-8020 Fax: +91-80-4113-8023 e-mail: indiasales@powerint.com	韩国 RM 602, 6FL Korea City Air Terminal B/D, 159-6 Samsung-Dong, Kangnam-Gu, Seoul, 135-728, Korea Phone: +82-2-2016-6610 Fax: +82-2-2016-6630 e-mail: koreasales@powerint.com	欧洲总部 1st Floor, St. James's House East Street, Farnham Surrey GU9 7TJ United Kingdom Phone: +44 (0) 1252-730-141 Fax: +44 (0) 1252-727-689 e-mail: eurosales@powerint.com
中国 (深圳) Rm A, B & C 4th Floor, Block C, Electronics Science and Technology Bldg., 2070 Shennan Zhong Rd, Shenzhen, Guangdong, China, 518031 Phone: +86-755-8379-3243 Fax: +86-755-8379-5828 e-mail: chinasales@powerint.com	意大利 Via De Amicis 2 20091 Bresso MI Italy Phone: +39-028-928-6000 Fax: +39-028-928-6009 e-mail: eurosales@powerint.com	新加坡 51 Newton Road #15-08/10 Goldhill Plaza Singapore, 308900 Phone: +65-6358-2160 Fax: +65-6358-2015 e-mail: singaporesales@powerint.com	技术支持热线 全球 +1-408-414-9660 技术支持传真 全球 +1-408-414-9760