

芯片 AD9854 在跳频通信系统中的应用

吉亚平,李文臣

(南开大学通信工程系,天津 300071)

摘 要:介绍了AD公司新推出的AD9854芯片的主要特性,讨论了将其应用于跳频通信系统中的优势。

关键词:跳频通信系统;频率合成器;直接数字频率合成;锁相环

中图分类号:TN914.41 文献标识码:B 文章编号:1006-744X(2002)04-0031-03

1 引言

跳频通信是扩频通信的主要方式之一,采用了信号载波频率依照某一特定伪随机序列不断跳变的工作方式,因而具有较强的抗干扰性。为了适应高速数据传输并有效地抑制干扰,要求系统有较高的跳频速率及达到稳定的时间尽可能地短。因此跳频速率是决定整个跳频系统性能的重要参数,其主要取决于对跳频系统中频率合成器的选择,这是系统设计的关键问题。

直接数字频率合成(DDS)技术是继直接频率合成和间接频率合成之后发展起来的第三代频率合成技术,具有频率转换时间短、频率分辨率高、输出相位连续和全数字化、可编程、便于集成等优点,因此采用DDS芯片作为跳频系统中的频率合成器,必将大大提高整个系统的性能,成为理想的选择。

AD9854是继ANALOG DEVICES公司生产的AD9850之后推出的一种具有更高性能的DDS芯片,在输出频率、频率分辨率、频率切换速度、调制功能等方面比原有的芯片均有一定程度的提高,用于跳频系统后会使得系统设计得到简化,系统性能得到进一步提高。

作者简介

吉亚平(1978-)女,南开大学通信工程系2001级硕士研究生,主攻方向为跳频通信技术。

李文臣(1941-)男,南开大学通信工程系教授。从事扩频通信研究及教学工作,在国外及国内核心期刊发表论文50余篇。

2 AD9854 简介

前面讲过,AD9854 DDS是高度集成化的芯片,能产生和输出高稳定度的频率、相位、可编程的正弦、余弦信号,能用于频率合成器、可编程时钟发生器、雷达和扫频系统的扫频源以及有关的测试仪器等之中。

AD9854的主要特征有:

(1)内部系统时钟(SYSCLK)最大频率300 MHz,输出最大频率150 MHz,频率转换速度高达 10^8 次/s。

(2)具有移频键控(FSK)、二元相移键控(BPSK)、相移键控(PSK)、脉冲调频(CHIRP)和振幅调制(AM)多种调制功能。

(3)两个48位的可编程频率寄存器,用于存放频率控制字。在300 MHz的系统时钟下,频率分辨率可达 $1 \mu\text{Hz}$ ($300 \text{ MHz}/2^{48}$)。通过FSK单引脚输入数据,可自动完成FSK调制。

(4)两个14位的可编程相位偏移寄存器,用于存放相位控制字。通过BPSK单引脚输入数据可自动完成BPSK调制。对于高阶PSK调制,可通过I/O接口改变相位控制字来实现。

(5)12位幅度调制和可编程的“通断整形键控”功能。

(6)具有过渡FSK(RamPed FSK)功能。这种FSK从频率F1变化到F2不是瞬时的,而是经过一个频率扫描的过程,可比传统的FSK提供更好的带宽量。频率变化的斜率可通过设置相应的寄存器来控制。

(7)具有线性和非线性的CHIRP功能,可实现宽带扫频和引脚可控制暂停(HOLD)扫频。

(8)对相位累加器输出的瞬时相位进行17位的截断,保证有良好的SFDR(Sprious Free Dynamic Range)特性。

(9)内置基于锁相环(PLL)的可编程参考时钟倍乘器,倍乘范围为4X~20X,可将较低频率的输入参考时钟转化为较高频率的系统时钟,降低对时钟源的要求。参考时钟可以单端输入,也可差分输入。

(10)内部集成有两个12位的D/A转换器,在I、Q通道分别输出余弦和正弦信号。Q数模转换器(QD-AC)还可以被配置为控制数模转换器(控制DAC),并由用户介供12位的二进制数据,用于产生直流电平、交流信号以及控制比较器输出方波的占空比。

(11)内部集成了一个超高速的比较器,可将DDS产生的正弦波转化为方波,用作时钟发生器。

(12)可进行 $\text{Sin}(x)/x$ 校正。通过反辛格函数滤波器对DAC的输入数据进行预均衡,补偿DAC的 $\text{Sin}(x)/x$ 的函数起伏特性,使幅频特性变得平坦。

(13)需要一个更新时钟。从I/O口输入的数据,起初被存放在缓存器中,只有通过更新时钟上升沿的作用才可传入内部寄存器组,使设置生效。这个更新时钟可以通过对内部相关寄存器的编程来周期性地自动生成,也可以直接由外部输入。

(14)支持100 MHz的8位并行和10 MHz的2线或3线的串行I/O操作。并行I/O操作配有6位地址位、8位双向数据位以及分离的读写控制输入引脚。串行I/O操作支持MSB(最高有效位)和LSB(最低有效位)两种数据传输模式。

(15)具有降低功耗的功能,将不用的功能模块关闭,以降低器件的温度。

(16)采用3.3 V单电源供电。

(17)采用小型80引脚的LQFP封装形式。

除了以上特征外,AD9854有五种工作模式,可通过对控制寄存器中三位模式位的设置来选择。这五种模式分别为单频模式(Single-Tone),无过渡频移键控模式(Unramped FSK),过渡频移键控模式(Ramped FSK),CHIRP和BPSK模式。这里只对Unramped FSK,即传统FSK模式进行讨论。

在Unramped FSK模式下,首先将要跳变的两个频率F1和F2转换为相应的频率控制字FTW1和FTW2,分别放入频率寄存器1、2中,频率控制字

FTW的计算公式如式(1):

$$FTW=F\times 2^{48}/SYSCLK \tag{1}$$

若FSK引脚为低电平,则选择FTW1,若为高电平,则选择FTW2,频率的改变是相位连续的。若去掉FTW2和FSK引脚逻辑值,则可转化为single-Tone模式。这种传统的FSK模式,由F1到F2的变化是瞬时的,方法较简单,运行的效果也较好,是数字通信的可靠模式。

3 AD9854 在跳频通信系统中的应用

AD9854器件主要应用在跳频通信系统中,应用所涉及的问题有以下方面:

(1)跳频通信系统的主要设计参数

在用AD9854设计跳频通信系统之前,先介绍一下跳频通信系统的主要设计参数,如表1所示。

表1 跳频系统的设计参数

信道速率	信道编码	调制方式	信道间隔	频点数
32 kbit/s	RS(127,117)	FSK	64 MHz	256

信道速率	系统带宽	跳频速率	跳频码
32 kbit/s	16.384 MHz	2 000 跳/s	混沌序列

信道速率	同步方式	中频	射频
32 kbit/s	同步字头法	40 MHz-56.384MHz	240 MHz-256.384 MHz

(2)使用AD9854器件前跳频通信系统的设计方案

参考文献[2]提出了一种跳频发射系统的设计方案,采用的是AD8950器件,如图1所示。在该方案中,DSP负责完成对数据RS的编码(一种循环编码)、交织以及产生跳频码的功能。交织后的“1”、“0”数据分别控制门1和门2的导通,进而控制两路中频信号的导通。其中产生两路中频信号的频率控制字FTW1、FTW2分别为要跳变的中频载波频率控制字与基带FSK调制(“1”对应48 kHz,“0”对应32 kHz)相应的频率控制字之和,巧妙地将FSK调制与混频结合在一起。跳变的中频载波频率控制字可直接由DSP存储器中的跳频图案表获得,两种中频信号的频率控制字FTW1、FTW2经由DSP算出

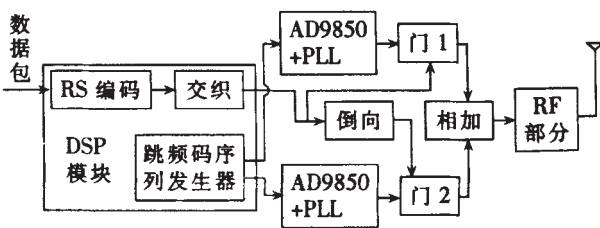


图1 跳频发射系统原理图

后分别输送给两个频率合成器(均由AD9850+PLL构成),以产生两路中频信号。最后将两路中频信号进行模拟相加,再送至射频部分。

在该设计方案的频率合成器中由于采用了AD9850器件,其性能和功能都很有限,且设计相对较为复杂。

(3)采用AD9854器件后跳频通信系统的设计方案

采用新型的AD9854器件之后,因该器件有强大的功能和优越的性能,使得跳频通信系统设计方案 的硬件电路得到了大大简化,也使系统的性能有了明显的提高。采用AD9854后的跳频发射系统原理图如图2所示。

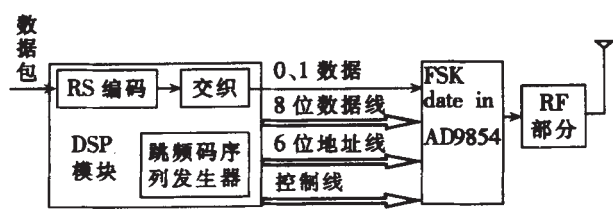


图 2 改进后的跳频发射系统原理图

(4)两种跳频发射系统设计方案的分析与比较

a. AD9850的最大参考时钟频率为125 MHz,而实际最大输出频率一般只在30 MHz左右,与系统设计要求中的最大输出中频频率56.384 MHz差距较大,因此需要在后面加一PLL对输出进行倍频,以达到设计的要求。相比较,AD9854的最大参考时钟频率为300 MHz,输出频率必能满足系统对中频频率的要求,因此完全可以用AD9854来代替AD9850+PLL。在省去PLL后,不仅电路变得简单了,更重要的是频率切换速度可以得到很大的提高。因为在AD9850+PLL中,换频时间主要取决于PLL,其远大于 μs 量级(参阅文献[3]),而AD9854

代替AD9850+PLL后,换频时间主要取决于AD9854,只有几十ns,因此跳频速率得到了大大的提高。

b. 由于AD9850没有FSK调制的功能,需要产生两路中频信号并通过“0”、“1”数据的选通、再求和来实现FSK调制,这就增加了硬件电路的复杂度。而AD9854具有FSK调制的功能,只需将交织后的“0”、“1”数据直接接到AD9854的29引脚(FSL date in),FSK便可由芯片自动实现。具体的操作过程为:DSP预先产生下两个要跳变的频率控制字FTW1、FTW2,并将控制字输入到AD9854的两个可编程频率寄存器中,当需要载波跳变时,输入更新的时钟信号,即可完成频率的切换。此时输出的频率由29引脚的输入“0”、“1”数据,在FTW1、FTW2中选择跳变,而完成FSK调制,实现了与图1方案相同的功能。这样,图2所示的方案,电路就被大大的简化,不仅节省了资源,更重要的是,由于FSK是在AD9854芯片内部自动完成的,整个系统的可靠性也得到了大大的提高。

4 结论

AD9854具有输出频率高,频率分辨率高,频率切换速度快,调制功能丰富等优点,在跳频通信系统的设计中采用芯片AD9854可以显著提高跳频速率和系统的可靠性,并使电路结构得到简化和资源得到节省。

[参考文献]

[1] Analog devices Inc.CMOS 300 MSPS Quadrature Complete-DDS AD9854 Data Shee.
[2] 李振东,等.同速数据跳频通信系统的实现方案[J]天津通信技术 2001(3):15-17.
[3] 张厥盛,等.锁相技术[M]西安电子科技大学出版社 2002,1.

The Application of AD9854
in Frequeny Hopping Communication Systems

Jl Ya-ping ,Li Wen-chen

(Department of Communication Engineering Nankai University ,Tianjin 300071 ,China)
Abstract :This paper introduces the features of AD9854 recently made by AD company and discusses the advantages of making use of it in frequency hopping communication systems.
Key words :frequency hopping communication systems ;frequency synthesizer ;DDS ;PLL