

# 高性能 DDS 芯片 - AD9852 的应用研究

郭德淳, 费元春

(北京理工大学电子工程系, 北京 100081)

**【摘要】**本文介绍了一种高性能 DDS 芯片 - AD9852 应用的研究结果。该合成器的 DDS 芯片选用 AD 公司最新推出的 AD9852,其宽带杂散优于 60 dBc,频率捷变时间小于 200 ns。本文在讨论 AD9852 组成与功能的基础上,对其在频率综合、波形合成和跳频通信系统中的应用进行了研究。

**关键词:**直接数字合成;杂散;混频;跳频

**中图分类号:**TN914.4;TN741 **文献标识码:**A

## 一、引 言

频率源是雷达、通信、电子对抗等电子系统实现高性能指标的关键,很多现代电子设备和系统的功能实现都直接依赖于所用频率源的性能。随着数字集成电路和微电子技术的发展,直接数字频率合成(DDS)逐渐体现出其具有的相对带宽很宽、频率转换时间极短、频率分辨率很高、输出相位连续、可输出宽带正交信号、可编程及全数字化结构便于集成等优越性能。DDS 将先进的数字信号处理理论与方法引入频率合成领域,从相位的概念出发,采用了数字采样技术进行信号合成。

## 二、AD9852 组成与功能

AD9852 是 AD 公司采用先进的 CMOS 技术最新生产的直接频率合成器芯片。AD9852 的 DDS 系统用双 48 bit 可编程频率寄存器(一路为频率控制字,另一路为步进频率控制字),在数据进入正弦查表之前被截断成 17 bit,最后由内部直接集成的 12 bit 的 DAC 产生模拟信号输出。AD9852 时钟频率为 300 MHz,提供了 48 bit 的频率分辨率,其相位量化到 17 位,保证了极好的数字自由杂散动态范围(SFDR)。滤波后的正弦输出经过内部的比较器可转换为一方波用于时钟产生器。AD9852 还提供了 14 位的数控

相位调制和 PSK。12 位 DAC 以及最新的 DDS 结构提供了极好的宽带和窄带输出 SFDR。用户可编程控制 DAC 在高速时钟产生器应用中,当与比较器结合一起时,这个 12 位控制 DAC 可方便地用于 PWM 和静态占空比控制。AD9852 功能很强,具有极高的性价比。AD9852 采用先进的 0.35  $\mu\text{m}$  CMOS 技术和 +3.3 V 供电,最大功耗 4.1 W,有 10 MHz 串行和 100 MHz 8 位并行可编程控制接口。AD9852 采用节省空间的 80 脚 QFP 表面封装,工作温度范围在  $-40 \sim +85$ 。AD9852 可主要应用于本振频率合成、可编程时钟发生器、雷达和扫描系统的(非)线性调频源、仪表检测、无线射频发射机等。

AD9852 内部有 4~20 倍的可编程参考时钟乘法器、线性或非线性调频、自动双向频率扫描、 $\sin(x)/x$  函数校正、双 14 bit 可编程相位偏移寄存器和 12 bit 幅度调制等功能。输入参考时钟有单端和差分 2 种输入方式,其频率转换速度可达每秒  $1 \times 10^8$  个频率点。

其主要功能分述如下:

### (1) 时钟乘法器

由于 AD9852 被设计用来工作于系统时钟达 300 MHz 的频率上,一个潜在的问题是怎样提供一个稳定的输入时钟。尽管稳定、高频率的振荡器从市场上可以得到,但价格往往太高。为解决这一问

收稿日期:2001 - 04 - 03

作者简介:郭德淳(1967 - ),男,辽宁人,博士研究生;  
费元春(1938 - ),女,四川泸州人,教授、博导。

题,AD9852 片内内置了可编程时钟乘法电路。这可以使用户采用相对较低频率的振荡器(当然价格也较低)来产生参考时钟信号。较低频率的参考时钟信号可以通过乘法电路实现从 4 到 20 的整数倍频成为系统时钟信号。外部的环路滤波器包括电阻(1.3 k $\Omega$ )和电容(0.01  $\mu$ F),它对参考时钟乘法器的 PLL 进行零补偿。通过对这些值的设定使整个环路的性能达到最佳。

### (2) 频率累加器、相位累加器、正弦表转换

这是 DDS 的核心部分,整个 DDS 输出的各种数字信号都由该部分完成。

### (3) 逆 sinc 滤波器

AD9852 几乎是一个全数字器件,其输入“信号”是由一个数字数据字组成,这些数字数据在器件中以数字的形式传输,最终这些数字流将被转化为模拟信号。在 AD9852 的最后集成了 DAC。DAC 的输出波形即与被采样与量化的“阶梯”状信号相似。阶梯的形状是由于 DAC 在下次采样到来前所进行的采样保持造成的,这时的频谱为大家所熟悉的 SINC 的包络。因此,由于 DAC 的零阶保持效应,输出信号的频谱为 sinc 包络与脉冲流经过付里叶变换的乘积,所以输出频谱会有遵从 sinc 响应的固有的畸变。该逆 sinc 滤波器是一个 17 抽头的线性相位 FIR(有限冲激响应)滤波器,它的频率响应是反 SINC 包络。数据经过该滤波器就可以校正 sinc 包络形的畸变。需要提到一点,逆 sinc 滤波器具有 3.1 dB 的插入损耗,并且功耗很大(系统时钟为 300 MHz 时达 420 mA)。因此如果将逆 sinc 滤波器旁路掉则系统可以获得比采用逆 sinc 滤波器高 3.1 dB 的增益,而功耗少 1.38 W;

(4) 数字幅度调制乘法器、编程寄存器、频率和相位控制字乘法器与调频控制逻辑

该部分是完成调幅、调频、调相以及逻辑控制。

## 三、AD9852 在高性能频率 波形综合中的应用

利用 AD9852,时钟  $f_c = 240$  MHz,选用 AD9852 输出杂散低的频段分段倍频后再合成的方案,并采用 DSP 芯片 TMS320C31 作为控制电路,研制成了高性能频率波形综合器,可产生低相噪、高稳定的频率输出,并可合成复杂波形,框图如图 1 所示。

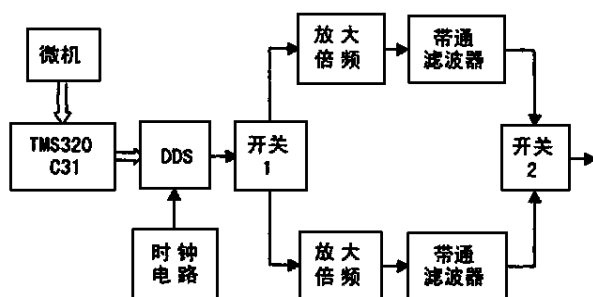


图 1 高性能 45 ~ 75 MHz 频率波形综合器原理框图

该波形综合器的技术指标测试图如图 2、图 3、图 4、图 5 所示。图 2 是 DDS 输出频率 52.5 MHz 时的相位噪声测试图,达到的性能指标为 -124 dBc/Hz/1 kHz,该指标是由国家一级计量站测定的。图 3 是中心频率为 60 MHz 的线性调频频谱图,图中两端的谱峰高出中间的平均值是由于频率分别扫描到两端时的延迟引起的。图 4 是合成器输出信号的宽带杂散频谱图,杂散抑制大于 60 dBc。其频率捷变速度达到 200 ns 以内,测试图如图 5。

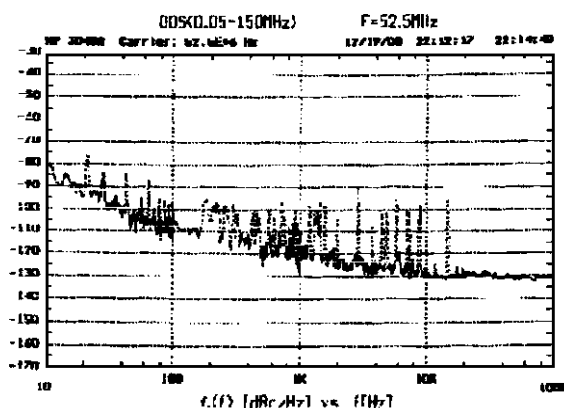


图 2 相位噪声测试图

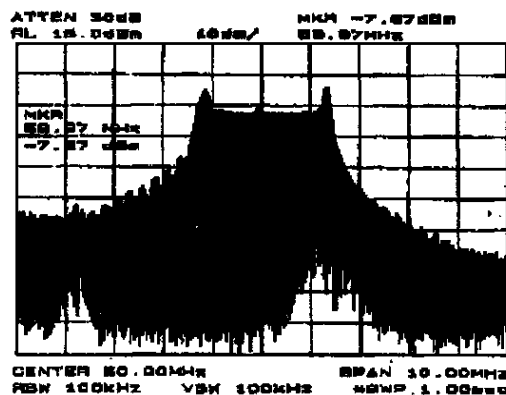


图 3 线性调频频谱图

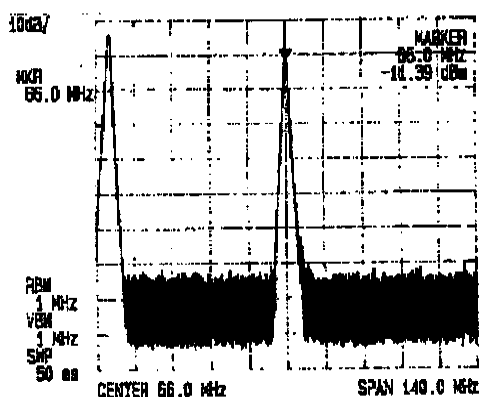


图 4 杂散频谱测试图

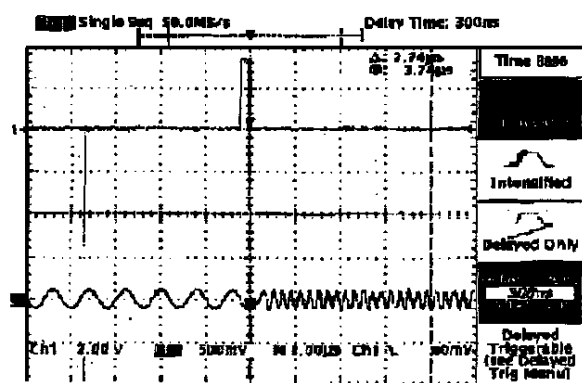


图 5 频率捷变测试图

#### 四、AD9852 在宽带信号源中的应用

图 6 为 DDS 频率合成器在某雷达频综的应用。

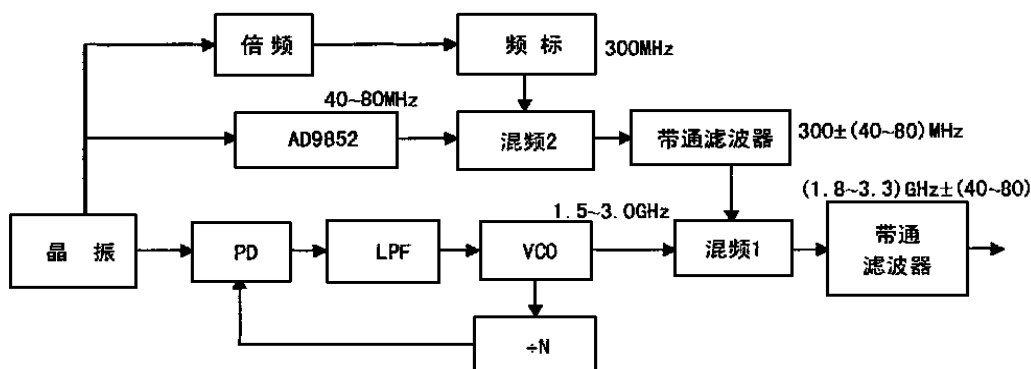


图 6 宽带信号源原理框图

直接数字频率合成器 (DDS) 具有相位连续、频谱纯、频率转换速率高、稳定时间短、低相噪的性能。DDS 的控制部分采用高速微处理器 DSP 来实现,随着软件无线电的迅速发展,将 DDS 用作跳频通信系统的跳频器必将大大提高通信系统的性能。

雷达信号的调相、线性调频等功能由 DDS 来完成。图 6 中,若用 DDS 直接激励锁相环可省去混频电路,但由于雷达频综对频率捷变速度要求很高,而锁相环的频率捷变速度要比 DDS 频率捷变速度慢许多。因此,采用图 6 的方法可提高频率捷变速度,能够满足宽带信号源及宽带干扰设备的要求,但电路的复杂程度大为增加。

#### 五、在跳频通信中的应用

跳频通信是军用无线通信抗干扰的有效手段之一,它的突出优点是抗干扰性强。跳频数和跳频速率是决定整个跳频系统性能的主要参数。跳频数愈大,系统的处理增益就愈大;跳频速率愈高,愈适应高速数据传输并能有效地抑制干扰,特别是人为转发性干扰。跳频数和跳频速率同时也决定了频率合成器的结构和指标。它要求频率合成器输出频谱要纯,转换速率要高,达到稳定的时间要短,具有低的噪声性能。对于跳频系统的接收来讲,非相干接收情况下的每个射频脉冲的相位不同,而有效调制速率是相干脉冲信号的 2 倍,使信号的带宽至少是相干信号的 2 倍,这就要求滤波器具有相应的带宽,致使接收机抗干扰性能下降<sup>[1]</sup>。

对于 DDS 来讲,跳频速度取决于相位控制字写入的速度和系统时钟的速率。为提高相位控制字写入的速度,DDS 的控制电路采用高速 DSP 来控制。在跳频系统中,频率的跳变是根据伪随机跳频图案的控制进行跳变,所以为了实现高速跳频,应先计算

出所有频率控制字并将其存储在 ROM 中。在跳频过程中,高速 DSP 根据伪随机跳频图案利用查表法定时从 ROM 中取出相应的频率控制字写入 DDS

中,从而实现跳频。实现跳频通信的原理框图如图 7 所示。

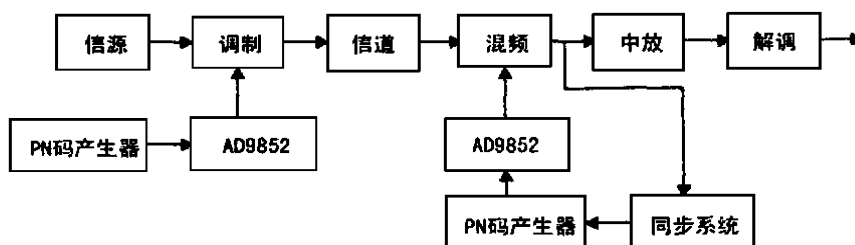


图 7 跳频系统原理框图

## 六、结 论

## 参 考 文 献

用 AD9852 实现频率波形综合器,突出地体现了直接数字频率合成器的频率分辨率高(达到  $10^{-6}$  Hz)、频率转换速度快(达到纳秒级)、输出频谱纯的特点,同时又可以控制其调幅、调相、(非)线性调频等功能,可产生多种复杂波形信号。该芯片输出频率为 0~120 MHz,可用于高速跳频系统中。DDS 的主要缺点在于杂散比较高,在应用中取其杂散较低的频段再进行倍频达到了很好的效果。

- [1] 查光明,熊贤祚. 扩频通信[M]. 西安电子科技大学出版社,1990
- [2] 费元春. 固态倍频[M]. 高等教育出版社,1985
- [3] 白居易. 低噪声频率合成[M]. 国防工业出版社,1988
- [4] An analysis of the output spectrum of direct digital frequency synthesizers in the presence of phase accumulator truncation [C]. in Proc. 41st Annu. Frequency Control Symp., May 1987, pp. 495 - 502
- [5] Analog Devices AD9852 Rev. E datasheet[S], 2000
- [6] LC 滤波器和螺旋滤波器的设计[M]. 成都电讯工程学院,1978

## The Application Research of High Performance Direct Digital Synthesizer Based on AD9852

GUO De - chun, FEI Yuan - chun

(E. E. Depart., Beijing Institute of Technology, Beijing 100081, China)

**Abstract:** This paper presents the result research of the application of a high performance DDS chip(AD9852). The DDS chip chosen for the frequency synthesizer is AD9852 recently made by AD Inc.. The broad band spurious precedes 60dBc and the time of frequency agile is less than 200 ns. Based on the research result, the application of AD9852 in the frequency synthesizer and waveform synthesis frequency hopping communication systems is investigated.

**Key words:** DDS; Spurious; Mixing; Frequency hopping