

# 用 DDS 技术设计 HDTV 选台电路

·电路设计·

王利众<sup>1</sup>, 费元春<sup>2</sup>, 郭德淳<sup>2</sup>, 陈 宁<sup>2</sup>

(1. 中央民族大学物理与电子工程系 2. 北京理工大学 电子工程系, 北京 100081)

**【摘要】**首先阐述了直接数字式频率合成(DDS)技术的基本原理,重点介绍了 DDS 单片集成电路 AD9852 的特点与功能,并利用它设计实现了一个 HDTV 选台电路。

**【关键词】**高清晰度电视;直接数字式频率合成;锁相环

**【Abstract】**In this paper, the basic principle of direct digital synthesis(DDS) is introduced at first. And then the features of AD9852, a DDS monolithic integrated circuit, are introduced in detail. An HDTV station selection circuit implemented by AD9852 is given.

**【Key words】**HDTV; DDS; PLL

## 1 概述

电视接收机选台电路经历过电压合成(VS)式电子调谐选台、CPU 调谐选台和波段切换、锁相环(PLL)频率合成方式等几个阶段,而 PLL 是当前普遍采用的技术,但据此设计一个 HDTV 的选台电路,却有一定的技术困难。一般而言,只要频率合成器的鉴相频率等于频道间隔(8 MHz),就能保证收看到所有频道的电视节目。但由于 HDTV 频道划分的特殊性,为确保不漏台,鉴相器最大频率为 250 kHz。以 12 频道为例,其本振频率 $f_0=253.25$  MHz,当鉴相频率 $f_i=250$  kHz 时,环路的分频比为

$$N=f_0/f_i=1013 \quad (1)$$

按照环路的倍频恶化公式计算,本振输出频率 $f_0$ 的相位噪声,理论上要比鉴相频率 $f_i$ 的相位噪声恶化

$$20 \lg(f_0/f_i) = 20 \lg N = 60.1 \text{ (dB)} \quad (2)$$

由此可看出,PLL 难以兼顾既不漏台又能保证其输出频率的相位噪声要求。直接数字式频率合成(DDS)技术则成为解决这一技术难题的有力工具。

## 2 DDS 的基本原理

DDS 技术出现于 20 世纪 70 年代,它将数字信号处理引入信号合成领域,实现了合成信号的频率转换速度与频率准确度之间的统一。其基本的原理框图如图 1 所示。

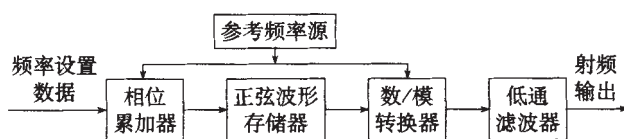


图 1 DDS 原理框图

图中的参考频率源是一个高稳定度的晶体振荡器,其输出信号提供 DDS 中各部件同步工作。相位累加器将数字信号的相位按照给定增量步进,并以

此相位去查询正弦波形存储器中的函数表,从而得到函数的幅度码,数字幅度码经过 D/A 转换成模拟阶梯信号,再经过低通滤波器平滑后得到所需的信号波形。当频率设置数据为 $K$ ,参考频率为 $f_r$ ,相位累加器位数为 $n$ 时,DDS 输出的信号频率为

$$f_{out}=f_r \cdot K/2^n \quad (3)$$

理论上,DDS 的最高输出频率可达参考源频率的一半。当 $K=1$ 时,输出频率为 DDS 的频率分辨率

$$\Delta f_{min}=f_r/2^n \quad (4)$$

## 3 HDTV 选台电路的设计

以 DDS 为核心构成的 HDTV 选台电路的原理框图如图 2 所示。该选台电路的输出频率范围为 85.75~253.25 MHz,频率分辨率优于 1 Hz。

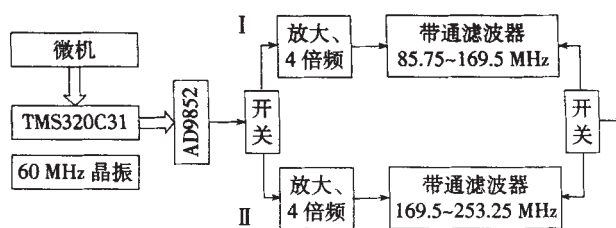


图 2 HDTV 选台电路原理框图

图中的 AD9852 主要由时钟乘法器、频率累加器、相位累加器、正弦转换表、逆 sinc 滤波器、数字幅度调制乘法器、编程寄存器、频率和相位控制字乘法器与调频控制逻辑、D/A 变换、I/O 口缓冲器、比较器等组成,其主要特点有:

(1) 内部时钟频率 300 MHz (内含倍频次数为 4~20 以内整数的可编程时钟倍频器,使得外部可只提供一低频参考时钟);

(2) 内含 12 位 D/A 输出;

(3) 双 48 位可编程频率寄存器(一路频率控制字,一路步进频率控制字,频率分辨率可达  $\mu\text{Hz}$ );

(下转第 75 页)

校准,以中心服务器系统时间为标准。考虑到在局域网内的客户机、录像服务器和中心服务器,数据从发送到接收之间的时延一般是几十毫秒,可忽略不计,对于特殊情况可由客户机、录像服务器向中心服务器发送一个测试字段,中心服务器收到该测试字段后立即返回,将往返时间除以2作为传输时延对或是将多次测试字段的往返时间进行平均后再对时间进行修正。

#### ② 24 小时循环录像数据存储

对于循环录像数据进行分块存储。分块粒度可进行设置。每块时间段的录像数据都是从一个 I 帧开始,并在数据库中记录下每块录像的开始时间和源标识等信息。这样用户在点播录像和下载录像时可指定一天内的任意时间段,通过查询录像记录,可以将该路录像这一时间段内的录像数据合并进行播放或下载给用户。

## 4 结束语

本远程监控系统在测试中获得了合作公司的好评。现在已经完成产品研发,预计在今年内会投入市场。

(上接第 57 页)

(4) 双 14 位可编程相位寄存器;

(6) 12 位可编程幅度控制寄存器和可编程 Shaped on/off Keying 功能。

此外,AD9852 还具有多种省电模式,单端或双端差分时钟输入,自动双向频率扫描(锯齿波)输出、 $\sin(x)/x$  函数校正等功能。AD9852 能够产生多种形式的输出信号,其工作模式有:单频模式(Single Tone)、频移键控模式(FSK)、频率渐变 FSK 模式(Ramped FSK)、二位相移键控模式(BPSK)、线性调频模式(FM Chirp)。

由于 AD9852 的最高输出频率只有 150 MHz,所以为了满足 HDTV 选台电路的输出频率范围要求,采用了 DDS 输出加倍频方案。由于宽带输出信号的谐波抑制难以做得很好,所以将 AD9852 的输出分为两路,然后再分别倍频来提高谐波抑制度同时进一步降低杂散。第 I 路 DDS 输出信号频率为 21.437 5~42.375 MHz,经放大、4 倍频、滤波后输出 85.75~169.5 MHz 信号;第 II 路 DDS 输出信号频率为 42.375~63.3125 MHz,经放大、4 倍频、滤波后输出 169.5~253.25 MHz 信号,两路信号共同产生 HDTV 选台电路所要求的输出频率范围 85.75~253.25 MHz。两个通道间的信号切换开关采用 MINI 公司的 YSWA,其切换时间为 3 ns,隔离度 80 dB。DDS 控制电路采用 TI 公司的 TMS320C31,它是目前 DSP 芯片中性能价格比较高的一种。DDS 输出信号的最高频率一般选择为参考时钟频率的 40%,且 DDS 输出信号频率越接近上限性能指标越差,因

本系统是针对电力系统实现远程视频监控而开发研制的,但是该系统中所应用的一些关键技术除在监控以外的其它领域,如可视电话业务、多媒体会议系统、远程医疗系统、远程教学系统等,也有着广泛应用。

本系统后端软件的分层结构以及高度模块化和低耦合度,使得系统后端的软件的可扩展性较强,在软件的产品化过程中,更是运用了组件结构模型,使得软件的升级更加简便。

## 参考文献

- [1] 江潮,苏详芳,刘立海,等. 基于网络的数字视频监控系统. 武汉大学学报(自然科学版),2000,10(5):608~612.
- [2] 毕厚杰,编著. 多媒体信息的传输与处理. 北京:人民邮电出版社,1999.
- [3] Jones Anthony, Ohlun Jim. Windows 网络编程技术. 北京:机械工业出版社,2000.
- [4] 汪翔,袁辉,编著. Visual C++ 实践与提高 网络编程篇. 北京:中国铁道出版社,2001.
- [5] 徐昌平,卢益民,郭建伟. 基于 PSTN 网的远程视频监控的设计. 广东通信技术,2001,21(2):34~37.

责任编辑:刘伯义

收稿日期:2002-07-15

此,为提高电路性能,应选择较高的 DDS 时钟频率。本 DDS 电路时钟采用 VECTRON 公司的 60 MHz、+5 V 高性能电源晶振,然后由差分线接收器将晶振输出信号电平转换成符合 AD9852 要求的差分信号(为了降低共模干扰,AD9852 采用双端差分时钟输入)。60 MHz 外部时钟经 AD9852 内部可编程时钟倍频器 4 倍频后,DDS 最终时钟频率为 240 MHz。放大、4 倍频电路选用噪声系数  $(NF < 1.1 \text{ dB}, F_1 = 7 \text{ GHz})$  优良的低相噪硅双极晶体管 2SC3358 完成。

## 4 结束语

DDS 极小的频率分辨率使得其能够为 HDTV 提供大量离散而稳定的本振频率,全数字的 DDS 结构使得由其构成的 HDTV 选台电路控制、调试简单,易于小型化及批量生产,DDS 极快的跳频速度使得 HDTV 的频道切换时间大大缩短,DDS 将在提高 HDTV 图像质量及功能上发挥重要的作用。

## 参考文献

- [1] 郑宝辉. DDS 在高清晰度电视接收机中的应用. 无线电工程,1998(3).
- [2] 石武信. 锁相环数字频率合成调谐选台技术. 电视技术,2001(1):33~34.
- [3] Analog Devices AD9852 Rev. E datasheet, 2000.
- [4] 张玉兴. DDS 高稳高纯频谱频率源技术. 系统工程与电子技术,1997(12).
- [5] 陈世伟. 锁相环路原理及应用. 北京:兵器工业出版社,1990.

责任编辑:哈宏疆

收稿日期:2002-03-07