

摘要: 本文简要介绍了数字信号处理器 ADSP21535 的性能, 并重点介绍了基于 ADSP21535 中频信号模拟器的设计。同时, 简要给出了中频信号模拟器波形产生的软件实现方案, 并对中频信号模拟器实际运行当中所遇到的问题进行了分析。

关键词: DDS; AD9854; ADSP21535; 中频信号模拟器

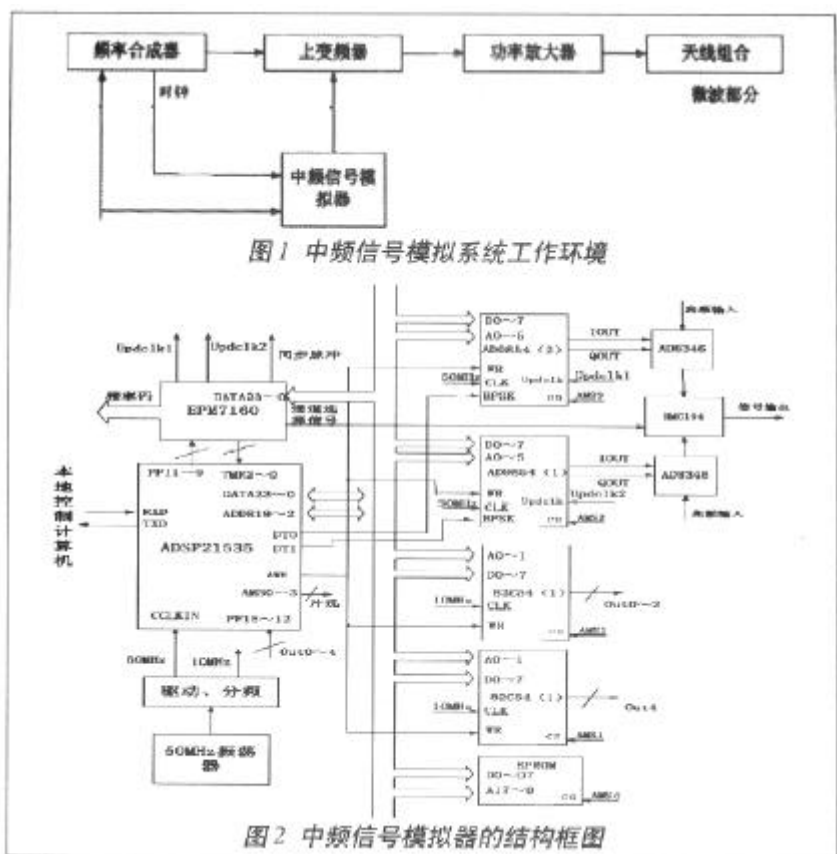
基于DSP技术、DDS技术的雷达信号中频模拟器可以产生包括线性与非线性调频信号、相位编码信号、单频脉冲信号，以及它们的组合在内等多种雷达信号，是雷达等电子设备生产的主要测试设备。

ADSP21535 是 Blackfin DSP 系列产品的成员之一, 由 ADI 公司和 Intel 公司共同开发, 采用了 Micro Signal Architecture (MSA)。这种体系结构将 dual-MAC DSP 引擎, RISC 式微处理器指令集的优点, 以及单指令多数据 (SIMD) 多媒体处理能力结合起来, 形成了一套独有的指令体系。其突出特点为速度高, 性价比高且简单易用, 适用于高速控制系统的设计。

ADSP21535 具有高达 300 MHz 内核时钟；2 个 16 位乘加器，2 个 40 位算术逻辑单元，2 个 40 位累加器，4 个 8 位视频算术逻辑单元，以及 1 个 40 位移位器。内核电压范围

0.9~1.5V, I/O电压3.3V,有利于减小功耗。在系统的集成方面,ASDP21535系统外设包括4个定时器、16个双向可编程标志I/O引脚、两个异步串行通信口、两个全双工

同步串行口、串行总线、实时时钟、看门狗定时器、1x-31x 倍频的片内 PLL，以及用于外设扩展的 USB 和 PCI 总线。在中频信号模拟器的硬件设计当中主要用到的资源为定时



器、双向可编程标志 I/O 引脚、异步串行通信口及全双工同步串行口。ADSP21535 的总线宽度为 32 位。

ADSP21535 的存储器分为片内和片外两部分。片内存储器分四块：有 L1 指令存储器、L1 数据存储器、临时数据 RAM 和 256KB 的高速 SRAM。片外存储器大体分为三块：PCI 存储配置空间、异步存储空间、同步 DRAM 空间。本设计当中我们使用的存储空间为片内存储器及片外异步存储器空间。

ADSP21535 的操作模式共 3 种，仿真模式、管理员模式及普通用户模式，其不同之处主要在于不同的操作模式对于控制寄存器的操作权限不同，前两者对于系统控制寄存器的操作没有限制，后者则有限制。用户可通过程序来设置 ADSP21535 的工作模式。为了便于系统的控制，我们使 DSP 工作于管理员模式。

中频信号模拟器设计

中频信号模拟器采用 ADSP21535 作为核心控制器，主要是因为其内核速度快，完成指令运算的时间短，可大大缩短 DSP 控制 DDS 芯片产生中频信号所需的控制与转换时间，使模拟输出信号更接近于实际信号。

中频信号模拟系统的工作环境

如图 1 所示，模拟系统的工作环境包括系统射频单元、天线组合等；系统射频单元包括高速频率合成器、上变频器与功率放大器。整个系统由本地计算机控制。中频信号模拟器为本系统的核心部分，负责产生各种雷达中频信号及组合信号。

中频信号模拟器的硬件结构

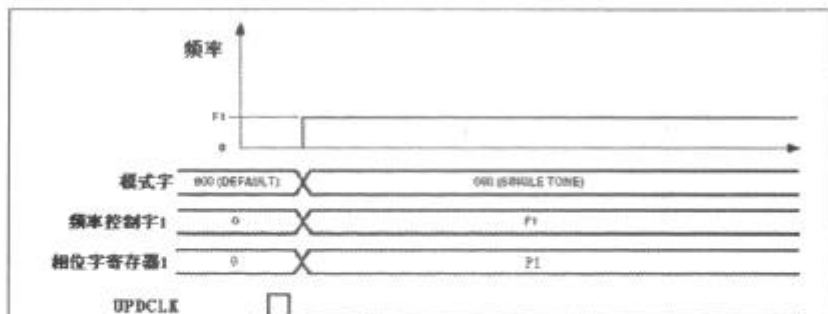


图 3 AD9854 单频模式时的工作波形图

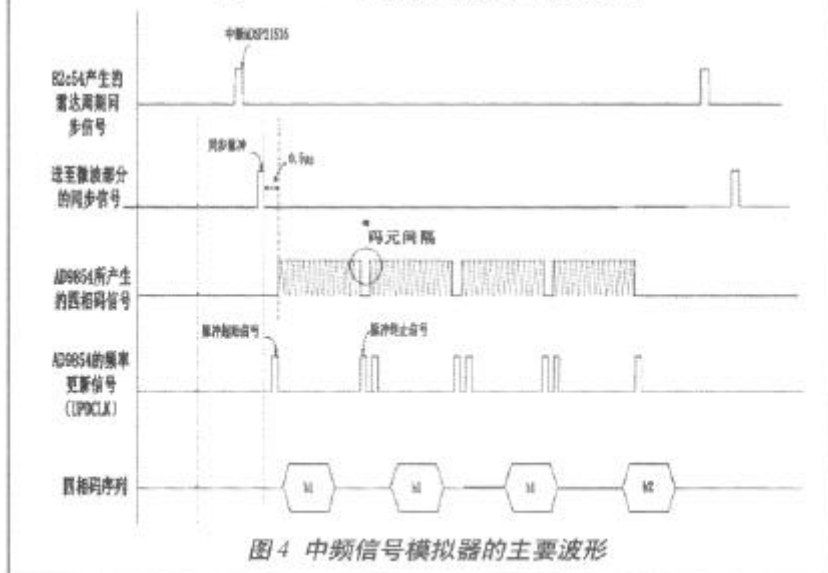


图 4 中频信号模拟器的主要波形

图 2 所示为中频信号模拟器的系统结构图，整个信号模拟器的核心部件为高速信号处理器 ADSP21535 和高性能直接数字频率合成器 AD9854，前者用于高速控制及波形参数的计算，后者用于中频信号的产生。可编程逻辑器件 EPM7160 产生系统的同步信号及 AD9854 的频率更新信号 (updc1k)，计数器芯片 82C54 用于产生 ADSP21535 的中断触发信号。系统硬件工作分为两个阶段。下面对其工作流程按信号流程顺序做一简介。

第一阶段为参数初始化阶段。中频信号模拟器读取本地计算机所发参数，调用参数整理程序，将所得到的参数加以整理分类，转换为所需要的控制数据，例如频率控制

字、相位控制字编码信号的码序列等，以便于快速地控制直接数字频率合成器。然后，ADSP21535 便开始进行自身及外部设备的初始化，包括内部定时器及外部定时器组、直接数字频率合成器、双向可编程 I/O 引脚。完成上述步骤后，系统便进入波形产生阶段。

第二阶段为波形产生阶段。下面以四相码编码调制信号的产生为例介绍中频信号模拟器产生信号的流程。由于 AD9854 只有两个相位调整寄存器，因此要想产生四相码必须使其工作于单频模式，图 3 为 AD9854 工作于单频模式时的工作波形图。

在 updc1k 信号产生之前，将频率字、相位字及工作模式字置入

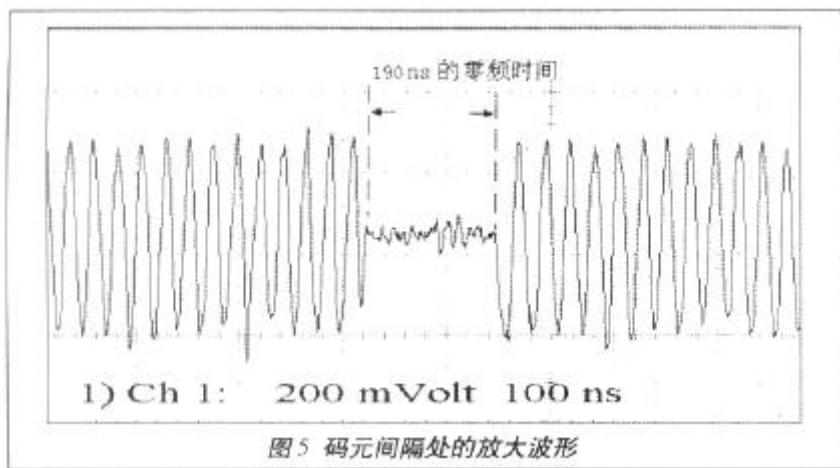


图5 码元间隔处的放大波形

AD9854, 当 updc1k 来临后 AD9854 开始按置入的频率字及相位字产生频率为 F1, 初始相位为 P1 的单频率信号。

基于单频模式的工作波形图, 我们所设计的四相码信号的控制流程如下:

- 1) 向 AD9854 的频率控制字 1 中写入四相码的基频
- 2) 向 AD9854 的相位调整寄存器 2 内写入相位 0 度
- 3) 向 AD9854 内写工作模式字 000, 使其工作于单频模式
- 4) 根据四相码序列判断相位值, 并将其写入 AD9854 的相位字寄存器 1 内。

5) 产生频率更新脉冲(updc1k), 启动 AD9854 产生波形, 同时启动 ADSP21535 的定时器, 对码元宽度进行计数, 在计数器中断服务程序内重复 3)~5) 步骤。

系统的主要信号波形如图 4 所示。

图 4 为雷达周期同步信号, 由 82C54 产生, 用于中断 ADSP21535。ADSP21535 将预先计算好的波形参数置入 AD9854, 然后对双向可编程 I/O 端口置位, 产生 AD9854 的频率更新信号, 即脉冲起始信号启动

AD9854 产生波形。启动通用定时器对脉冲宽度计数, 并对 AD9854 置停止命令字。在定时器中断程序中再次产生 AD9854 的频率更新信号, 即脉冲终止信号, 停止波形产生, 准备产生下一个码元。这样就完成了一位码元信号的产生。其他码元的产生与此相同。

其它波形如单频脉冲、线性调频脉冲及二相码编码调制信号的产生方式与四相码编码调制信号的产生方式基本相同。

实际工作当中存在的问题及解决方法

在四相码编码调制信号的产生过程中, 码元与码元之间存在 190ns 的时间间隔, 图 5 为实际测得的码元间隔处的放大波形。

理想状态下码元间是没有间隔的, 因此我们需要尽量减小码元间隔。190ns 的波形转换时间主要是由程序执行时间, 总线操作时间及 AD9854 的启动时间构成。由于总线操作时间及 AD9854 的启动时间在系统时钟固定的情况下是固定不变且无法避免的, 故要想减小这段时间只能在程序执行时间上想办法。

我们采用的方法一个是对开门脉冲进行延时, 延时的时间为: 程

序执行时间为 2 个指令周期, 简言之就是将程序执行时间转换为码元宽度。一个是在程序产生脉冲停止信号这段时间内对 AD9854 进行写参数字, 这样, 可减小上一信号停止脉冲到下一信号的起始脉冲之间对外部异步存储器进行写操作的指令条数, 也就减小了两个脉冲之间的时间间隔, 进而降低了码元间的间隔。通过这种方法可将码元转换时间大幅缩短。

结语

采用上述方案设计的中频信号模拟器可较好地产生预定波形, 通过示波器观察与实际当中的波形相符。采用此技术所研制的中频信号模拟器可用于外场的测试和微波暗室测试, 解决电子设备性能测试中对复杂雷达信号的仿真问题, 具有广泛的应用前景。

参考文献

- 1 张光义, 王德纯, 华海根, 倪晋麟. 空间探测相控阵雷达. 科学出版社, 2001
- 2 向敬成, 张明友. 雷达系统. 电子工业出版社, 2001
- 3 800 to 2500MHz singal-side band Upconversion of Quadrature DDS signal. Richard Cushing, 2000
- 4 Blackfin™ DSP Hardware Reference. Analog Device, INC. 2002

