

应用与设计

AD9854 及其在直扩发射机中的应用

国防科技大学四院通信教研室 岳晓杰

AD9854 and Application of Digital Direct Sequence Spread - Spectrum Transmitter in IF

Yue Xiaojie

摘要: AD9854 是美国 Analog Device 公司生产的一种新型 DDS 芯片, 该器件内含 48 位频率累加器、48 位相位累加器、正余弦波形表、12 位正交数模转换器以及调制和控制电路, 文中介绍了 AD9854 的结构及工作原理, 并且根据扩频通信的原理, 对 AD9854 芯片在直扩中频发射机中的应用进行了研究。

关键词: AD9854; 扩频通信; 发射机

分类号: TN914. 42

文献标识码: B

文章编号: 1006 - 6977(2002) 12 - 0019 - 03

1 AD9854 的结构原理

AD9854 是由 AD 公司生产的单片 DDS 芯片, 它内部集成了 48 - Bit 频率累加器、48 - Bit 相位累加器、正余弦波形表、12 位正交数模转换器以及调制和控制电路, 该芯片能够在单片上完成频率调制、相位调制、幅度调制以及 IQ 正交调制等多种功能, 因而具有很高的性能价格比和广阔的应用领域。

1.1 AD9854 的结构

AD9854 采用高度集成 CMOS 技术, 其内部含有同相、正交两个高速 12 - Bit D/A 转换器, 因而可以同时输出同相、正交两路信号。在高稳定度时钟的驱动下, AD9854 可以输出高品质和高稳定度的信号, 其频率、幅度、相位均可编程控制, 编程速率可达 100MHz。同时, AD9854 内部还含有可编程控制的时钟乘法器, 其内部时钟速率最大可达 300MHz。图 1 所

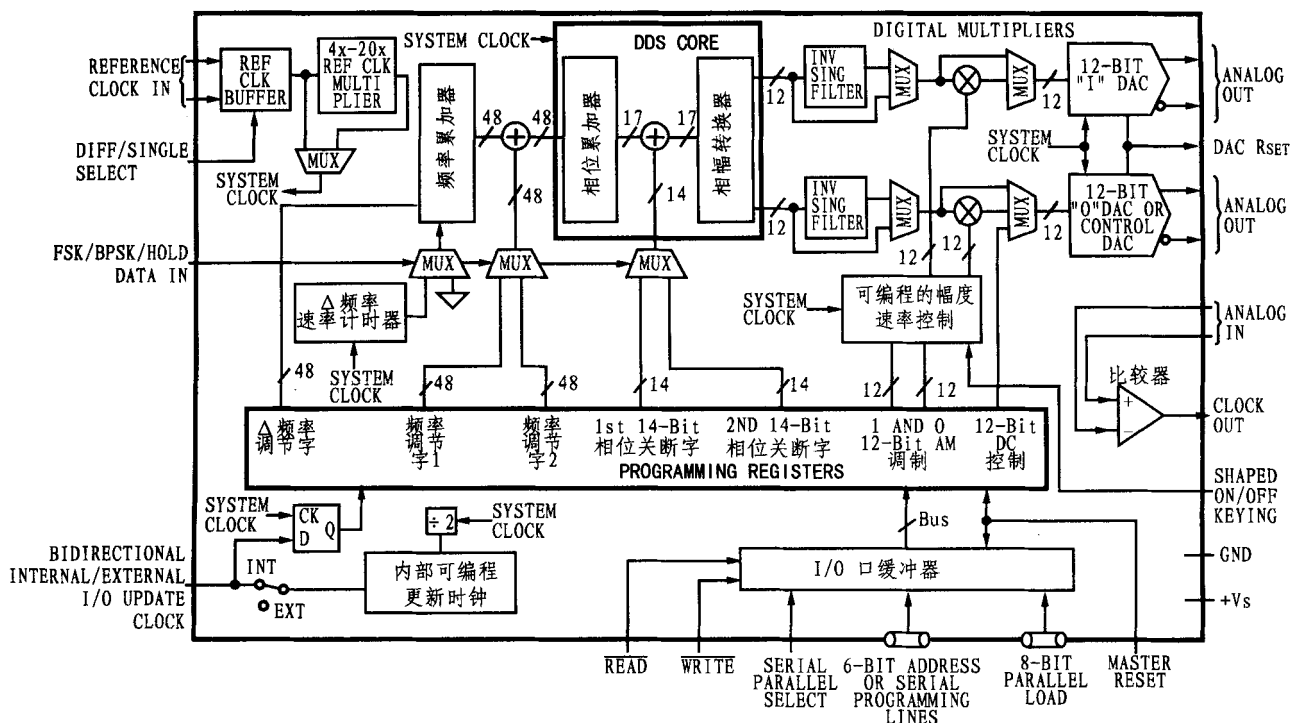


图 1 AD9854 的内部结构

示是 AD9854 的内部结构。

AD9854 可以通过内部的一个长 39 字节的寄存器表存储有关的各种控制字和状态字。用户可通过 I/O 与该寄存器表进行通信, I/O 缓冲区的内容必须在更新脉冲的作用下才能刷新到寄存器表中, 这样可以很好地达到同步。I/O 与外部有并行和串行两种通信方式, 工作在并行通信模式时, 端口的更新速率最高为 100MHz。

1.2 AD9854 的工作模式

AD9854 共有 Single - Tone、Unramped FSK、Ramped FSK、Chirp 和 BPSK 等五种工作模式。

在这五种模式中, Single - Tone 模式是最为灵活的一种, 通过该模式可以根据需要任意设定输出信号的频率、幅度和相位等特性。

在 Unramped FSK 模式, 其输出信号的频率可根据引脚 P29 的电平高低在频率控制字 F1 和 F2 之间选择, 而其相位则由相位控制字 P1 决定, 频率跳变时相位保持连续。

Ramped FSK 模式与 Unramped FSK 的不同之处在于: F1 和 F2 分别存储低频率和高频率, 输出从 F1 到 F2 扫描, 扫描间隔和速度可以控制, 控制寄存器中既可提供单独控制位以实现自动三角形扫频过程, 也可改变扫频速度以实现非线性扫频。

Chirp 模式是在指定的频率范围和频率精度上, 频率可以是线性或非线性变化输出, 而且扫频方向可控。与 Ramped FSK 模式相比, 该模式需要用户自己通过“HOLD”(P29 高电平) 控制停止频率点, 同时控制停止后的状态。

BPSK 模式的工作方式几乎和 Unramped FSK 完全相同, 只是 BPSK 模式将频率 F1 和 F2 之间的切换变成了相位 P1 和 P2 之间的切换, 此外, 还要通过频率寄存器对输出信号的频率进行控制。

1.3 AD9854 的性能及误差分析

AD9854 的频率控制字长为 48 位, 其输出信号可编程控制的频率精度 f 为:

$$f = 300 \times 10^6 / 2^{48} = 1.066 \times 10^{-6}$$

AD9854 的相位控制字长为 14 位, 其输出信号可编程控制的相位精度 P_{min} 为:

$$P_{min} = \pi / 2^{14} = 1.917 \times 10^{-4}$$

频谱纯度是 DDS 的一个最主要的问题, 产生这个问题的主要来源有相位截断误差、幅度量化误差、D/A 输出误差等几个方面。

(1) 相位截断误差

为了提高频率分辨率, AD9854 采用了 48 - Bit 频率控制寄存器, 因此其相位累加器的宽度 $L = 48$; 另一方面, 受 ROM 存储容量的限制, AD9854 不可能嵌入 2^L 个幅度表, 而是采取了一个折中的方法将 ROM 表的深度定为 2^W ($W = 17$)。这样, 在查表过程中, 通常仅取相位累加器的高 17 位作为索引, 从而产生了相位截断误差。但是 DDS 的输出通常都是正弦信号, 因此, 它的相位截断具有明显的周期性。尤其是当系统时钟频率是输出正弦波频率的整数倍时, 这种周期性就更加明显。这相当于周期性的引入了一个截断误差, 最终的影响就是输出信号带有一定的谐波分量。

(2) 幅度量化误差

在大多数情况下, 每个相位对应的幅度值都是一个无限小数, 它并不能在 ROM 中准确地存储。通常 ROM 表的宽度越大, 其存储的数值就越接近真实值。AD9854 中 ROM 表的宽度为 12 - Bit。与相位截断误差类似, 其结果也相当于周期性地引入了一个量化误差, 并且当 AD9854 的系统时钟频率等于正弦波频率的整数倍时, 周期性更为明显, 因而最终也会带来一定的谐波。

(3) D/A 输出误差

通常 D/A 输出信号并不是理想的模拟信号, 而是理想信号的一个矩形近似, 其频谱是对正弦信号进行周期延拓, 而周期则等于 DDS 的系统时钟周期。例如 AD9854 的系统时钟为 300MHz, 若输出一个 70MHz 的正弦波时, 会在 230MHz 的地方出现谐波分量。

2 扩频通信

扩频通信技术是一种信息传输方式, 其信号所占有的频带宽度远远大于所传信息必需的最小带宽; 频带的扩展一般通过一个独立的码序列来完成, 并用编码及调制的方法来实现, 而与所传信息数据无关; 在接收端则用同样的码进行相关的同步接收和解扩以恢复所传的信息数据。扩频通信的一般工作原理如图 2 所示, 在发端输入的信息先经信息调制后形成数字信号, 然后由扩频码发生器产生的扩频码序列去调制数字信号以展宽信号的频谱。展宽后的信号再调制到射频并发送出去。在接收时, 首先将收到的宽带射频信号变频至中频, 然后由本地

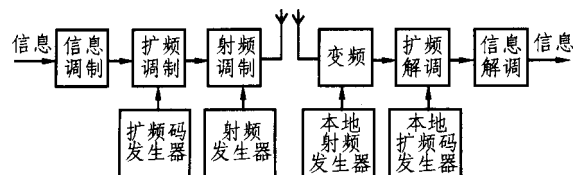


图2 扩频通信的系统

产生的与发端相同的扩频码序列进行相关解扩，再经信息解调后恢复成原始信息输出。由此可见，一般的扩频通信系统都要进行三次调制和相应的解调。一次调制为信息调制，二次调制为扩频调制，三次调制为射频调制。而由于扩频通信易于重复使用频率，因而提高了无线频谱的利用率，同时也具有抗干扰性强、误码率低、隐蔽性好、对各种窄带通信系统的干扰很小、可以实现码分多址、抗多径干扰、能精确地定时和测距、适合数字话音和数据传输以及易开展多种通信业务、安装简便、易于维护等优点。

扩频通信的工作方式主要有直接序列扩频 (Direct Sequence Spread Spectrum) 工作方式、跳变频率 (Frequency Hopping) 工作方式、跳变时间 (Time Hopping) 工作方式等三种。

2.3 扩频通信的几个主要性能指标

处理增益和抗干扰容限是扩频通信系统的两个重要性能指标。

处理增益 G 也称扩频增益 (Spreading Gain)，其定义为频带扩展后的信号带宽 W 与频谱扩展前的信息带宽 F 之比，即 $G = W / F$ 。通常用处理增益来反映扩频通信系统的信噪比改善程度。

抗干扰容限代表的是扩频通信系统能在多大干扰环境下正常工作，它的定义为：

$$M_j = G - [(S/N)_{out} + L_s]$$

其中， M_j 为抗干扰容限， G 为系统的处理增益， $(S/N)_{out}$ 为信息数据被正确解调而要求的最小输出信噪比， L_s 为接收系统的工作损耗。

3 AD9854 在数字直扩发射机中的应用

根据 DDS 的原理，可以通过 AD9854 芯片采用直接序列扩频工作方式设计数字直扩发射机。图 3 所示是利用 AD9854 设计的直扩发射机的结构图。图中的单片机部分主要用来实现对 AD9854 芯片的工作模式选择以及频率控制字、相位控制字和幅度控制字等的初始化，它们一般通过 AD9854 的地址线和并行数据线写入。

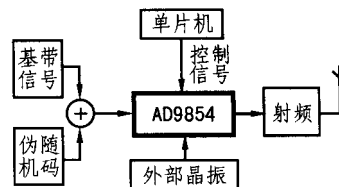


图3 扩频发射机结构框图

伪随机码可由 FPGA 或 ISP 完成，同时与基带信号进行迭加并送到 AD9854 的数据信号输入脚 (29 脚)，基带信号和伪码的频率最好与中频信号有较大的差距。

对于 AD9854，可通过初始化控制字来选择使用外部时钟或对外部时钟进行倍频以得到更高的时钟（最高内部工作时钟可达 300M），同时可选择使用内部频率刷新或外部刷新，并设置控制幅度是否可控。通过控制工作模式可以选择 Single - Tone、BPSK、Chirp、FSK、Ramp - FSK 等各种工作模式。频率控制字的作用是在 150MHz 范围内选择两路正交输出信号的频率，通常 AD9854 的输出信号在低于 75MHz 时波形较为稳定。通过改变相位控制字可实现 BPSK、QPSK 等模式。幅度控制字可用来控制输出信号的幅度，并可实现 AM 模式。

利用系统的射频部分可将 AD9854 输出的中频信号进行混频并送到天线。外部晶振最好采用高稳定度、高精度、恒温的晶振，以保证 AD9854 内部倍频之后的时钟稳定性和精度，同时也可保证输出信号中频的稳定性和精度。

4 结束

AD9854 芯片不仅在扩频通信上应用较为广泛，同时在外加控制下也可实现多调制方式的软件无线电平台的硬件核心部分；还可通过芯片内部的比较器实现可调的高频率稳定数字时钟。对 AD9854 的其它开发还有待于进一步的研究。

参考文献

1. AD9854 CMOS 300 MSPS Quadrature Complete - DDS (REV. A)
2. 曹志刚, 等. 现代通信原理. 清华大学出版社
3. 查光明. 扩频通信. 西安电子科技大学出版社

收稿日期: 2002 - 04 - 26

咨询编号: 021206