

应用设计指导书 V1.4

摘要：

本文阐述了一个基于原边控制方式的充电器/适配器设计，包括芯片的特征和详细的工作原理，以及设计技巧。

特征：

- 恒压恒流均采用原边控制，无需光耦和 TL431
- 内置 600V 功率开关 MOSFET
- 低的启动电流：5 μ A (Typ)
- 低的工作电流：2.5mA (Typ)
- 内置软启动功能
- 内置前沿消隐电路(LEB)
- 内置频率抖动以改善 EMI 特性
- 内置自适应 OCP 补偿
- 内置原边绕组电感补偿
- 内置输出线压降补偿
- VDD 欠压保护(UVLO)、过温保护(OTP)、过压保护(OVP)及 VDD 电压钳位功能

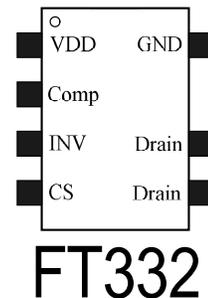
高效节能：

满足能源之星**EPS 2.0**版**V级**能耗标准

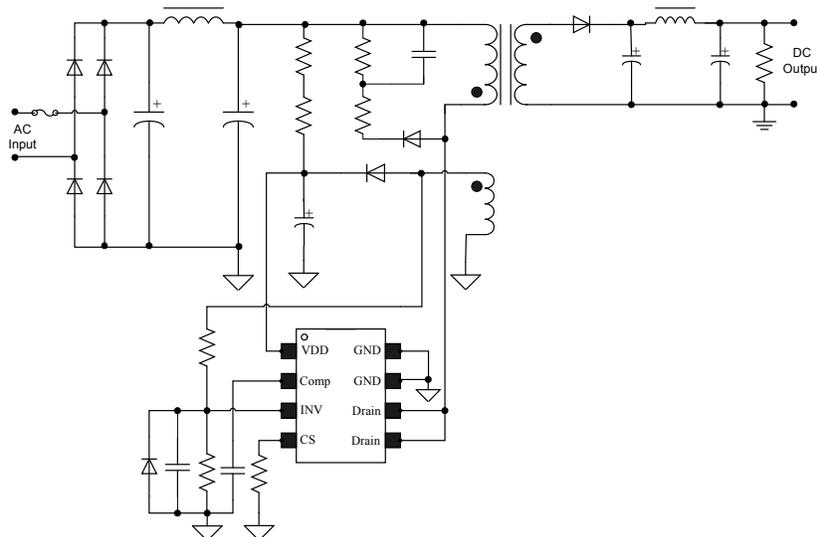
应用：

- 手机、无绳电话、PDA、数码相机等电池充电器
- 小功率适配器
- PC、TV 等辅助电源
- 线性电源/RCC 替换

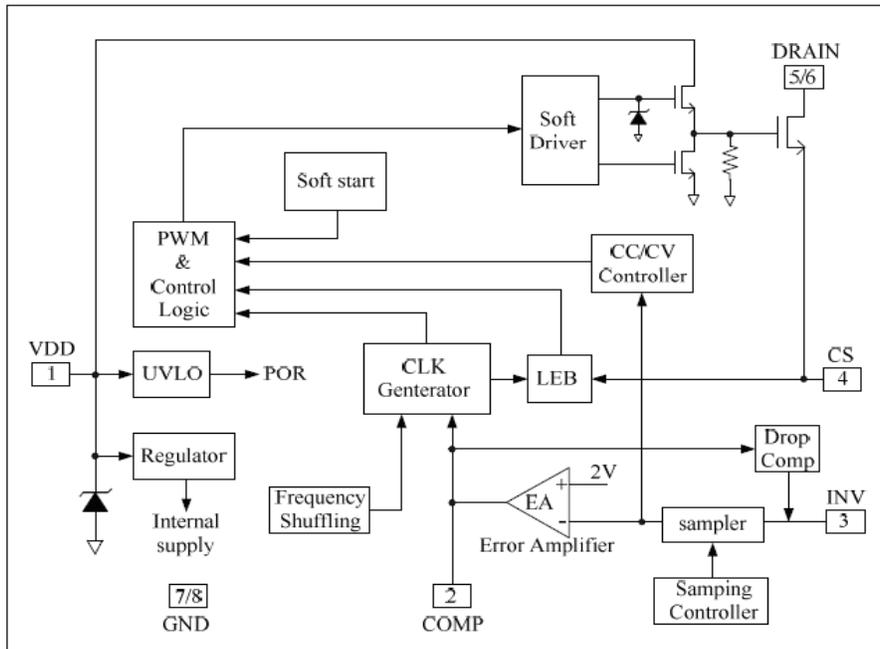
管脚信息：



典型应用:



内部框图：



FT332应用说明:

型号	MOSFET RDS(ON)	最大输出功率		封装	推荐应用领域
		90Vac~264Vac	230Vac		
FT332	3.5Ω	10W	12W	SOP7	充电器，小功率适配器，LED 驱动 线性电源/RCC 替换

应用指导:

FT332 系列采用反激式电路结构,输出和输入高压使用变压器隔离。在这种反激拓扑中, 开关管导通时, 变压器储存能量, 负载电流由输出电容提供; 开关管关断时, 变压器将储存的能量传递到负载和输出滤波电容, 以补偿电容单独提供负载电流所消耗的能量。

一、启动电路

1.传统启动

电源上电开机时, 通过启动电阻 R_{IN} 为 V_{DD} 端的电容 C1 充电, 直到 V_{DD} 端电压达到芯片的启动电压 V_{DD_ON} 时芯片启动并且驱动整个电源系统工作。

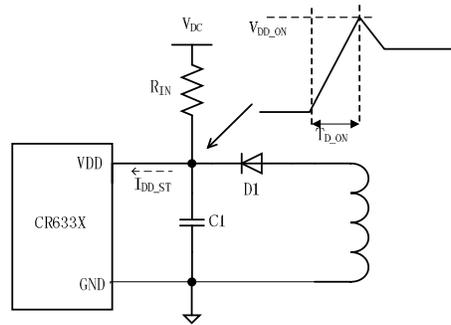


图 1 典型启动电路

在这个过程中，最大启动延迟时间可用下式计算：

$$T_{D_ON} = -R_{IN} \times C_1 \times \ln \left(1 - \frac{V_{DD_ON}}{V_{DC} - I_{DD_ST} \times R_{IN}} \right) \dots\dots\dots (1)$$

由于芯片具有低启动电流的特性且考虑到空载的系统损耗， R_{IN} 可取较大值，具体值可在 $1.5M\Omega \sim 3M\Omega$ 范围内选取， $C1$ 推荐选用 $10\mu F/50V$ 。

另外，还有一种整流前启动方式，启动电阻 R_{IN} 接在整流前，这种方式可降低待机功耗，提高效率，但启动延迟时间变长。这里不做说明，请参阅相关资料。

2.快速启动

如果需要系统具有更快的启动时间且在系统成本允许的情况下，可采用如下电路：

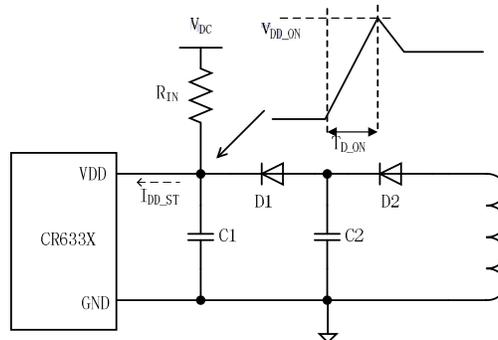


图 2 快速启动电路

在这个电路中 $C1$ 的值可以取得较小(但需要考虑系统的稳定性)， R_{IN} 的值可以取得较大。这样既可缩短系统的启动时间同时也可降低系统空载时的损耗。

启动电阻 R_{IN} 上最大损耗：

$$P_{R_{IN},MAX} = \frac{(V_{DC,MAX} - V_{DD})^2}{R_{IN}} \cong \frac{V_{DC,MAX}^2}{R_{IN}} \dots\dots\dots (2)$$

其中， $V_{DC,MAX}$ 是最大输入整流后电压

对于一个通用输入（ $90Vac \sim 264Vac$ ）， $V_{DC,MAX} = 384V$

$$P_{R_{IN},MAX} = \frac{374^2}{1.5 \times 10^6} \cong 93mW \dots\dots\dots (3)$$

二.变压器设计

FT332采用原边反馈控制，在任何情况下，变压器电感电流必须工作在 DCM 模式。下列为宽电压输入，电感电流工作在 DCM 模式的设计。

6.输入存储电容

对于宽电压范围输入，输入存储电容 C_{IN} 按 2~3uF/Watt 输出功率选取；

230V 窄电压整流输入， C_{IN} 按 1uF/Watt 输出功率选取。

2.最小和最大直流输入电压

$$V_{MIN} = \sqrt{2 \times V_{ACMIN}^2 - \frac{2 \times P_o \times \left(\frac{1}{2 \times f_L} - t_c \right)}{\eta \times C_{IN}}} \dots\dots\dots (4)$$

$$V_{MAX} = \sqrt{2} \times V_{ACMAX} \dots\dots\dots (5)$$

其中， f_L 为输入交流电压频率； t_c 为桥式整流大额定导通时间，可取 3ms。所有单位分别为伏特、瓦特、赫兹、秒、法拉第。

3. V_{OR} 和 D_{MAX}

FT332系列反射电压 V_{OR} 设计在 70V~90V。建议 D_{MAX} 取 0.45 以下。

$$D_{MAX} = \frac{V_{OR}}{K_p \times (V_{MIN} - V_{DS}) + V_{OR}} \dots\dots\dots (6)$$

其中， K_p 应始终大于1， K_p 表示非连续导通模式，并且是初级MOSFET关断时间与次级二极管导通时间的比例。 V_{DS} 取10V；

注意：为了实现正确调节，FT332 要求电源在非连续导通模式下工作。在CV应用时，次级二极管导通时间一旦超过周期的一半，则开关频率将降低。为了在最大输出功率时，开关频率为**55KHz (Typ)**，则需要设定 K_p 。检验 K_p 大于**1.3**，确保非连续工作。建议取值**1.5**或更大的值。

4.初级峰值电流和有效值

初级平均电流：
$$I_{AVG} = \frac{P_o}{\eta \times V_{MIN}} \dots\dots\dots (7)$$

初级峰值电流：
$$I_P = \frac{2 \times I_{AVG}}{D_{MAX}} \dots\dots\dots (8)$$

初级有效值电流：
$$I_{RMS} = \sqrt{D_{MAX} \times \frac{I_P^2}{3}} \dots\dots\dots (9)$$

5.初级电感量

$$L_p = \frac{10^6 \times P_o}{I_p^2 \times \frac{1}{2} \times f_s \times \eta} \dots\dots\dots (10)$$

其中，式中的单位分别为微亨、瓦特、安培、赫兹

6.选择磁芯确定初级匝数

实际上，磁芯的初始选择肯定是很粗略的，因为变量太多了。选择合适磁芯的方法之一是查阅制造商提供的磁芯选择指南。根据 FT332 的频率工作范围，我们做如下推荐：

磁芯尺寸	输出功率
EE13	3W
EE16	6W
EE19	10W
EF20	13W
EF25	20W

确定了磁芯之后，即可由下式得出变压器初级侧为避免发生磁芯饱和而应具有的最少匝数：

$$N_{p,MIN} = \frac{I_p \times L_p}{B_{sat} \times A_e} \times 10^2 \dots\dots\dots (11)$$

其中单位分别为高斯、安培、微亨、平方厘米， B_{sat} 为饱和磁通量密度，如无参考数据，则使用 $B_{sat}=3500\sim 4000$ （以高斯为单位）；或者 $B_{sat}=0.35\sim 0.4$ （以特斯拉为单位）。

最大工作磁芯磁通密度， $B_M=2000\sim 3000$ （以高斯为单位）；或者 $B_{sat}=0.2\sim 0.3$ （以特斯拉为单位）。选用 2400高斯（或0.24特斯拉）可以降低音频噪声的产生。

则初级绕组匝数：

$$N_p = \frac{I_p \times L_p}{2400 \times A_e} \times 10^2 \dots\dots\dots (12)$$

磁芯气隙长度：

$$L_g = 40 \times \pi \times A_e \times \left(\frac{N_p^2}{1000 \times L_p} - \frac{1}{A_L} \right) \dots\dots\dots (13)$$

其中， L_g 单位为毫米， A_e 单位为平方厘米， A_L 单位为纳亨/圈²， L_p 单位为微亨。

通常不推荐对中心柱气隙磁芯使用小于0.1 mm的值，因为这样会导致初级电感量容差增大。如果您需要使用小于0.1 mm的 L_g 值，请咨询变压器供应商以获得指导。

7.变压器绕组间匝比

$$\frac{N_p}{N_s} = \frac{V_{OR}}{V_o + V_D + \Delta V} \dots\dots\dots (14)$$

$$\Delta V = I_o \times R_C \dots\dots\dots (15)$$

其中, V_D 为二极管正向电压: 对超快速PN结二极管选取0.7 V, 肖特基二极管选取0.5 V。

ΔV 为最大负载输出线压降: I_O 为最大负载电流, R_C 为输出线等效电阻

$$\frac{N_S}{N_{AVX}} = \frac{V_O + V_D + \Delta V}{V_{AVX} + V_{DB}} \dots\dots\dots (16)$$

其中, V_{AVX} 为辅助绕组整流后的电压, V_{DB} 为偏置绕组整流管正向电压;

8.次级峰值电流和次级有效值电流

次级峰值电流:
$$I_{SP} = I_P \times \frac{N_P}{N_S} \dots\dots\dots (17)$$

次级有效值电流:
$$I_{SRMS} = I_{SP} \times \sqrt{\frac{1 - D_{MAX}}{3 \times K_P}} \dots\dots\dots (18)$$

9.次级绕组匝数

$$N_S = N_P \times \frac{V_O + V_D + \Delta V}{V_{OR}} \dots\dots\dots (19)$$

10.辅助绕组

由于 FT332 通过采样辅助绕组的电压来完成恒压/恒流控制(请参考规格书)。所以辅助绕组的设计是比较重要的。

下图为典型的V-I曲线:

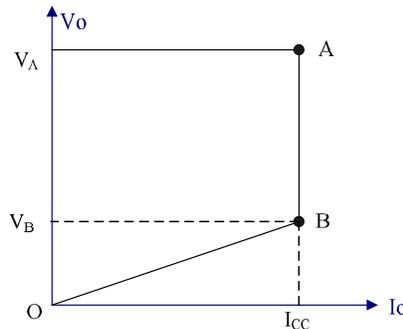


图3 充电器V-I曲线

在一个充电器应用中, 电池电压低于B点电压 V_B 时, 充电器通过不断重启来完成对过放电电池小电流补充充电; 当电池电压达到B点电压 V_B 时, 芯片正常工作, 充电器对电池恒流充电; 随着电池电压的升高, 到达A点电压 V_A 时, 输出功率最大, 此时进入恒压充电模式, 充电电流逐渐减小。

$V_O = V_B$ 时, 辅助绕组整流后的电压达到芯片的最低工作电压 V_{DD_OFF} 。

$$N_{AVX} = N_S \times \frac{V_{DD_OFF} + V_{DB}}{V_B + V_D + \Delta V} \dots\dots\dots (20)$$

$V_O = V_A$ 时, 辅助绕组的反激电压

$$V_{AVX,OR} = \frac{N_{AVX}}{N_S} \times (V_A + V_D + \Delta V) \dots\dots\dots (21)$$

注意：此时辅助绕组整流后的电压不得引起OVP。否则，重新设计。

对于LED驱动应用设计同充电器应用。

对于一个适配器应用来说， $V_{AVX,OR}$ 设计在16V左右即可。

11. 确定绕组的导线直径

对于绕组的导线的选择，需要考虑导线的电流密度，骨架宽度，绕线层数。辅助绕组和次级绕组必须密绕、绕满、绕平，达到良好的耦合（参见变压器结构设计）。

当导线很长时（超过1m），电流密度通常为5A/mm²。当导线较短且匝数较少时，6~10A/mm²的电流密度也可以接受。应避免使用直径大约0.5mm的导线，以防严重的涡电流损耗并使卷绕更加容易。对于大电流输出，建议使用多股细线并绕的方式绕制次级绕组，这样可以减小集肤效应的影响。

12. 恒流电流 I_{CC} 设定

恒流电流 I_{CC} 通过调节Rsense电阻设定，Rsense电阻值为：

$$R_{SENSE} = \frac{V_{CS}}{I_P} \dots\dots\dots (22)$$

其中， V_{CS} 为CS关断电压，典型值为0.9V。

对于适配器来说， I_{CC} 为OCP过流点。

三、INV分压电阻选取与输出线压降补偿

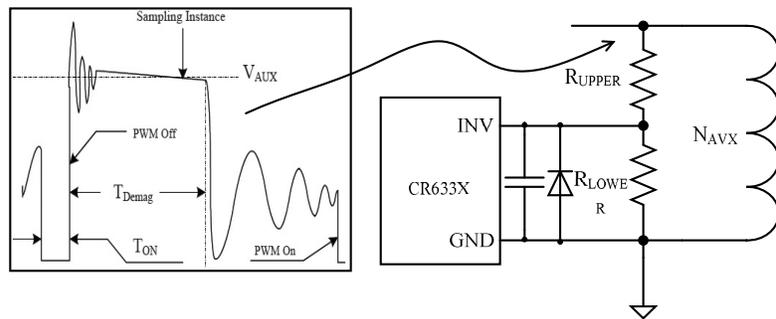


图 4 INV 采样电路

如图 4， FT332 通过电阻 R_{UPPER} 和 R_{LOWER} 分压器采样辅助绕组去磁时间 2/3 处的电压，并保持到下一个采样周期。采样电压被送到 INV 脚与基准电压 2.0V 比较，误差被放大，误差放大器的 COMP 脚输出电压反映了负载情况，通过控制 PWM 频率来调节输出电压，达到恒压目的。

当采样电压低于 2.0V 且 Comp 达到最大时，开关频率被采样电压控制，通过输出电压去控制输出电流，达到恒流目的。

$$\frac{2}{V_{AVX,OR}} = \frac{R_{LOWER}}{R_{UPPER} + R_{LOWER}} \dots\dots\dots (23)$$

输出线压补偿可获得良好的负载调节， FT332 内部补偿电流 I_C 流向电阻分压器导致 INV 脚上的电压失调，补偿电流与 COMP 脚电压成反比（图 5），亦即补偿电流与负载电流成反比。因此，输出线损失的电压可以得到补偿。当负载从满载减小到空载，INV 脚的失调电压增加，所以通过调整 R_{UPPER} 和 R_{LOWER} 阻值，可实现各种输出线压降补偿。

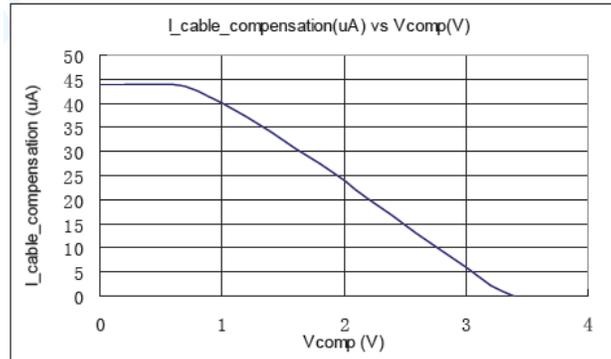


图 5 COMP 电压与补偿电流曲线

确定 R_{UPPER} 阻值:

$$\frac{N_s}{N_{AVX}} = \frac{-\Delta V}{R_{UPPER} \times I_C} \dots\dots\dots (24)$$

故核算线补偿率为:

$$\frac{\Delta V}{V_o} = \frac{I_C \times (R_{UPPER} // R_{LOWER})}{2} \times 100\% \dots\dots\dots (25)$$

其中: I_C 典型值为 42uA

注意: R_{UPPER} 和 R_{LOWER} 采用精度为 1% 的标准电阻。

说明: 1)、INV 脚需要对地加 1N4148 (如图 4), 钳制 MOS 导通时 INV 脚上的负压, 以减小此负压对芯片的干扰。

2)、INV 脚到 IC 的 GND 最好加一个几十 pF 的电容 (一定要控制在 100pF 内), 该电容作用在于平滑 INV 端采样电压平台波形, 使采样电压更精确, 以增加输出稳定性。

四、假负载

在空载或者很轻载时, 很低的 PWM 频率将导致反馈信号的失真和输出电压的上升, 应选择恰当的假负载电阻值, 以将输出电压控制在最大输出电压规格范围内。由于假负载电阻同时也会增大空载功耗, 在允许的情况下, 选取其电阻值时要综合考虑空载输入功率及空载输出电压是否满足要求。

对于充电器应用, 为满足电池自放电要求, 用一个串联电阻和稳压电路替代假负载电阻。不过, 在没有此要求的设计中, 可以使用一个标准电阻。

五、初级箝位元件的选择

对于RCD型电路，降低 C_{C1} 的值并增大 R_{C2} 的值，同时应将峰值漏极电压保持在 $<550\text{ V}$ 。如果 C_{C1} 的值较大，则箝位电压（影响反馈绕组采样电压）的稳定时间会更长，从而可能导致更高的输出纹波电压。推荐 C_{C1} 使用MYLA (涤纶)电容, D_{C1} 使用1N4007, R_{C1} 取几百欧到几十欧之间。

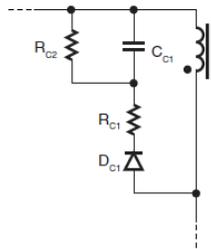


图 6 RCD 型箝位电路

六、变压器结构设计

由于采用原边反馈，所以辅助绕组和次级绕组耦合必须良好。建议的变压器结构如下所示：

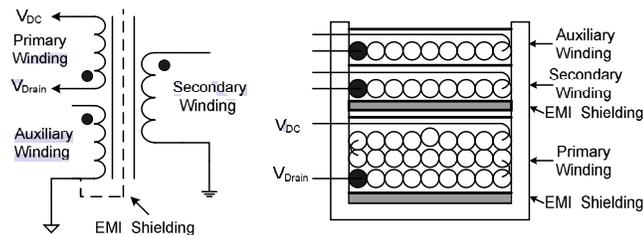


图 7 变压器构造

1. 辅助绕组和次级绕组如图 7 示，必须密绕且绕满绕平，以获得良好的耦合；
2. 初级电感量容差控制在 $\pm 5\%$ ，漏感控制在初级感量的 3%；
3. 变压器需要真空含浸，磁芯中柱点胶。

七、关于变压器设计注意事项：

1. 建议调整变压器的初级电感量,让芯片满载工作频率在 $45\text{kHz}\sim 55\text{kHz}$ 范围内（一般按 50kHz 设计合适），电源的OCP与满载设计点不宜偏差太多，最好不要超过1.5倍；
2. 变压器VCC绕组不宜绕的过多，一般按 15V 来设计辅助绕组匝数,最好让电源在满载与空载时VDD电压不能偏差过大，VDD满载电压控制到 20V 以内；
3. INV外置下偏电阻的取值不宜低于 3.6K ，特别是在VCC绕组圈数较多的情况下。

八、PCB布局指导

对于高频开关的电流/电压，PCB 布局是非常重要的设计。好的布局，有助于改善 EMI 性能和浪涌、ESD 测试,如图 8 所示。

测试,如图 8 所示。

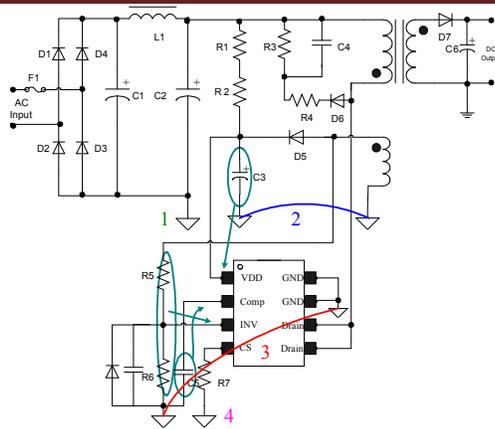


图 8 布局原理示意

为了改善 EMI 性能和减小线频率纹波，整流器的首先连接到 C1 和 C2，然后连接开关电路。

高频电流通路 C2 → 变压器 → 内置 MOSFET → R7 → C2。这个环路的面积应尽量的小。

保证布线（尤其 4 → 1）宽、短。高压布线如 MOSFET Drain，RCD 箝位网络都要远离控制电路防止不必要的干扰。

对于图中标识 3，控制电路中的所有地需要先连接起来，然后再连接到其他电路。

对于图中标识 2，变压器辅助绕组，D5，C3 的闭环面积要小。

放置 C3 靠近 FT332 的 VDD 脚，能获得良好的去耦效果。

放置反馈电阻 R5，R6 靠近 FT332 的 INV 脚，这样可以降低噪声耦合。

放置补偿电容 C5 靠近 FT332 的 COMP 脚。

次级环路面积要最大程度上降低漏感和 EMI，连接次级绕组、输出二极管及输出滤波电容的环路区域面积应最小。此外，与二极管的阴极和阳极连接的铜铂区域面积应足够大，以使用来散热。最好在安静的阴极留有更大的铜铂区域。阳极铺铜区域过大会增加高频辐射 EMI。

GND 连接方式：3 → 2 → 4 → 1，可以避免 Sense 信号造成的共模阻抗干扰。

GND 连接方式：3 → 2 → 1 ← 4，有助于 ESD 测试。

在使用了 Y 电容的设计中，将 EMI 滤波器的电感放置在连接 Y 电容输入侧的另一侧，如图 9。Y 电容从次级地连接到 C2 电容的正极，然后到整流桥。如果 Y 电容连接到初级 GND，那么直接连接到 C2 的负极（GND1）。5 是 Y 电容的尖端放电设计，有助于 ESD。根据安规要求，两尖端的爬电距离至少应为 6 毫米。

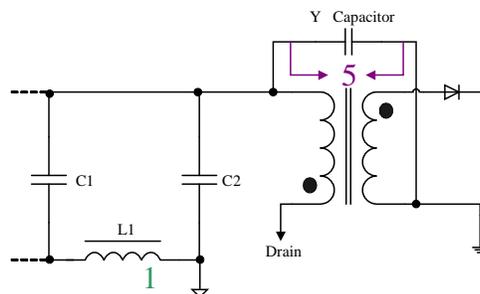


图 9 Y 电容连接示意