

AN-43应用指南

TOPSwitch-HX产品系列



设计指南

介绍

TOPSwitch-HX产品系列为高度集成的单片离线式开关IC，设计用于离线式电源。使用TOPSwitch-HX集成电路能够设计出输出功率高达195 W的电源，同时所有负载条件下均具有高效率。TOPSwitch-HX还可以在低负载及待机（空载）工作条件下提供非常高的性能。TOPSwitch-HX产品系列能够使设计师设计出的满足新能效标准的电源。TOPSwitch-HX具有很多创新的专利技术，不仅能够设计出结构紧凑、经济高效的开关电源，还能缩短整体设计周期并降低系统成本。此外，使用TOPSwitch-HX产品系列设计出的电源还具有可靠的系统性能以及增强的安全特性，例如输出过压保护、过载功率限制及迟滞热关断保护等。

该系列中的每个产品都在一个硅片上集成了一个高压功率MOSFET及控制器。内部连接到漏极的高压电流源在启动阶段提供偏置电流，从而省去了外部启动电路。内部振荡器具有频率调制（抖动）特性，可以降低EMI。此外，IC还集成了一些功能用于系统级的保护。自动重启功能可以在过载、输出短路或开环条件下限制MOSFET、变压器及输出二极管中的功率耗散。自动恢复迟滞热关断功能还可以在温度超过安全限值时禁止MOSFET开关。可设定的UV/OV检测功能允许在电压

跌落或浪涌条件下启动和关断电源，而不会出现不良波动。Power Integrations的EcoSmart®技术令使用TOPSwitch-HX产品系列设计的电源，其空载功耗小于200 mW，并在整个输入电压及负载范围内保持恒定的效率。TOPSwitch-HX系列解决方案能够轻松满足如加州能源委员会(CEC)、European Code of Conduct及能源之星等能效标准。

基本电路结构

特定应用要求的功能，如恒流、恒定输出功率等不在本设计指南的讨论范围。但是，可以在本文所示的基本转换器电路当中增加额外的电路来实现这些特别的要求。有关其它电路功能、设计范例的更多信息及其它信息，请访问Power Integrations的网站或联系您的PI销售代表。

范围

本应用指南旨在帮助工程师使用TOPSwitch-HX系列器件设计一个隔离的AC-DC反激式开关电源。工程师可以利用本文所述的指导方法快速选择所需的关键元件并完成合适的变压器设计。为方便起见，本文直接参考了PI Xls变压器设计表格，该设计表格为PI Expert™设计软件套件的一部分，可从powerint.com免费获取。

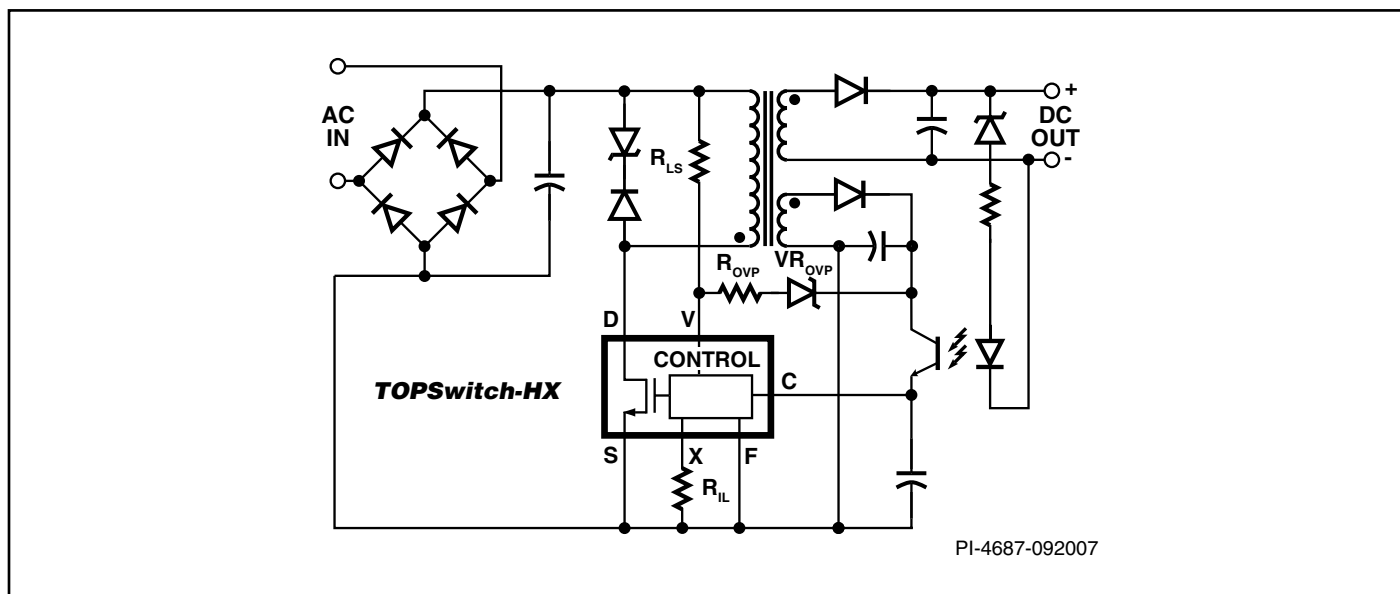


图 1. 具有初级检测过压保护功能的典型TOPSwitch-HX反激式电源

TOPSwitch-HX反激式电源的基本电路结构如图1所示，本应用指南也使用该电路作为参考电路，对其中的元件设计加以讨论。

除了本应用指南之外，您还会发现TOPSwitch-HX参考设计套件(RDK)非常有用。每个套件中都包括功能完备的工程原型样板、工程报告及器件样品。关于PI Expert软件下载、如何得到RDK及本文最新信息方面的详细信息，请访问www.powerint.com。

快速入门

熟悉电源设计和Power Integrations设计软件的读者可以选择跳过后面所述的详细设计方法，使用以下信息快速设计变压器并选择第一个原型所需的元件。对于此设计方法，只要将如下所述的信息输入PI Xls表格，其它参数就会由PI Xls表格根据典型的设计要求自动选取出来。方括号当中的数值表示PI Xls表格中单元的位置。

- 输入交流输入电压范围，包括最小值 V_{AC_MIN} 、最大值 V_{AC_MAX} 及最低交流输入频率 f_L [B3, B4, B5]
- 输入额定输出电压 V_O [B6]
- 对于具有峰值负载要求的设计，输入平均输出功率，其它设计则输入连续输入功率[B7]
- 对于具有峰值负载电流的设计，输入峰值负载电流，其它设计则留空[B8]
- 输入估计的效率[B9]
 - 对于通用输入电压范围(85-265 VAC)或单电压100/115 VAC (85-132 VAC)取值0.8; 对于单电压230 VAC (185-265 VAC)

取值0.85。根据在峰值负载和最低交流输入电压条件下测得的

的效率值，相应地调整表格中估计的效率取值。

- 输入损耗分配因子Z [B10]
 - 对于典型的应用取值0.5 (完成首件工程样板评估后相应地调整该取值)
- 输入 C_{IN} 输入滤波电容容量[B13]
 - 对于通用输入电压范围(85-265 VAC)或单电压(100/115 VAC)取值 $3 \mu F/W$; 对于单电压(185-265 VAC)取值 $1 \mu F/W$ 。
- 直接输入或从下拉菜单中选择TOPSwitch-HX型号[B17]
- 从下面的功率表中根据输出功率及输入电压范围选择合适的器件
- 输入工作频率 - [B22]
 - 选择“H”表示工作在66 kHz频率上
 - 选择“F”表示工作在132 kHz频率上
 - 如果选择的是P、G和M封装，在单元格B22中选择“H”或“F”并不会更改设计，因为这些元件只工作在66 kHz (额定) 频率上。
- 从下拉菜单中选择磁芯类型[B52]
 - 如果无任何磁芯型号输入，数据表会自动选择合适的磁芯
 - 如果有任何警告显示，请按照设计表格F栏中的以下说明更改设计
- 制作变压器
- 选择关键的元件
 - 参见第7步至第12步。

输出功率表

产品 ⁵	230 VAC $\pm 15\%$ ⁴			85-265 VAC			Product ⁵	230 VAC $\pm 15\%$		85-265 VAC	
	适配器 ¹	开放式 ²	峰值 ³	适配器 ¹	开放式 ²	Peak ³		适配器 ¹	开放式 ²	适配器 ¹	开放式 ²
TOP252PN/GN	9 W	15 W	21 W	6 W	10 W	13 W	TOP252EN	10 W	21 W	6 W	13 W
TOP252MN			21 W			13 W	TOP253EN	21 W	43 W	13 W	29 W
TOP253PN/GN	15 W	25 W	38 W	9 W	15 W	25 W	TOP254EN/YN	30 W	62 W	20 W	43 W
TOP253MN			43 W			29 W	TOP255EN/YN	40 W	81 W	26 W	57 W
TOP254PN/GN	16 W	28 W	47 W	11 W	20 W	30 W	TOP256EN/YN	60 W	119 W	40 W	86 W
TOP254MN			62 W			40 W	TOP257EN/YN	85 W	157 W	55 W	119 W
TOP255PN/GN	19 W	30 W	54 W	13 W	22 W	35 W	TOP258EN/YN	105 W	195 W	70 W	148 W
TOP255MN			81 W			52 W	TOP259EN/YN	128 W	238 W	80 W	171 W
TOP256PN/GN	21 W	34 W	63 W	15 W	26 W	40 W	TOP260EN/YN	147 W	275 W	93 W	200 W
TOP256MN			98 W			64 W	TOP261EN/YN	177 W	333 W	118 W	254 W
TOP257PN/GN	25 W	41 W	70 W	19 W	30 W	45 W					
TOP257MN			119 W			78 W					
TOP258PN/GN	29 W	48 W	77 W	22 W	35 W	50 W					
TOP258MN			140 W			92 W					

表 1. 输出功率表

注释:

- 最小的持续输出功率是在典型的无风冷密闭适配器中、环境温度为+50 °C的条件下测量得到的。使用一个外部的散热片将提高输出功率的能力。
- 在+50 °C的环境温度条件下，开放式设计中的最小持续功率。
- 在+50 °C的环境温度条件下，任何设计中的峰值功率能力。
- 230 VAC或110/115 VAC倍压整流。
- 封装：P：DIP-8C、G：SMD-8C、M：SDIP-10C、Y：TO-220-7C。E：eSIP-7C。参考数据手册内的元件订购信息。

- 制作原型并根据需要反复调整设计。用测量的实际结果替换设计表格中原来假设的参数（比如效率、最低输入电压 V_{MIN} ）。
- Power Integrations提供了变压器原型服务以及指向其它供应商的链接：有关详细信息，请参阅 www.powerint.com/componentsuppliers.htm。

变压器设计步骤

简介

使用本设计流程可以设计出具有或不具有峰值输出功率要求的电源。本设计流程特别适用于采用P、G或M封装的设计。在本设计中集成的电流限流点特性可使电源在短时间内提供峰值功率，并可维持一段时间。其峰值功率仅受TOPSwitch-HX封装的散热特性及电路中其它元件额定值的影响。

随着平均功率的增加，必须选择较大的变压器，以增大绕组的导电面积或提高器件的散热量，进而降低变压器和器件的温升。

功率表（表1）中列出了在密闭的适配器和开放式应用中可得到的峰值功率与连续（平均）功率的参考数据。对于P、G和M封装，“适配器”和“开放式”环境下的功率值受温度影响。峰值数值表示受电气影响的输出功率，假定前提是工作在限流点（ $I_{LIM(MIN)}$ ）。对于Y封装，“适配器”功率值也受散热影响，但“开放式”值则受电气影响，因此也表示峰值输出功率。由于连续功率值受温度影响，它们表示在最差情况下的连续功率上限值，但可能因应用的不同而有所不同。例如，如果峰值功率输出时占空比很低，如在关闭DVD播放器舱门时，峰值功率持续1秒钟，那么器件（和变压器）温升只与连续功率有关。但是，如果峰值功率重复出现且占空比较大，那么该峰值功率需要被确定为设计中的影响因素。

图2显示了在两个不同的峰值负载条件下如何计算所要求的平均输出功率。

$$P_{AVE} = P_1 + (P_3 - P_1) \times \delta_1 + (P_2 - P_1) \times \delta_2$$

$$\delta_1 = \frac{\Delta t_1}{T}, \delta_2 = \frac{\Delta t_2}{T}$$

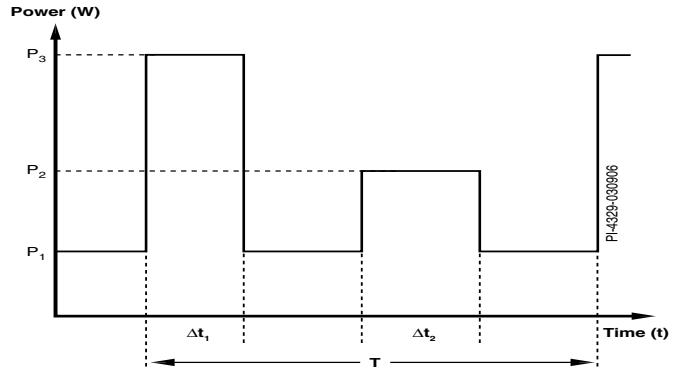


图2. 连续（平均）输出功率计算范例

其中 P_x 表示不同的输出功率， Δt_x 表示每个峰值功率的持续时间，T为脉冲负载循环一次所需的时间。

此设计步骤要求明确峰值和连续（平均）输出功率的大小。如果设计没有峰值功率要求，则峰值和连续输出功率应当使用相同的值。

峰值功率用来选择合适的TOPSwitch-HX器件，并据此设计变压器以保证在最低输入电压下能够提供足够的功率。而连续功率（或者平均功率，在峰值功率是周期性的情况下）用来考虑散热方面的设计，会影响变压器的尺寸及散热片的大小。

第1步 - 输入应用变量 VAC_{MIN} , VAC_{MAX} , f_L , V_O , $P_{O(AVE)}$, $P_{O(PEAK)}$, η , Z , V_B , t_C , C_{IN}

从表2当中确定输入电压范围。

额定输入电压(VAC)	VAC_{MIN}	VAC_{MAX}
100 / 115	85	132
230 <small>表2: 标准的全球输入电压范围</small>	195	265
宽电压范围	85	265

线电压（输入电压）频率， f_L

对于通用输入电压或单电压110 VAC输入取值50 Hz；对于单电压

ACDC_TOPSwitchHX_091007; Rev.1.3; Copyright Power Integrations 2007	INPUT	INFO	OUTPUT UNIT	TOP_HX_091007: TOPSwitch-HX Continuous/Discontinuous Flyback Transformer Design Spreadsheet
ENTER APPLICATION VARIABLES				Customer
VACMIN	85		Volts	Minimum AC Input Voltage
VACMAX	265		Volts	Maximum AC Input Voltage
fL	50		Hertz	AC Mains Frequency
VO	5.00		Volts	Output Voltage (main)
PO_AVG	35.00		Watts	Average Output Power
PO_PEAK	50.00	50.00	Watts	Peak Output Power
η	0.81		%/100	Efficiency Estimate
Z	0.48			Loss Allocation Factor
VB	15		Volts	Bias Voltage
tC	3.00		mSeconds	Bridge Rectifier Conduction Time Estimate
CIN	120.0		120 uFarads	Input Filter Capacitor

图3. TOPSwitch-HX设计表格中应用变量的选择

DC INPUT VOLTAGE PARAMETERS			
V _{MIN}		85 Volts	Minimum DC Input Voltage
V _{MAX}		375 Volts	Maximum DC Input Voltage

图 4. 灰色单元用来输入直流电压的参数数值

115 VAC输入取值60 Hz，对于单电压230 VAC输入取值50 Hz。这些值表示典型的线电压频率，而不是最小频率。对于大多数应用，这都预留了足够的整体设计裕量。在绝对最差情况下或根据产品规格，可以将这些数值降低6%（47 Hz或56 Hz）。如果是半波整流，可以使用FL/2。如果是直流输入，请直接将电压输入单元格B65和B66。

额定输出电压, V_o (V)

在连续输出负载情况下，输入电源主输出的额定输出电压。一般来讲，反馈电路都是连接到主输出上。

连续/平均输出功率, $P_{O(AVE)}$ (W)

输入电源的平均输出功率。如果电源是多路输出电源，请输入所有输出的功率总和。

峰值输出功率, $P_{O(PEAK)}$ (W)

输入峰值负载条件下的峰值输出功率。如果设计没有峰值负载要求，那么将此参数留空并假定一个等于 $P_{O(AVE)}$ 的值。 $P_{O(PEAK)}$ 用于计算初级电感值。

在多路输出的设计中，应增大主输出（通常有反馈电路连接的输出）的输出功率，使得峰值输出功率（或最大连续输出功率）等于电源所有输出功率的总和。其它各个输出的电压和电流可以在设计表格的最后部分输入（单元格[B120至B166]）。

电源效率, η

输入整个电源的估计效率，是在峰值负载及最差的输入电压（一般为最低输入电压）条件下由输出端测得的效率。85VAC输入下 V_{AC_MIN} 的起始值取80%，195 VAC下的起始值取85%。对于大部分输出功率来自于一个12 V的输出电压、次级没有电流检测电阻的电源设计，这些起始值都是典型值。一旦完成了工程原型，接着应输入实际测量的电源效率，并根据需要重新校验变压器的设计。

电源损耗分配因子, Z

此参数表示电源初级侧及次级侧损耗所占的比例。 Z 参数和效率参数决定了功率级要处理的实际功率。例如，功率级（通过变压器传输）不会处理在输入级（EMI滤波器、整流电路等）的损耗，因此尽管输入级的损耗降低了效率，但这并不会影响变压器的设计。

$$Z = \frac{\text{次级侧损耗}}{\text{总损耗}}$$

如果设计没有峰值功率要求，则建议该参数取值0.48。如果设计有峰值功率要求，则取值0.65。

偏置绕组输出电压, (V_o)

输入偏置绕组输出的输出电压，建议取值15 V。电压可以被设定为不同的值，例如，**当偏置绕组输出也用作一个初级侧的（非隔离）辅助输出时**。提高电压会提高空载输入功率。不建议取低于10 V的值，因为在轻载时可能没有足够的电压来正确偏置光耦器，从而造成输出失调。建议在偏置绕组输出滤波器中使用一个10 μ F、50 V的电解电容。

桥式二极管的导通时间, t_c (ms)

如果无法确定，将输入整流二极管的导通时间取3.00 ms。

总的输入滤波电容容量, C_{IN} (μ F)

表3给出了适用于在不同AC输入方式下计算输入滤波电容容量的建议倍增系数。

AC输入电压(VAC)	每瓦特输出功率应使用的 总输入电容容量(μ F/W)
100/115	全波整流 3
230	1
85-265	3

表 3. 不同的输入电压范围建议的总输入电容容量

输入电容容量用来计算大容量电容的最小及最大直流输入电压。必须使用足够的输入电容保证最低直流输入电压（ V_{MIN} ）>70 V。

第2步 – 输入TOPSwitch-HX变量: TOPSwitch-HX器件、限流点、 V_{OR} 、 V_{DS} 、 V_D

选择合适的TOPSwitch-HX器件

首先，参照TOPSwitch-HX功率表并根据峰值输出功率设计选择一个器件。然后将连续输出功率与功率表中适配器应用的连续功率数值进行比较（如果电源是全封闭式设计），或将连续输出功率与开放式应用中的连续功率数值进行比较（如果电源是开放式设计）。如果要求的连续功率超过了功率表（表1）中给定的数值，则应选择相邻更大的器件。同样，如果连续输出功率接近功率表中所列的适配器功率数值，则需要根据实际工程原型的温升测量结果来确定是否需要选择更大型号的器件。

只给出了P、G和M封装的峰值功率数值。对于Y封装，高峰值功率额定值与连续输出功率额定值是相同的，这是由于Y封装具有功率耗散功能。对于P、G和M封装，最大器件损耗受到结到外

壳及外壳到环境的热阻抗两者的影响。但对于Y封装而言，结到外壳的阻抗不高，器件可以连接到相应尺寸的散热片，以保持可接收的器件温度。

外部流限降低系数KI

系数KI设定流限阈值。这样可以对限流点进行细微调整，使其高于功率输出所需的最小峰值电流(I_p)。并可通过限制过载和启动期间的峰值磁通密度来优化变压器的设计。

为提高效率和改善散热性能，还可以通过减小KI来选用比所需输出功率更大的TOPSwitch-HX器件，从而使较大器件的流限等于原来选择的较小器件的流限。

高输入电压工作模式

此参数用于确认TOPSwitch-HX的高输入电压工作模式。建议在高输入电压下以全频模式工作，因为这样将会启用开关频率调制功能。（请参阅TOPSwitch-HX数据手册以了解有关工作模式的说明）。此外还将改善EMI性能。

反射输出电压, V_{OR} (V)

反射电压为输出二极管导通期间次级绕组电压以变压器变比的比例反射到初级绕组上而形成的电压。默认值为135 V；但 V_{OR} 的可接受范围介于80 V到135 V之间，前提是在数据手册中没有触发警告。为达到设计优化的目的，应考虑到其取值不同会给设计带来如下影响：

1. 较高的 V_{OR} 允许在最低电压 V_{MIN} 时获得更高的输出功率，这会降低输入电容值和提高给定TOPSwitch-HX器件的输出功率。
2. 较高的 V_{OR} 会降低输出二极管上的电压应力，这样有时可以使用较低的正向电压降肖特二极管，从而实现效率的提高。
3. 较高的 V_{OR} 会增加漏感，从而降低电源效率。
4. 较高的 V_{OR} 会增大次级侧的峰值电流及RMS电流，从而增加次级侧的铜损和二极管损耗。

选择最佳的 V_{OR} 值取决于具体应用，并且需要综合考虑上述各因素。

通常不建议选择低于80 V的值。低 V_{OR} 会导致启动期间过度触发MOSFET自保护功能，特别是在所有输出电压都大于5 V的设计中更是如此。

TOPSwitch-HX导通状态漏极-源极的电压, V_{DS} (V)

此参数为TOPSwitch-HX的漏极源极间的平均导通电压。如果该灰色单元为空，缺省的电压值为10 V。如果没有合适的数值，使用默认值即可。

输出二极管正向电压降, V_D (V)

输入（主）输出二极管的平均正向电压降。如果没有合适的数值选择，对于肖特基二极管取值0.5，对于PN结二极管取值为0.7 V。假定的默认值为0.5 V。

性能目标	建议的VOR值	建议
最大输出功率/最小TOPSwitch-HX器件	135 V	最大化给定器件的输出功率
最高效率	100 V - 120 V	给出导通、输出二极管与漏感之间的最低整体损耗
多路输出设计	90 V - 110 V	通过降低变压器漏感和峰值次级电流来提高交叉稳压

表 4. 建议的VOR值

偏置绕组二极管正向电压降, V_{DB} (V)

输入偏置绕组输出二极管的平均正向电压降。对超快速恢复二极管选取0.7 V。

纹波电流与峰值电流的比例, K_p

图6显示 $K_p < 1$ ，该值表示连续导通模式， K_p 为纹波电流与峰值初级电流的比例。

$$K_p \equiv K_R = \frac{I_R}{I_P}$$

ENTER TOPSWITCH-HX VARIABLES				
TOPSwitch-HX	TOP258PN/GN		Universal / Peak	115 Doubled/230V
Chosen Device		TOP258PW/GN	Power Out	35 W / 50 W
KI	1.00			48W
ILIMITMIN_EXT			1.534	Amps
ILIMITMAX_EXT			1.766	Amps
Frequency (F)=132kHz, (H)=66kHz		H		
fS			66000	Hertz
fSmin			59400	Hertz
fSmax			72600	Hertz
High Line Operating Mode		FF		
VOR	135.00			Volts
VDS	5.63		5.63	Volts
VD	0.50			Volts
VDB	0.70			Volts
KP	0.40			

图 5. 设计表格内的TOPSwitch-HX部分

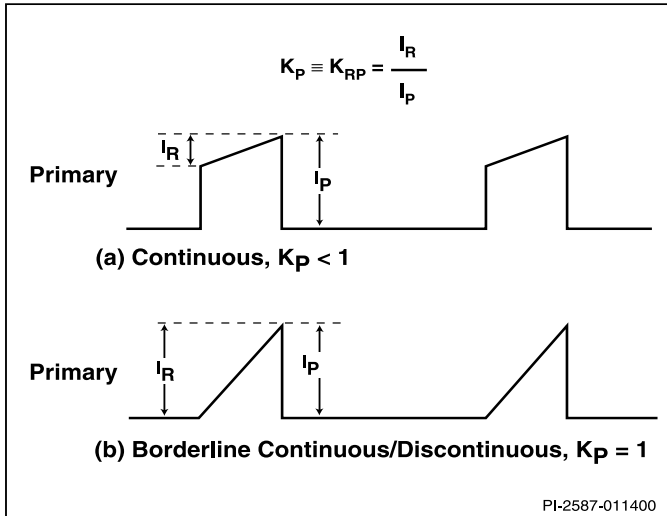
图 6. 连续模式电流波形, $K_p \leq 1$

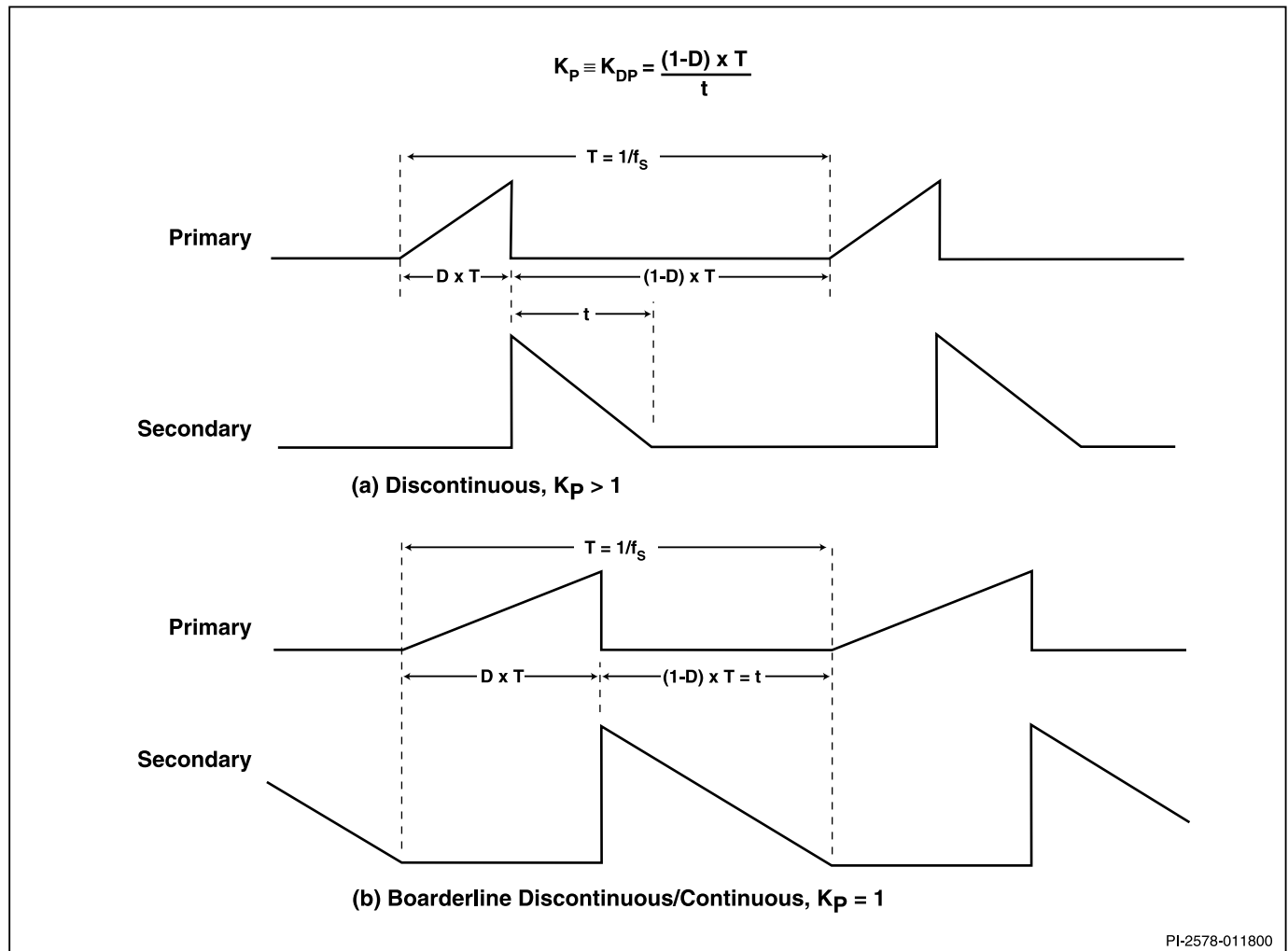
图7显示 $K_p > 1$, 该值表示非连续导通模式, K_p 为初级MOSFET关断时间与次级二极管导通时间的比例。

K_p 取值应在0.3到6之间。如果取值超出这个范围, 相应的建议会在该单元中给出。

如果 K_p 值小于1, 会降低初级RMS电流, 从而提高效率。如果 K_p 取值在0.65到0.55之间, 给定的磁芯尺寸通常会获得最高的效率, 但处于此范围之外的值也是可以接受的。

设计表格将计算本设计的峰值初级电流值、RMS纹波电流值、平均初级电流值及最大占空比。

$$K_P \equiv K_{DP} = \frac{V_{OR} \times (1 - D_{MAX})}{(V_{MIN} - V_{DS}) \times D_{MAX}}$$

图 7. 非连续模式电流波形, $K_p \geq 1$

PROTECTION FEATURES				
LINE SENSING				
VUV_STARTUP		95 Volts		Note - For P/QG package devices only one of either Line sensing or Overload power limiting protection features can be used. For all other packages both these functions can be simultaneously used.
VOV_SHUTDOWN		445 Volts		DC Bus Voltage at which the power supply will start-up
RLS		4.0 M-ohms		DC Bus Voltage at which power supply will shut-down
OUTPUT OVERVOLTAGE				
VZ		27 Volts		Use two standard, 2 M-Ohm, 5% resistors in series for line sense functionality.
RZ		5.1 k-ohms		Zener Diode rated voltage for Output Overvoltage shutdown protection
				Output OVP resistor. For latching shutdown use 20 ohm resistor instead
OVERLOAD POWER LIMITING				
Overload Current Ratio at VMAX		1.2		Enter the desired margin to current limit at VMAX. A value of 1.2 indicates that the current limit should be 20% higher than peak primary current at VMAX
Overload Current Ratio at VMIN		1.02		Margin to current limit at low line
ILIMIT_EXT_VMIN		1.50 A		External Current limit at VMIN
ILIMIT_EXT_VMAX		1.29 A		External Current limit at VMAX
RIL		6.65 k-ohms		Current limit/Power Limiting resistor.
RPL	N/A	M-ohms		Resistor not required. Use RIL resistor only
CURRENT WAVEFORM SHAPE PARAMETERS				
DIMAX		0.63		Maximum Duty Cycle (calculated at PO_PEAK)
Iavg		0.51 Amps		Average Primary Current (calculated at average output power)
IP		1.44 Amps		Peak Primary Current (calculated at Peak output power)
IR		1.27 Amps		Primary Ripple Current (calculated at average output power)
IRMS		0.65 Amps		Primary RMS Current (calculated at average output power)

图8. 设计表格内的电路保护元件部分

第3步 - 选择保护特性、输入欠压/过压、输出过压及过载功率限制 - 可选

TOPSwitch-HX的输入欠压锁存特性设定了电源的启动电压，防止在输入电压低于正常工作电压范围时在输出端出现的不良干扰。将一个电阻从滤波电容正端连接到V引脚上就可以实现此功能。在VUV_STARTUP旁的单元格中输入电源启动时输入电容上所需的直流电压。设计表格将计算出理想电阻值 R_{LS} 。

R_{LS} 值还设定了输入过压阈值。表格中将显示计算出的当电源因输入过压而停止工作时的电压($V_{OV(SHUTDOWN)}$)。

输出过压关断 - 可选

偏置绕组的输出电压可用于初级检测的输出过压。这是在反馈电路中的某个元件失败时，一种低成本的电源保护方法。

将串联的一个电阻和齐纳二极管从偏置绕组输出连接至V引脚（如图1所示）可以实现此特性。设计表格将会估算在反馈信号失效时启动关断（但不会在瞬态负载条件下，如动态负载变化期间引起误触发）所需的齐纳二极管的值。

发生故障时，偏置绕组电压会升高，从而将齐纳二极管导通并使电流流入V（或M）引脚。如果该电流超过 $112 \mu A$ (I_{OV})且导通时间超过 $100 \mu s$ ，那么开关将被禁止，电源进入自动重新启动状态。这样可防止输出电压进一步升高，但不会关断电源。当降低的电流超过V引脚迟滞所要求的 $4 \mu A$ 时，开关会再次使能。如果流经齐纳二极管和流入V（或M）引脚的电流超过 $336 \mu A$ ，将触发TOPSwitch-HX的锁存关断保护功能，电源随之关断。为了对此锁存进行复位，必须切断AC输入供电，直到控制引脚电容放电并使电压低于 $V_{(RESET)}$ ($\sim 3 V$)，或者从外部将V（或M）引脚电压拉到 $1 V$ 以下。

在典型电路中， $5.1 k\Omega$ 量级的高串联阻抗 R_{OVP} 将导致非锁存关断。介于 4.7Ω 至 22Ω 范围内的低阻抗将导致锁存关断。

建议应将电阻连接至V引脚，将齐纳二极管连接至偏置绕组输出。

输出功率限制与输入电压（可选）

TOPSwitch-HX上的X引脚可用于设定一个低于所选元件最大内部流限的流限值。连接X引脚和源极引脚的电阻（图1中的 R_L ）允许选择一个外部设定的固定流限。参阅数据手册了解限流电阻的选择曲线。

如图12所示，在X引脚和DC总线之间添加第二个电阻(R_{PL})，可以编程限流点，并将之设定为与输入电压成函数关系。这一设计是合乎要求的，因为在低输入电压及连续导通模式下工作的($K_p < 1$)典型反激式电源，在高输入电压下将具有高出200-300%的过载率

能力。在特定应用中，可能需要过度设计输出二极管、变压器及输出电容，以便处理耗散的增加。

PIXs设计表格将根据所选择的TOPSwitch-HX元件及所选的KP值，计算出功率限制与输入电压所需的两个电阻的值。在最低电压 V_{MIN} 下，目标限流值等于 $I_{LIMIT(MIN_EXT)}$ 。在高输入电压下，目标限流值根据指定的 $P_{O(PEAK)}$ 所需的值乘以边距系数、最高电压 V_{MAX} 下的过载限流率计算得出。建议值为120%，该值可以确保在启动时不会触发MOSFET保护模式，特别适用于高输出电压的设计。较低的值也是可以接受的，但必须检验在高输入电压下启动是否会进入最高（峰值）负载状态。

电阻值是使用TOPSwitch-HX数据手册中提供的最差条件下的限流点降低曲线计算得出的。

ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES				
Core Type	EF25	EF25		Core Type
Core		EF25	P/N:	PC40EF25-Z
Bobbin		EF25_BOBBIN	P/N:	*
AE			0.518 cm ²	Core Effective Cross Sectional Area
LE			5.78 cm	Core Effective Path Length
AL			2000 nH/T ²	Ungapped Core Effective Inductance
BW			15.6 mm	Bobbin Physical Winding Width
M	0.00		mm	Safety Margin Width (Half the Primary to Secondary Creepage Distance)
L	3.00			Number of Primary Layers
NS			5	Number of Secondary Turns

图9. TOPSwitch-HX设计表格内的变压器磁芯及结构变量部分

第4步 — 根据输出功率选择磁芯和骨架，输入 A_E 、 L_E 、 A_L 、 BW 、 M 、 L 及 N_S

等效的磁芯截面积， A_E : (cm²)

等效的磁路长度， L_E : (cm)

磁芯没有气隙时的等效电感量， A_L : (nH/圈²)。

骨架宽度， BW : (mm)

变压器端控胶带宽度（输入初次级侧总的安全边距的一半值），

M (mm)

初级层数， L

次级绕组圈数， N_S

磁芯类型

如果此单元格为空，数据表格会根据指定的连续（平均）输出功率自动选择常用最小的磁芯型号。可选磁芯的完整清单可以在PIXIs设计软件的下拉菜单中进行选择。

设计表格中灰色的单元格内可以直接输入磁芯及骨架的参数。如果使用数据表格中没有的或其它特殊的磁芯和骨架，则可以方便地在这些灰色单元格内输入相应的参数。

表5提供了一系列常用的磁芯以及这些磁芯可用于典型设计的输出功率水平。

安全边距， M (mm)

对于要求在初级和次级之间进行安全隔离但不使用三层绝缘线的设计，要输入变压器骨架两侧的安全边距宽度（挡墙宽度）。

对于通用电压输入，总的绕组边距宽度为6.2 mm，因此在设计表格中要输入3.1 mm。对于垂直式的骨架，骨架两端的安全边距可以不是对称的。即使在实际制作变压器时只有一边有绝缘间距，但如果总的边距宽度为6.2 mm，还是要输入3.1 mm。

对于使用三层绝缘线的设计，为了满足所要求的安全爬电距离，还是有必要输入一个小的安全边距。通常情况下，对于每个磁芯往往有多种骨架与其相配，而每种骨架有不同的外形尺寸。请参照骨架的数据手册或咨询安规工程师及变压器供应商以确定所需的安全边距宽度。

由于安全边距减少了绕组绕制的可利用面积，因此对于尺寸较小的磁芯并不适合采用上述安全边距的变压器结构。如果在设计表

格中输入安全边距后，初级绕组的层数(L)要求在3层以上，那么建议或者使用尺寸更大些的磁芯，或者将安全边距取值为零而采用三层绝缘线来绕制次级绕组。

输出功率	66 kHz		132 kHz	
	三层绝缘线	挡墙绕制	三层绝缘线	挡墙绕制
0 - 10 W	EF12.6 EE13 EF16 EE16 EE19 EI22 EI22/19/6	EI22 EE19 EI22/19/6 EEL16 EF20 EI25 EEL19	EF12.6 EE13 EF16 EE16	EI22 EE19 EI22/19/6 EEL16
10 W - 20 W	EF20	EI28 EEL22 EF25	EE19 EI22 EI22/19/6 EF20	EF20 EI25 EEL19
20 W - 30 W	EF25	EI30 EPC30 EEL25		EI28
30 W - 50 W	EI28 EI30 E30/15/7 EER28	E30/15/7 EER28 ETD29 EI35 EI33/29/ 13-Z EER28L EI33/29/13-Z	EF25	EEL22
50 W - 70 W	ETD29 EI35 EF32	EF32 ETD34	EI28	EEL25 E30/15/7 EER28
70 W - 100 W	ETD34 E36/18/11 EI40	EI40 E36/18/11 EER35	EI30 E30/15/7 EER28 ETD29	ETD29 EI35 EI33/29/ 13-Z EER28L EF32
100 W - 150 W	ETD39 EER40	ETD39 EER40 E42/21/15	EI35 EF32 ETD34	ETD34 EI40 E36/18/11 EER35
>150 W	E42/21/15 E42/21/20 E55/28/21	E42/21/20 E55/28/21	E36/18/11 EI40 ETD39 EER40 E42/21/15 E42/21/20 E55/28/21	ETD39 EER40 E42/21/15 E42/21/20 E55/28/21

表5. 变压器磁芯

初级层数, L

初级绕组的层数应在1层到3层之间。一般来讲, 应使用最少的层数, 从而满足初级绕组的电流密度(CMA)限制。在未使用强制风冷的设计中, 小于5 W的设计中通常采用100 Cmils/Amp的电流密度, 在200 W的设计中将线性增加到500 Cmils/Amp电流密度。大于三层的设计也是可行的, 但要考虑到漏感的增加及绕组的绕制相关的问题。在漏感箝位损耗非常高的设计应用中, 可采用分层式初级绕组结构。此方法是将初级绕组绕在次级绕组和偏置绕组的两侧, 以“三明治”的方式绕制。

次级绕组圈数, N_s

如果此单元格为空, 设计表格将计算出最少次级圈数, 此圈数可以保证最大工作磁通密度BM低于建议的最大值3000高斯(300 mT)。一般来讲, 没有必要在灰色单元格内输入其它值, 除非需要更低的工作磁通密度(参见关于BM限制的说明)。

第5步 - 变压器设计的反复调整/完成工程原型

反复调整设计, 使得没有任何告警出现。如果有任何参数超出建议值的范围, 右边相应的建议列内会给出消除此告警的指导方法。

当所有告警都清除时, 变压器的参数就可用来进行样品变压器的制作或发给样品供应商。(请参阅“快速入门”部分中有关变压器原型服务的注释。)

关键的变压器电特性参数包括:**初级电感量, L_p (μH)**

此参数为设计所达到的正常变压器初级电感量值。

初级电感容差, LP_{TOLERANCE} (%)

此参数为假设的初级电感量容差范围。缺省的默认值为10%。但是如果变压器供应商可以提供其制作变压器的电感量精度, 则在灰色的单元格内输入相应的信息覆盖缺省值。

初级绕组圈数, N_p

为了减低漏感, 可以采用初级绕组分开的变压器绕制方法, 建议在输出功率大于20 W的设计中。

开气隙后的磁芯等效电感量, A_{LG}: (nH/圈²)

变压器供应商用此参数来确定磁芯中心柱气隙。

最大工作磁通密度, B_M (高斯)

建议在正常工作期间使用最大值3000高斯。这样可以限制变压器磁芯损耗以及在轻载条件下产生的音频噪音。在此类条件下输出电压很低, 在MOSFET关断期间, 变压器的磁通复位不足, 使得变压器的磁通密度会累积到超过正常工作时的水平。而一旦选择了具有内置保护特性的TOPSwitch-HX器件, 其峰值限流点也就固定了。在此限流点的磁通密度选择3000高斯, 可以保证在开机及输出短路情况下磁芯不会饱和。

TOPSwitch-HX的MCM工作方式会使变压器产生音频分量的噪音(特别是在使用长磁芯的情况下)。如果BM取值3000高斯, 就会降低该音频噪音的产生, 进而使MCM模式下的工作磁通密度达到750高斯。采用此方法并使用标准的变压器生产浸漆工艺就可以基本上消除音频噪音。在设计确认前, 要使用生产线上的变压器样品仔细进行噪音性能测试。在箝位电路中使用象Z5U介质的陶瓷电容同样会产生噪音。这时, 可尝试将其更换为采用其它不同电介质的电容, 例如薄膜型电容。

峰值磁通密度, B_p (高斯)

为了限制开机和输出短路时的最大磁通密度, 建议采用4200高斯的最大磁通密度。此计算假定采用最差情况下的流限值和电感值。在高环境温度应用(如密闭的适配器)中, 由于工作环境温度较高, 该值需要减小至3600高斯。必须进行检验, 确保在最高环境温度和过载情况下, 磁芯不会发生饱和, 而不是要平衡损耗。

最大的初级绕组线径, OD (mm)

如果此单元格为空, 数据表格会默认为双涂层的绝缘漆包线, 线径为标准线径。同样, 用户可以直接在灰色单元格内输入线径。

设计表格可自动计算的其它参数包括:**预估的总的绝缘层厚度, INS (mm)****初级绕组线径尺寸, DIA: (mm)****初级绕组线规格, AWG****初级绕组层数, L****估计的磁芯中心柱气隙长度: L_g: (mm)****次级绕组圈数, N_s****次级绕组线径尺寸, DIA: (mm)****次级绕组线规格, AWG**

在多路输出的设计当中, 使用NSx、CMSx、AWGSx(其中x表示不同的输出)来表示不同输出所用的线材。

TRANSFORMER PRIMARY DESIGN PARAMETERS			
LP		1281 uHenries	Primary Inductance
LP Tolerance	5	5	Tolerance of Primary Inductance
NP		123	Primary Winding Number of Turns
NB		14	Bias Winding Number of Turns
ALG		85 nH/T ²	Gapped Core Effective Inductance
BM		2901 Gauss	Maximum Flux Density at PO, VMIN (BM<3000)
BP		3736 Gauss	Peak Flux Density (BP<4200) at I(LIMITMAX and LP_MAX. Note: Recommended values for adapters and external power supplies <=3600 Gauss
BAC		580 Gauss	AC Flux Density for Core Loss Curves (0.5 X Peak to Peak)
ur		1776	Relative Permeability of Ungapped Core
LG		0.73 mm	Gap Length (Lg > 0.1 mm)
BWE		46.8 mm	Effective Bobbin Width
OD		0.38 mm	Maximum Primary Wire Diameter including insulation
INS		0.06 mm	Estimated Total Insulation Thickness (= 2 * film thickness)
DIA		0.32 mm	Bare conductor diameter
AWG		29 AWG	Primary Wire Gauge (Rounded to next smaller standard AWG value)
CM		128 Cmils	Bare conductor effective area in circular mils
CMA		198 Cmils/Amp	!!! INCREASE CMA>200 (increase L(primary layers),decrease NS,larger Core)
Primary Current Density (J)		9.99 Amps/mm ²	!!! Decrease current density Use larger wire diameter, increase L or increase core size.

图 10. 设计表格内的变压器初级绕组设计参数部分

TRANSFORMER SECONDARY DESIGN PARAMETERS (MULTIPLE OUTPUTS)			
1st output			
VO1		5 Volts	Output Voltage
IO1_AVG		7 Amps	Average DC Output Current
PO1_AVG		36.00 Watts	Average Output Power
VD1		0.5 Volts	Output Diode Forward Voltage Drop
NS1		5.00	Output Winding Number of Turns
ISRMS1		12.176 Amps	Output Winding RMS Current
IRIPPLE1		9.96 Amps	Output Capacitor RMS Ripple Current
PIVS1		20 Volts	Output Rectifier Maximum Peak Inverse Voltage
CMS1		2435 Cmils	Output Winding Bare Conductor minimum circular mils
AWGS1		16 AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS1		1.29 mm	Minimum Bare Conductor Diameter
ODS1		3.12 mm	Maximum Outside Diameter for Triple Insulated Wire
2nd output			
VO2		Volts	Output Voltage
IO2_AVG		Amps	Average DC Output Current
PO2_AVG		0.00 Watts	Average Output Power
VD2		0.7 Volts	Output Diode Forward Voltage Drop
NS2		0.64	Output Winding Number of Turns
ISRMS2		0.000 Amps	Output Winding RMS Current
IRIPPLE2		0.00 Amps	Output Capacitor RMS Ripple Current
PIVS2		2 Volts	Output Rectifier Maximum Peak Inverse Voltage
CMS2		0 Cmils	Output Winding Bare Conductor minimum circular mils
AWGS2		N/A AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS2		N/A mm	Minimum Bare Conductor Diameter
ODS2		N/A mm	Maximum Outside Diameter for Triple Insulated Wire
3rd output			
VO3		Volts	Output Voltage
IO3_AVG		Amps	Average DC Output Current
PO3_AVG		0.00 Watts	Average Output Power
VD3		0.7 Volts	Output Diode Forward Voltage Drop
NS3		0.64	Output Winding Number of Turns
ISRMS3		0.000 Amps	Output Winding RMS Current
IRIPPLE3		0.00 Amps	Output Capacitor RMS Ripple Current
PIVS3		2 Volts	Output Rectifier Maximum Peak Inverse Voltage
CMS3		0 Cmils	Output Winding Bare Conductor minimum circular mils
AWGS3		N/A AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS3		N/A mm	Minimum Bare Conductor Diameter
ODS3		N/A mm	Maximum Outside Diameter for Triple Insulated Wire
Total Continuous Output Power		35 Watts	Total Continuous Output Power
Negative Output		N/A	If negative output exists enter Output number, eg: if VO2 is negative output, enter 2

图 11. 设计表格内的变压器次级绕组设计参数部分 - 多路输出

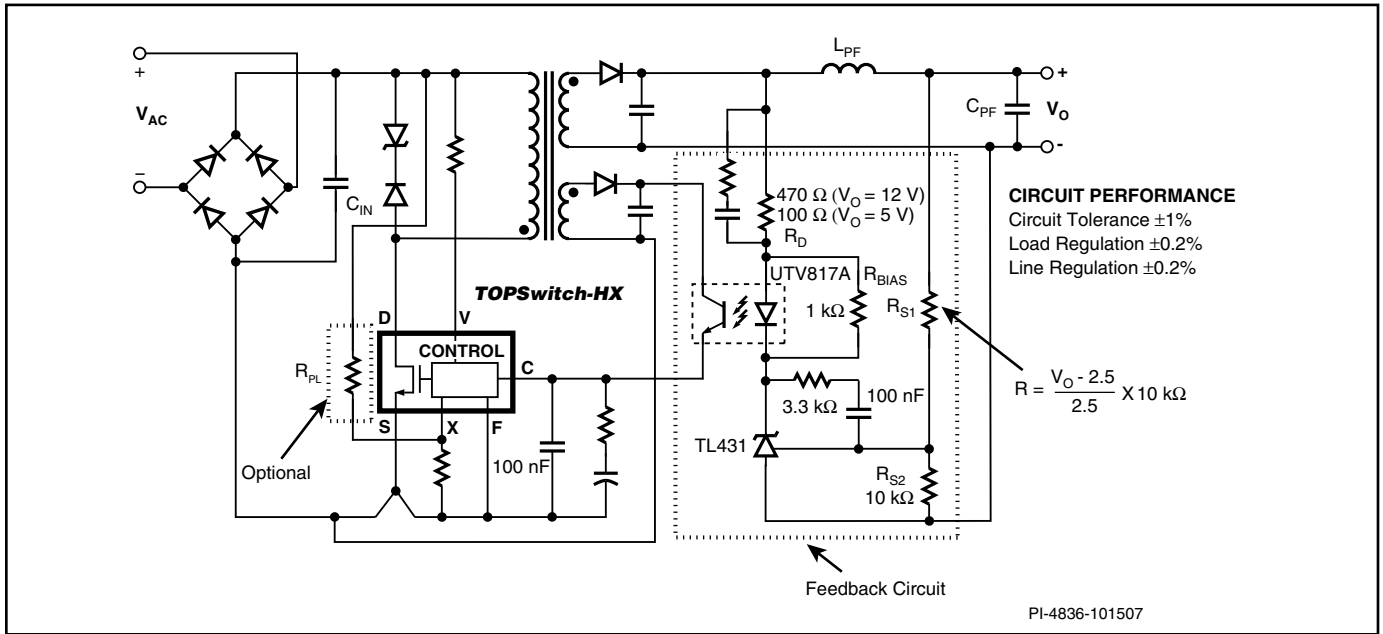


图 12. 使用光耦器 – TL431 反激式电路及 TOPSwitch-HX 的典型反激式电源

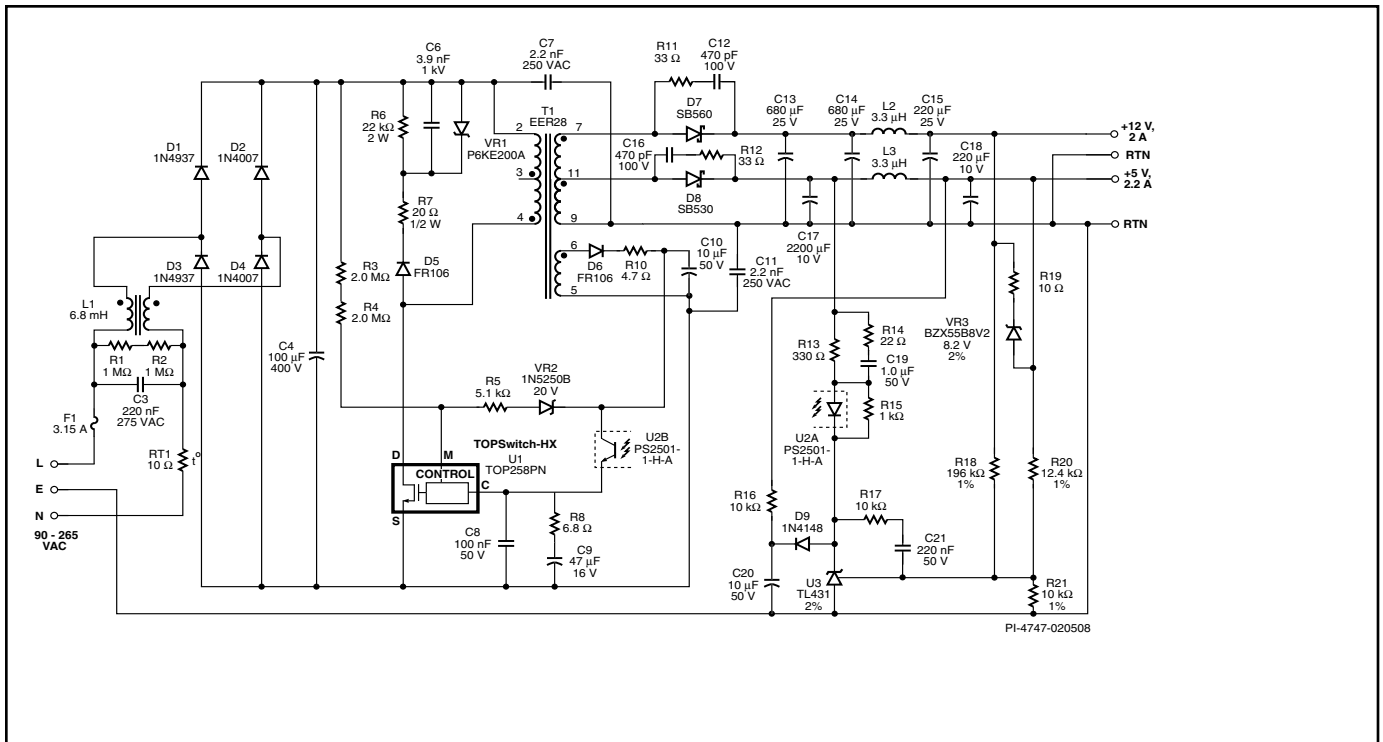


图 13. 使用 TOP258PN 的通用输入 35 W 电源

第6步 – TOPSwitch-HX外围元件的选择

控制引脚 – 外围元件

图12中的电路图显示了典型TOPSwitch-HX电源设计所需的外围元件。**强烈建议在TOPSwitch-HX的控制引脚和源极引脚之间连接一个100 nF的电容。**此电容应通过较短的走线靠近TOPSwitch-HX放置。**在使用表面贴装元件的设计中，此电容应直接位于TOPSwitch-HX的引脚位置。**

除了将100 nF的电容连接至控制引脚外，**还需要在TOPSwitch-HX的控制引脚和源极端串联一个6.8 Ω 电阻和一个47 μ F电解电容。**电容提供自动重新启动时序，并与控制引脚的动态阻抗ZC一起共同设定控制环路的主极点。该电容（47 μ F）和与之串联的电阻为控制环路的传递函数增添了一个零点，其结果是在大约200 Hz时进行相位提升，从而改善了电源的带宽。

第7步 – 输入欠压/过压元件的选择

输入欠压检测功能可以防止电源在输入电压超过预设值之前启动。在通电或自动重新启动时功率MOSFET开关禁止期间，流入EN/UV引脚的电流必须超过25 μ A，才能启动开关（数据手册中的 I_{UV} ）。由于在直流干线与V引脚间连接了一个电阻用于检测输入电压，因此欠压阈值将由输入电压定义，该输入电压将使流入V引脚的电流超过25 μ A。与V引脚相连的电阻还设定了将会检测到输入过压情况的电压。

检测电阻应该为400 V以上的耐压。一般情况下，或者使用一个0.5 W的电阻，或者使用两个0.25 W的电阻串联连接。在通用输入应用中，**建议将输入检测电阻的典型值取为4 M Ω 。**设计表格中还提供其它指导性建议。

如果只是选择性使用欠压(UV)或过压(OV)功能，TOPSwitch-HX系列的数据手册中提供的大量电路可帮助您加快外围元件的选择。如果不使用V引脚功能，应将V引脚连接至源极引脚。**不应使V引脚处于非连接状态。**

第8步 – 初级箝位元件的选择

在TOPSwitch-HX的设计中，建议使用稳压管箝位或者有稳压管并联的RCD箝位。这样可以确保将内部MOSFET的漏极电压限制在 BV_{DSS} 之下，同时还可以提高效率及降低空载功率消耗。

RCD箝位尽管在峰值负载情况下可以限制漏极峰值电压，**但在输出功率降低时，它相当于一个负载，从而降低了电源在轻载时的效率，增大了电源的空载功率消耗。**

图13显示了一个经过优化的箝位组合的例子。箝位可以确保电源在最高输入电压、最大负载功率或输出短路及最高环境温度等恶劣条件下，将漏极峰值电压控制在可以接受的范围内。

整流二极管	V_R (V)	I_D (A)	封装	生产商
肖特基				
1N5819	40	1	Axial	General Semi
SB140	40	1	Axial	General Semi
SB160	60	1	Axial	General Semi
MBR160	60	1	Axial	IR
11DQ06	60	1.1	Axial	IR
1N5822	40	3	Axial	General Semi
SB340	40	3	Axial	General Semi
MBR340	40	3	Axial	IR
SB360	60	3	Axial	General Semi
MBR360	60	3	Axial	IR
SB540	40	5	Axial	General Semi
SB560	60	5	Axial	General Semi
MBR745	45	7.5	TO-220	General Semi / IR
MBR760	60	7.5	TO-220	General Semi
MBR1045	45	10	TO-220	General Semi / IR
MBR1060	60	10	TO-220	General Semi
MBR10100	100	10	TO-220	General Semi
MBR1645	45	16	TO-220	General Semi / IR
MBR1660	60	16	TO-220	General Semi
MBR2045CT	45	20(2 \times 10)	TO-220	General Semi / IR
MBR2060CT	60	20(2 \times 10)	TO-220	General Semi
MBR20100	100	20(2 \times 10)	TO-220	General Semi / IR
UFR				
UF4002	100	1	Axial	General Semi
UF4003	200	1	Axial	General Semi
MUR120	200	1	Axial	General Semi
EGP20D	200	2	Axial	General Semi
BYV27-200	200	2	Axial	General Semi / Philips
UF5401	100	3	Axial	General Semi
UF5402	200	3	Axial	General Semi
EGP30D	200	3	Axial	General Semi
BYV28-200	200	3.5	Axial	General Semi / Philips
MUR420	200	4	TO-220	General Semi
BYW29-200	200	8	TO-220	General Semi / Philips
BYV32-200	200	18	TO-220	General Semi / Philips

表 6. 适合输出整流的二极管型号

在如上所述的工作条件下，漏极峰值电压必须低于650 V，以便留有裕量以防止因为元件的差异出现过高的漏极电压。在图13所示的设计中，漏极峰值电压被限制在600 V。**箝位二极管D5必须为快速的或超快恢复的二极管，其反向恢复时间要小于500 ns。**在任何情况下都不要使用标准恢复时间的二极管进行整流。在开机或者输出短路时可能会对慢速二极管造成功率损耗并使其损坏。电阻R7用来对振铃电压进行衰减，从而降低了EMI。

电源在使用TOPSwitch-HX产品系列的不同器件时，其初级峰值电流、漏感及漏感能量也会有所不同。**必须针对不同的设计要重新选择C6和R6的取值。一般的原则是降低电容C6的容量，增大电阻R6的阻值，同时仍满足所建议的650 V的漏极峰值电压限制。**

第9步 - 输出整流二极管的选择

根据设计数据表中提供的反向峰值电压(V_R)和输出电流(I_O)选择每个输出二极管的取值。表6列出了一些常用的二极管型号以供参考。

$V_R \geq 1.25 \times PIV_S$ ；其中PIVS来自于设计表格中电压应力参数部分及变压器次级设计参数部分（多路输出）。

$I_D \geq 2 \times I_O$ ；其中ID为二极管额定DC电流； I_O 为平均输出电流。其选择依赖于温升及峰值负载条件下的占空比。当完成样原型作时，如有必要，可以增加二极管的电流额定值。同样，对于散热方面的需要也要在原型上进行验证。

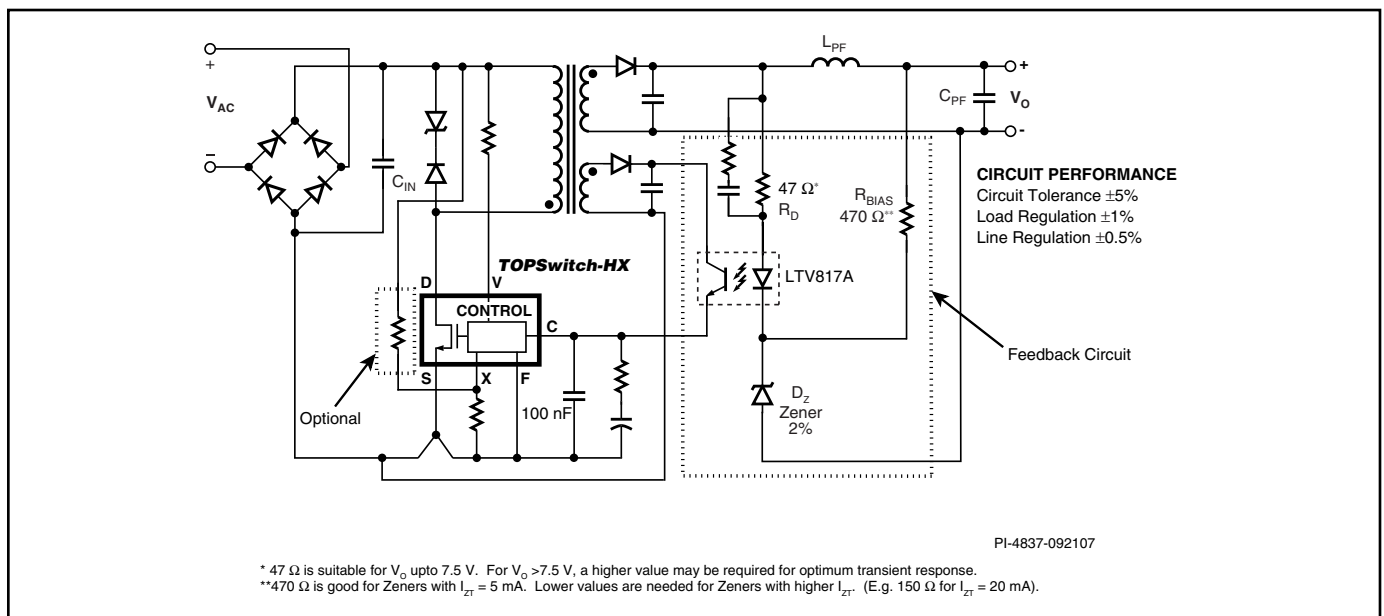


图 14. 典型的齐纳反馈型电路

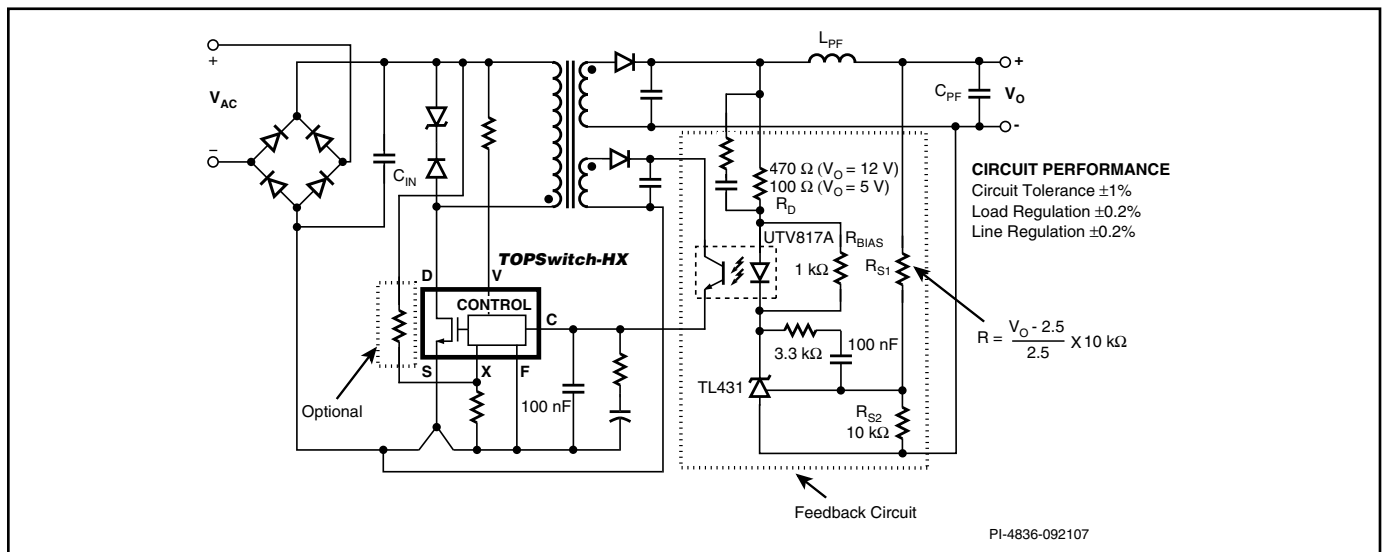


图 15. 光耦器/-TL431反馈电路

第10步 – 输出电容的选择

纹波电流额定值

设计表格会使用平均输出功率计算出输出电容的纹波电流值。因此实际需要的电容额定值取决于设计中峰值和平均功率的比例。在大多数情况下此假定都将有效，这是因为电流纹波额定值受散热限制，大多数峰值负载持续时间都短于电容的热时间常数(< 1 s)。对于此类设计，所选电容的纹波电流额定值必须大于设计表格中计算出来的 I_{RIPPLE} 电流值。但在峰值功率与连续（平均）功率之比较高及峰值负载持续时间较长的设计中，可能需要在最差的负载和环境温度下测量电容的温度，进而提高电容的额定电流值。

在这两种情况下，如果找不到单个合适的电容，则可以用两个或两个以上的电容进行并联，使其总的纹波电流值满足实际的需要。

很多电容生产商提供了一个系数，该系数表明电容工作温度低于其数据手册规定的最大温度时，其纹波额定电流的增加比例。这样用户还可以利用这些信息，确保没有选用过大的电容的尺寸。

ESR要求

开关纹波电压等于峰值的次级电流乘以输出电容的ESR。为了降低纹波电压就必须选用ESR很低的电容。一般来讲，额定纹波电流比较高的电容，其ESR也是可以接受的。

电压额定值

选取电容的额定耐压 V_{RATED} 高于输出电压 V_{O} 的1.25倍。

第11步 – 反馈电路元件的选择

电源的反馈电路的选择由所需要的输出稳压器来决定。使用一个与光耦器二极管串联的齐纳二极管可以配置简单的反馈电路。虽然这种方法的成本并不高，但它要依靠齐纳二极管来控制输出电压，这样会因通常较差的器件容差和温度系数而影响电路性能。

图14说明了实现稳压管反馈的典型方法。齐纳二极管 D_z 、光耦器串联电阻 R_{FB1} 及光耦器LED上的压降决定了输出电压。电阻 R_{BIAS} 提供1 mA的偏置电流，以确保齐纳二极管工作在接近其稳压值的地方。电阻 R_{O} 调整整个反馈环路的直流增益。这两个电阻都可以采用0.125 W或0.25 W, 5%的电阻。建议选择测试电流比较低的($I_{\text{ZT}} \leq 5$ mA)稳压管，以降低由反馈电路提供的偏置电流，从而降低电源的空载功耗。

图15说明了典型的使用电压参考IC实现更精确输出稳压的方法。TL431和分压电阻 RS_1 及 RS_2 用来设定输出电压。电阻

P/N	CTR(%)	BVCEO	生产商
4 Pin DIP			
PC123Y6	80-160	70 V	Sharp
PC817X1	80-160	70 V	Sharp
SFH615A-2	63-125	70 V	Vishay, Isocom
SFH617A-2	63-125	70 V	Vishay, Isocom
SFH618A-2	63-125	55 V	Vishay, Isocom
ISP817A	80-160	35 V	Vishay, Isocom
LTV817A	80-160	35 V	Liteon
LTV816A	80-160	80 V	Liteon
LTV123A	80-160	70 V	Liteon
K1010A	60-160	60 V	Cosmo
6 Pin DIP			
LTV702FB	63-125	70 V	Liteon
LTV703FB	63-125	70 V	Liteon
LTV713FA	80-160	35 V	Liteon
K2010	60-160	60 V	Cosmo
PC702V2NSZX	63-125	70 V	Sharp
PC703V2NSZX	63-125	70 V	Sharp
PC713V1NSZX	80-160	35 V	Sharp
PC714V1NSZX	80-160	35 V	Sharp
MOC8102	73-117	30 V	Vishay, Isocom
MOC8103	108-173	30 V	Vishay, Isocom
MOC8105	63-133	30 V	Vishay, Isocom
CNY17F-2	63-125	70 V	Vishay, Isocom, Liteon

表7. 光耦器

R_{BIAS} 给TL431提供最低工作电流，电阻 R_{O} 决定了直流增益。100 nF电容和串联电阻降低了TL431的高频率增益，使其不对开关周期的输出纹波电压进行响应。交流反馈由光耦直接提供。跨接在电阻 R_{O} 两端的RC电路提供额外的相位提升，以改善控制环路带宽。

为了降低高频开关噪音和纹波，通常可增加后级滤波（ L_{PF} 和 C_{PF} ）。电感 L_{PF} 取值应在 $1\mu\text{H} - 3.3\mu\text{H}$ 的范围内，额定电流要高于峰值输出电流。电容 C_{PF} 的容量应在 $100\mu\text{F} - 330\mu\text{F}$ 的范围内，额定电压 $\geq 1.25 \times V_{\text{OUT}}$ 。如果采用了第二级LC滤波，光耦器要如图所示连接到该滤波器电感的前面，而采样电阻（如果有的话）连接在滤波器电感的后面。

表7提供了隔离开关电源进行反馈控制的一系列常用光耦器。建议使用CTR值介于0.8至2范围内的光耦器。

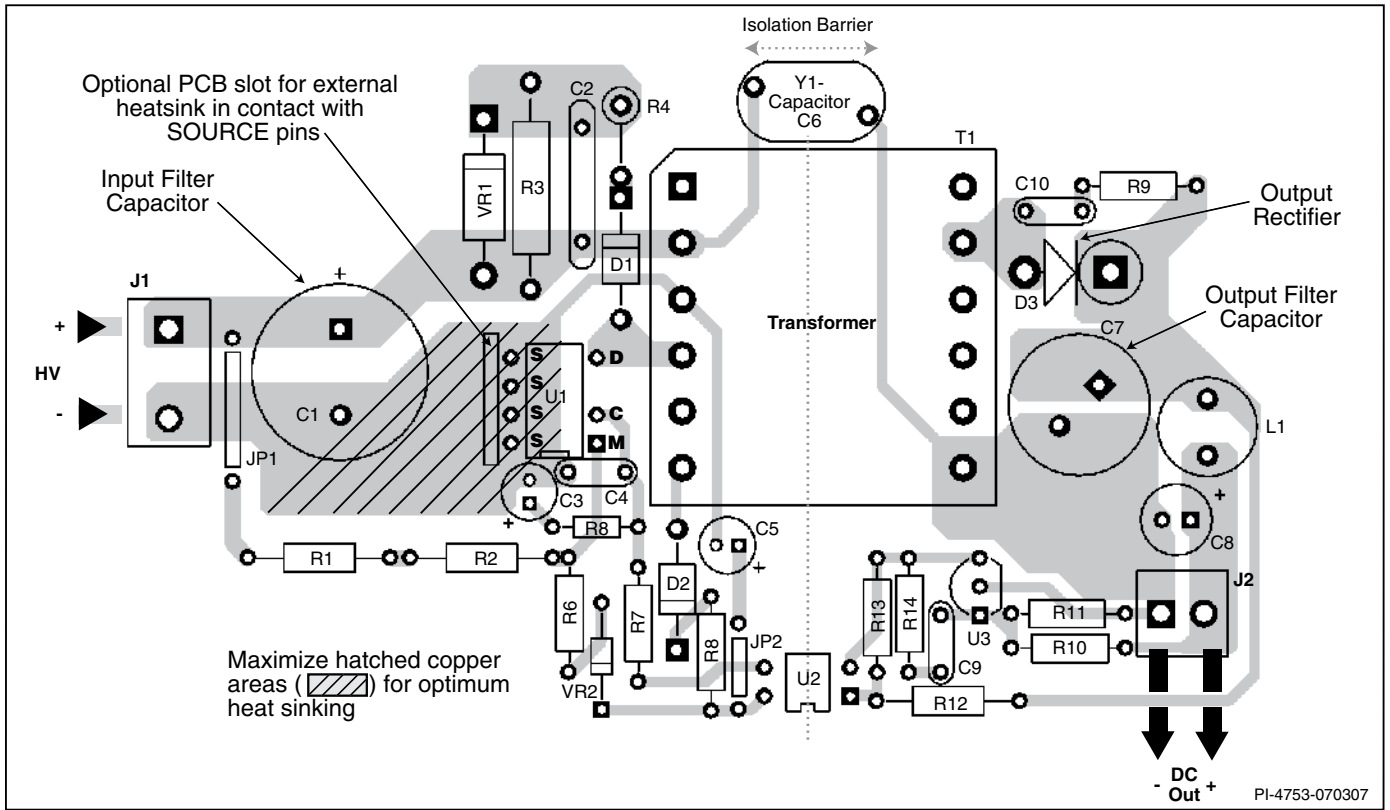


图 16. 使用P封装的PCB板布局范例

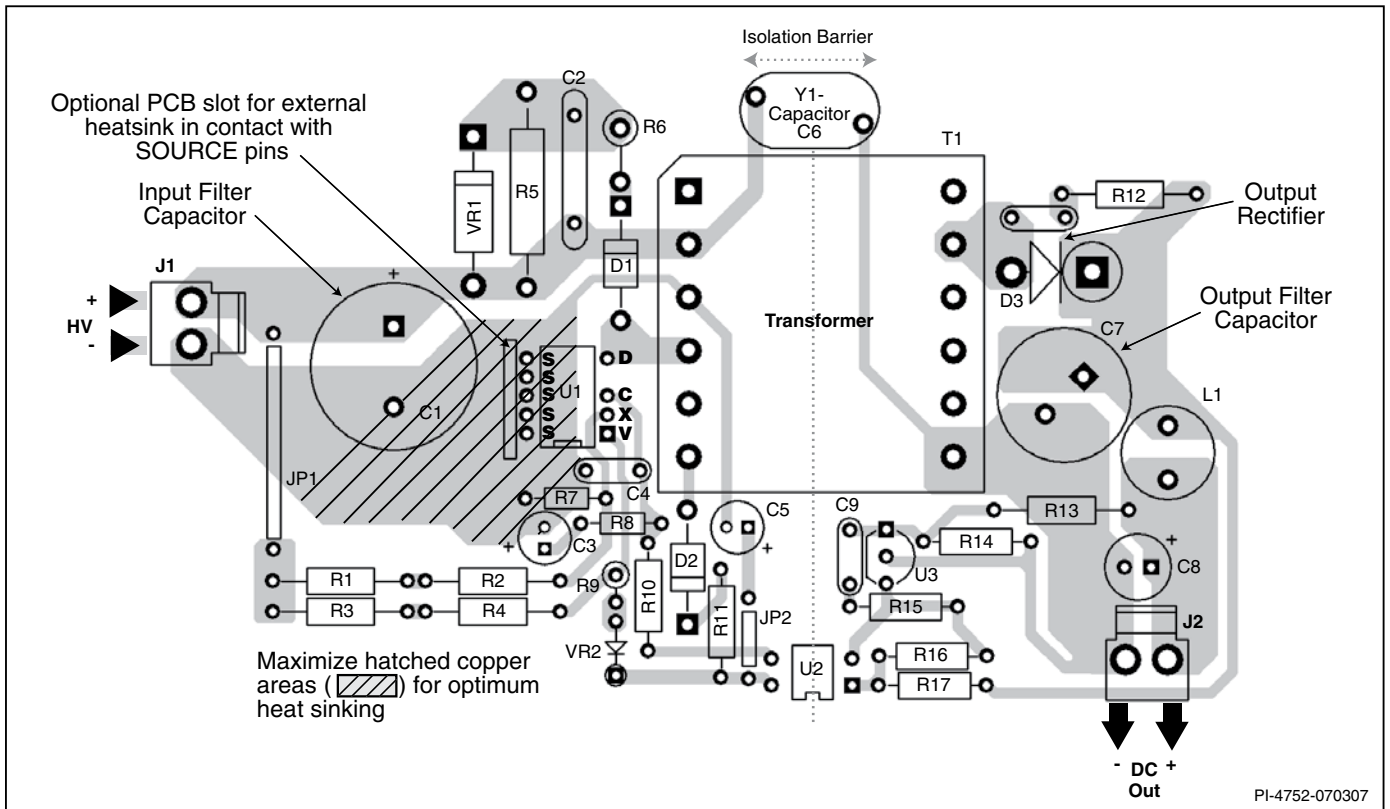


图 17. 使用M封装的PCB布局范例

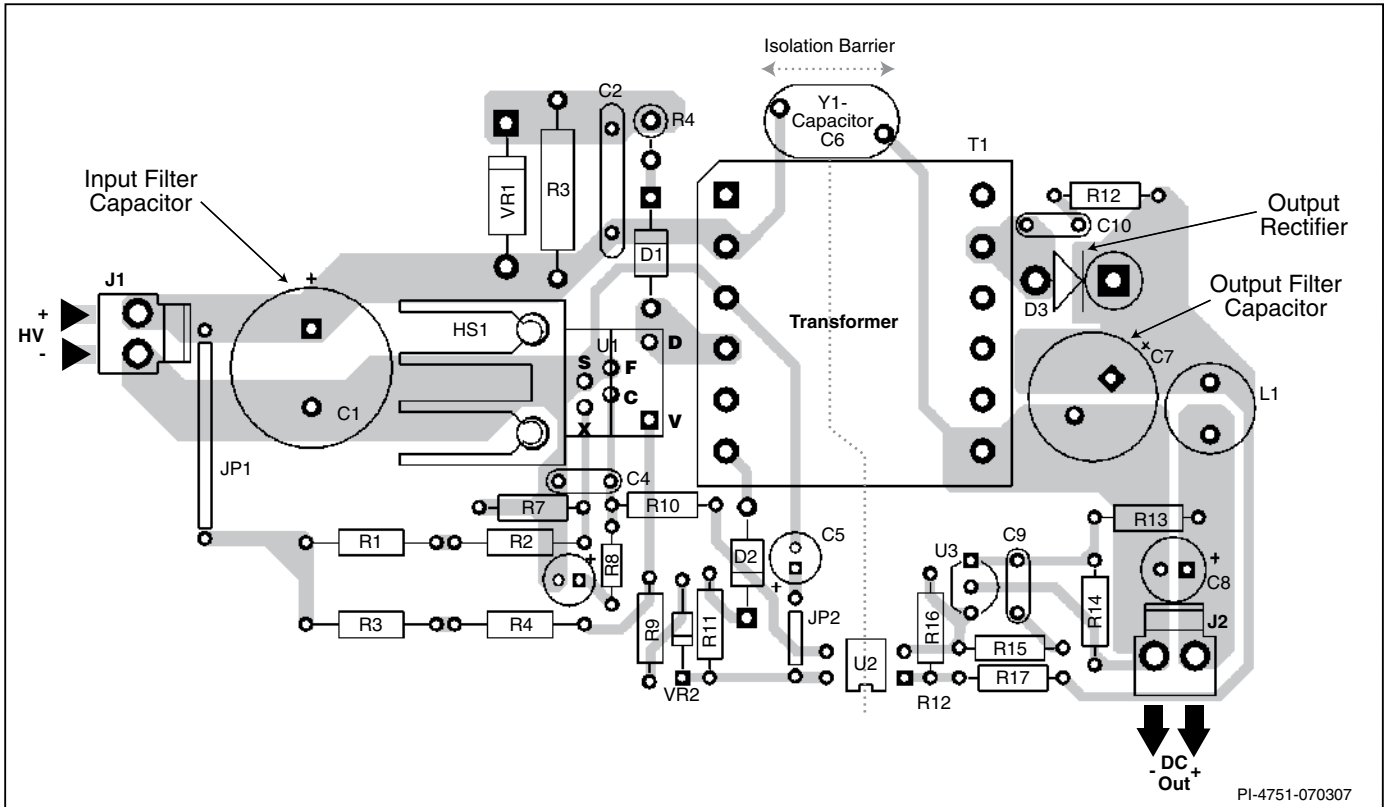


图 18a. 使用Y封装的PCB布局范例

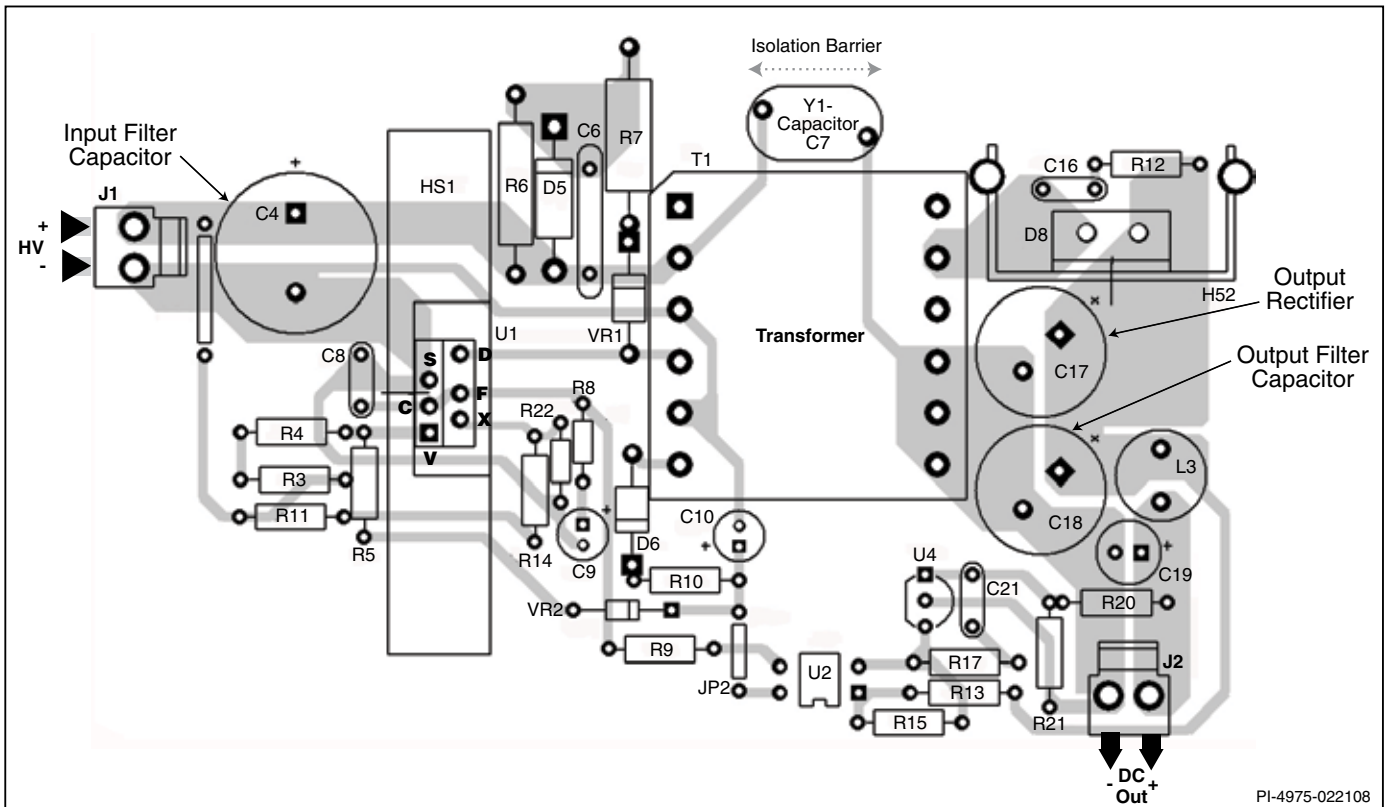


图 18b. 使用E封装的TOPSwitch-HX、工作频率为66KHz的PCB布局范例

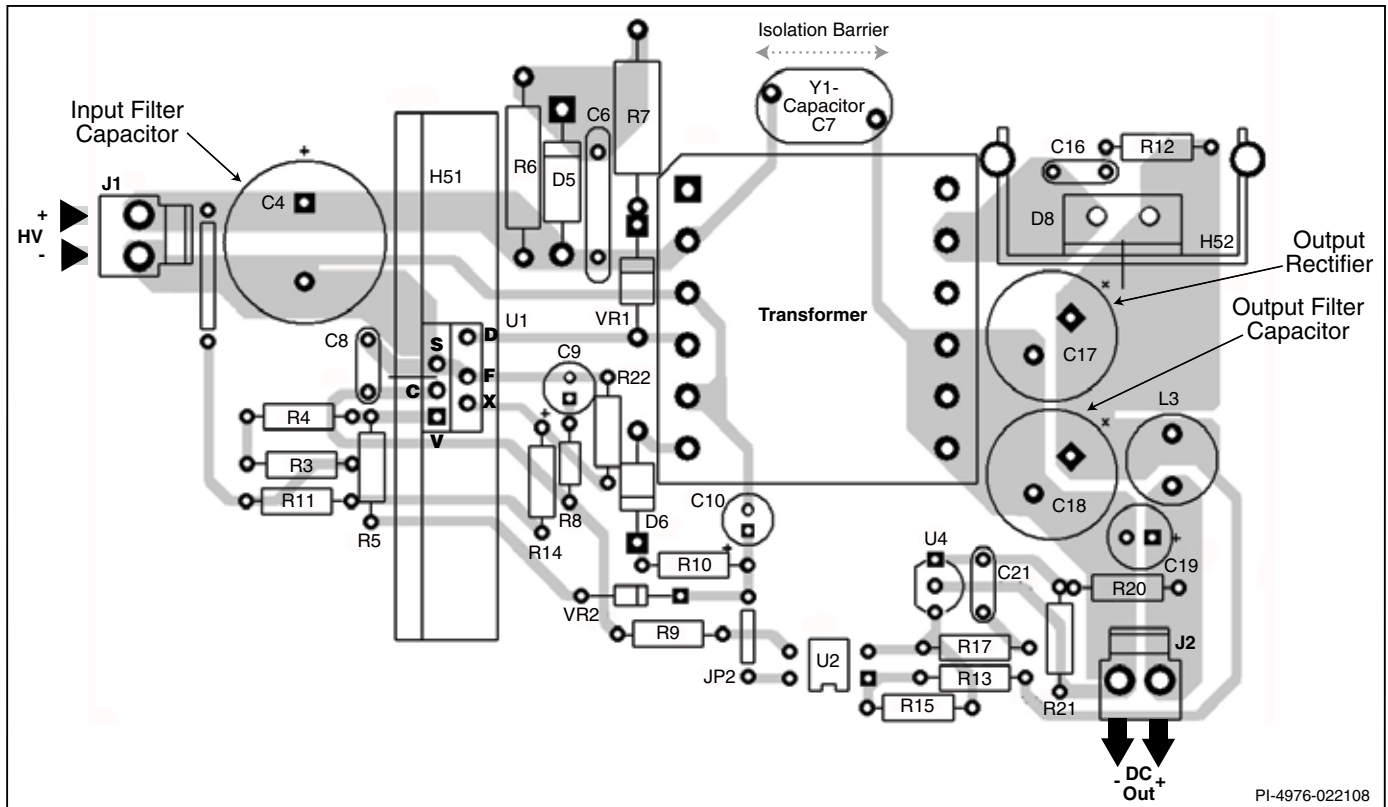


图 18C. 使用E封装的TOPSwitch-HX、工作频率为132KHz的PCB布局范例

设计技巧

设计建议：

- 对于高输出电压设计 (> 12 V)，建议使用软结束电路。这样可以确保在低电压下以满载效率启动。在图22中，R23、D6和C19说明了软结束电路的实施情况。
- 对于偏置绕组输出滤波器，建议使用10 μF 、50 V的电解电容，以确保在电源无负载的情况下能够为光耦器提供适当的偏置电压。该偏置绕组输出电压最小值应为10 V或更高。

电路板布局

TOPSwitch-HX采用高集成电源解决方案，将控制器和高压MOSFET同时集成到单晶片上。高开关电流、高开关电压以及模拟信号的存在可以确保电源稳定、正常的工作，因此遵循出色的PCB设计做法显得尤为重要。

在设计TOPSwitch-HX电源的PCB时，请务必遵循以下指南：

初级侧连接

- TOPSwitch-HX源极引脚的输入滤波电容的负极端采用单点(Kelvin)连接到偏置绕组的回路。使电涌电流从偏置绕组直接返回输入滤波电容，增强了浪涌的承受力。

- 控制引脚旁路电容应尽可能接近源极和控制引脚，其与源极的连线上不应与电源MOSFET的开关电流或偏置绕组的回路走线共用。
- 所有以源极为参考，连接到多功能(M)、电压监测(V)或外部流限(X)引脚的元件同样也应尽可能靠近该引脚和源极引脚。这些元件的源极连线上不应有电源MOSFET的开关电流或偏置绕组回路电流流过。重要的是，由于源极引脚也是控制器的参考地引脚，其开关电流必须经独立的通路返回到输入电容的负端，而不能和连接到控制引脚、多功能引脚、电压监测引脚或外部流限引脚的其它元件共用同一通路。任何多功能(M)、电压监测(V)或外部流限(X)引脚的连线应尽可能短，并远离漏极节点、箝位元件或任何高di/dt或dv/dt节点以防止噪声耦合。
- 线电压检测电阻应接近M或V引脚，使其到M或V引脚侧的高阻抗的连线长度最短。V引脚电阻的DC总线侧应尽可能接近大容量电容。
- 用一个高频0.1 μF 旁路电容与47 μF 控制引脚电容并联使用可局部去噪（图16、17和18中的C4）。
- 任何高电压或高电流的铺铜走线应远离反馈光耦器以避免噪声耦合。

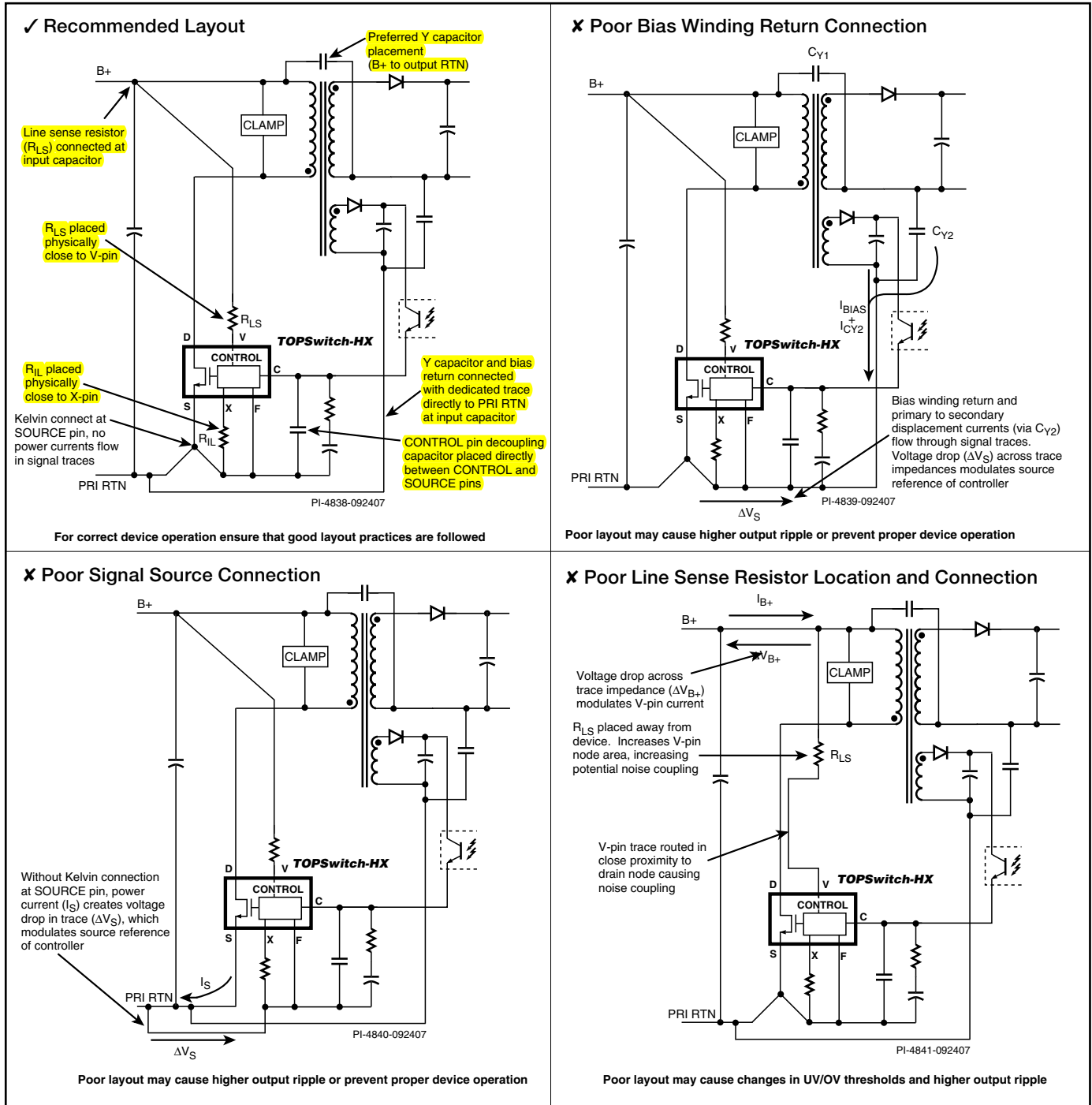


图 19. 布局注意事项 (图解方式) 和常见错误

Y-电容

Y-电容的首选位置应接近变压器的次级输出回路引脚和初级直流正极输入引脚。如果Y电容位于初级和次级RTN之间, 则初级侧的连接应通过专用走线将Y电容连接到输入电容负极端。这样可确保绝缘层上的电涌电流远离连接TOPSwitch-HX的走线。

次级

要最大程度降低漏感和EMI, 连接次级绕组、输出二极管及输出滤波电容的环路区域面积应最小。此外, 与二极管的阴极和阳极连接的铜铂区域面积应足够大, 以便用来散热。阳极铺铜区域过大会增加高频辐射EMI, 因此最好在安静的阴极留有更大的铜铂区域。

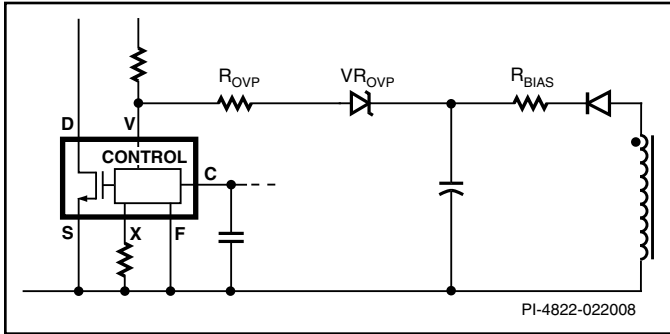


图 20. 采用TOPSwitch-HX设计的反激式电源的初级检测OVP电路

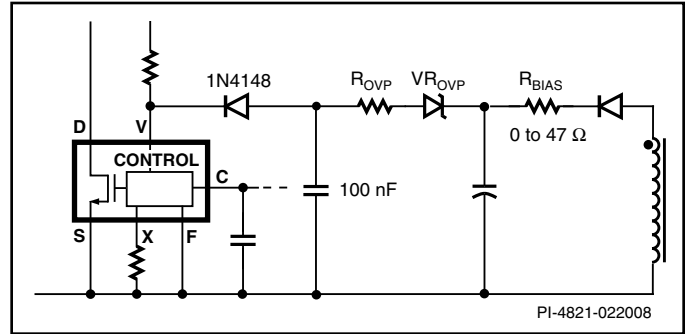


图 21. 采用带有额外V引脚噪音去耦功能的TOPSwitch-HX设计的反激式电源的初级检测过压保护电路

应避免的常见布局问题

较差的布局通常会导致性能问题，一旦出现问题，可能会耗费大量时间去分析，而且这些问题往往在研发结束阶段可能才会出现，此时再去更改PCB设计已是困难重重。图19将帮助您快速识别问题的根本原因并修改布局。该图以图解的方式说明了常见的布局错误以及应避免这些错误布局的原因。

通过TOPSwitch-HX实现过压保护功能

偏置绕组输出在反激式拓扑结构中跟踪输出电压的变化。如果反馈环路失效并导致输出电压增加时，偏置绕组输出端的电压也将随之增加。该特性可用于检测输出过压状况。

可以选择一个合适的齐纳二极管，并在偏置绕组输出端和V引脚之间连接一串联电阻，这样，在正常工作期间，一旦偏置绕组的电压大大超过（通常为20%到30%）偏置输出的最大电压时（或在正常工作期间出现瞬态负载的情况下），该齐纳二极管便会导通。当流入V引脚的电流超过112 μA 时，开关周期将会瞬间停止。如果引入的电流持续超过112 μA ，高于100 μs ，器件将进入迟滞过压关断状态。在这种情况下，一旦引入的电流减少到迟滞点以下，开关在经过一个重新启动周期后将会恢复到正常状态。

如果引入的电流超过112 μA ，V引脚上的电压将下降0.5 V。如果V引脚上的压降导致其电流增大并超过336 μA ，元件将进入锁存关断状态。在这种状态下，除非交流输入被重置并且C脚的电容被放电从而使器件复位，否则将不会继续操作。此外，通过一个外部晶体管，可以拉下V引脚使其电压低于1 V，从而复位锁存状态。在设计连接到V引脚的外部电路时请务必小心。V引脚工作在非常低的电流，以减少空载功耗。这导致V引脚节点具有一个相对较高的阻抗，因此容易产生噪音。更多详情，请参见布局指南部分。

如果串联电阻的值 R_{OVP} 非常小（5欧姆到22欧姆范围内），当引入的电流达到112 μA 时，V引脚上的电压将相应发生变化，且该变化足以导致流入的电流超过336 μA ，这时进入过压锁存状态，需要进行复位。

在一些设计中，连接到偏置绕组的齐纳二极管可能会成为引入V引脚的噪音源。当偏置绕组输出纹波较高，或是在某电路板布局中，通过利用齐纳二极管和V引脚之间的走线对相邻电路的噪音进行去耦，将会出现上述可能。在这种情况下，应采用图21所示的解决方案。

图21中所示的电路也适用于以下环境：反馈环路开环后，由于电源和偏置绕组输出电压上升缓慢，导致很难实现锁存关断。具有大输出电容容量和/或高输出负载的电源在开环故障期间可能会出现这样的问题。必要时，可以添加 R_{BIAS} 以提供额外的偏置输出滤波，从而阻止OVP误触发。

使用Y封装(TOP259-TOP261)进行设计

Y封装选项使器件可以提供更高的功率。进行高功率操作涉及到高漏极开关电流，可导致较大的开关噪音，进而影响器件的工作。在Y封装上使用信号返回专用引脚（G引脚），可以减小噪声耦合并确保工作稳定。

第20页上的电路图显示了Y封装元件(TOP259-TOP261)的标准配置。

注释：E封装的引脚长度较短，可以减小噪声耦合。因此，使用E封装的TOPSwitch-HX器件无需专用的G引脚。

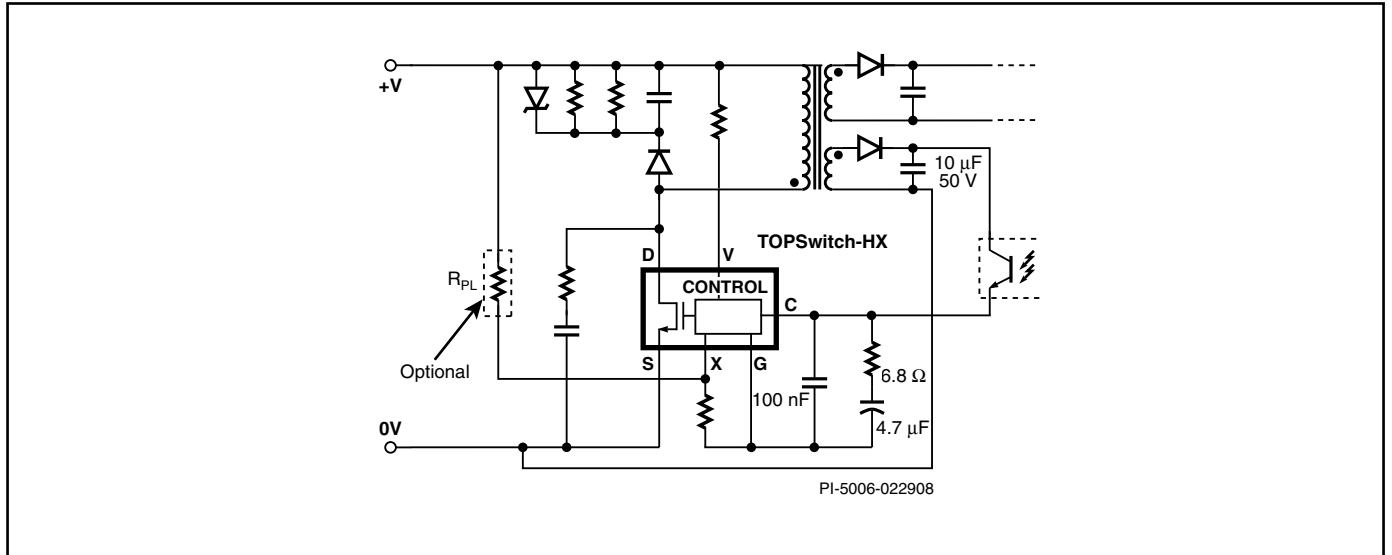


图 22. 使用TOP259YN-TOP261YN、带G引脚的推荐电路配置

使用TOPSwitch – HX设计高功率电源

使用反激式拓扑结构设计高功率电源将面临以下挑战：

1. 变压器中的临界损耗会非常大，因此高功率反激式变压器的设计会对变压器构建，绕组配置以及多绕线配置中股数的选择非常敏感。高频变压器中线径的选择取决于开关频率的大小。集肤深度与开关频率成正比，并限制每个导体的可用截面积。多股绕组和绞合线通常用来降低高频变压器中的导通损耗。为了进一步减小集肤效应，建议使用铜箔绕组来实现低压高电流输出。
2. 变压器和PCB走线的漏感的略微增大，都会导致缓冲吸收电路功耗的大幅提高。为降低漏感，必须在变压器中使用三明治绕组结构，并减小PCB走线的长度，特别是减小次级绕组、输出二极管和输出电容所形成的环路的长度。为了实现高效率，缓冲吸收电路的设计非常关键；通常在高功率水平下，尺寸正确的RCD箝位将能确保漏极至源极电压不会超过650 V。
3. 高输出电流下，次级纹波电流会增大，并可能超过单个极低ESR输出电容的额定值。因此，通常会使用多个并联电容。在这种情况下，必须特别注意使到所有电容的走线长度都相等，以

实现纹波电流的平均分配。这样可以确保相同的耗散和温升，这对于确保可接受的工作寿命至关重要。即使采用了多个电容，但仍需要一个次级LC滤波器来减小开关频率纹波。

4. 尽量减小运载大量开关电流的PCB走线的长度和环路面积，因为它们可以构成辐射EMI的来源。

对于使用TOPSwitch-HX的高功率设计，特别是使用TOP259 – TOP261的设计，建议在PCB板上采取预先措施，以使小型RC电路位于漏极和源极之间。这样可以降低开关噪声对电源工作的影响，同时还有助于降低EMI。一个22 Ω到150 Ω的网络电阻和一个介于10 pF到33 pF之间的1 kV额定陶瓷电容将适用于大部分应用。参见图27。

快速设计校验

对于任何使用TOPSwitch-HX的电源设计，都应对实际样板进行测试以确保在最差条件下元件的规格没有超过规定范围。建议至少进行如下测试：

1. 最大漏极电压 – 检验峰值 V_{DS} 在最高输入电压和最大过载输出功率时是否超过675 V。当输出过载到电源即将进入自动重启状态（稳压丢失）时的功率即为最大过载功率。
2. 最大漏极电流 – 在最高环境温度、最高输入电压和最大输出负载情况下，观察启动时的漏极电流波形，检验是否出现变

压器饱和的征兆和过多的前沿电流尖峰。TOPSwitch-HX的前沿消隐时间最小值为180 ns，可以防止接通周期过早地终止。在180 ns的最小消隐时间结束前，观察漏极电流波形，检验前沿电流是否在允许的流限范围内。

- 热检查 – 在最大输出功率、最小输入电压和最高环境温度条件下，检验TOPSwitch-HX、变压器、输出二极管和输出电容是否超过温度限制。由于数据手册所说明的TOPSwitch-HX器件与器件之间的 $R_{DS(ON)}$ 存在差异，应留出足够的温度裕量。建议P/G和M封装器件的源极引脚的最高温度或Y封装散热片的温度不高于110 °C，这样就可以适应上述参数的变化。作为选择，也可以采用如下方法检测设计裕量：将一个外部电阻与漏极引脚串联，并将相同的散热片附着在上面。所选电阻的取值为此器件测得的导通电阻($R_{DS(ON)}$)与数据手册中规定的最大导通电阻值之差。

附录A:

应用范例

250-380 VDC输入、150 W输出的高效电源

图23所示为输入电压250 V到380 VDC的电路，用TOP258YN提供150 W(19 V@7.7 A)输出功率，效率高达84%。此图只表示了直流输入。一般来讲，在此输出功率等级的应用中，通常需要在电源的前级加上一个功率因数修正电路。电容C1和C2用来提供

局部去耦，当电源远离主PFC输出电容时很有必要。

此功率级仍可采用反激式拓扑结构，因为输出电压高，而使得次级峰值电流足够低，以确保可以合理选择大小适当的输出二极管和电容。在此示例中，我们使用TOP258YN的上限功率。

电阻R3、R6和R7用来限制功率，这样可以在输入电压波动时维持相对恒定的过载功率。可通过在V引脚与直流电压间连接一个4 MΩ的电阻来实现线电压检测。4 MΩ线电压检测电阻是由电阻R4和R5组成。如果直流输入电压升至450 V以上，在电压恢复正常值前TOPSwitch-HX将停止工作，以防止器件的损坏。

由于初级电流较高，变压器必需低漏感，因此它通常使用三明治绕法，次级使用铜箔绕组。因此它通常使用三明治绕法，次级使用铜箔绕组。即使使用了这种技术，漏感能量仍是简单的齐纳箝位所无法负荷的。因此增加了与VR1和VR3并联的R1、R23和C3，两个并联的齐纳二极管用于降低损耗。在正常工作期间，VR1和VR3的功耗非常低，漏感能量反而由R1和R2消耗。但VR1和VR3仍非常重要，它们能将启动和过载情况下的峰值漏电压限制在TOPSwitch-HX的MOSFET额定值700 V以下。电路图显示由R20、R21、R22、D5和C18组成的额外缓冲吸收电路。这减少了TOPSwitch-HX关断损耗。

次级通过D2和D3、C5、C6、C7和C8来整流和平滑。使用了两

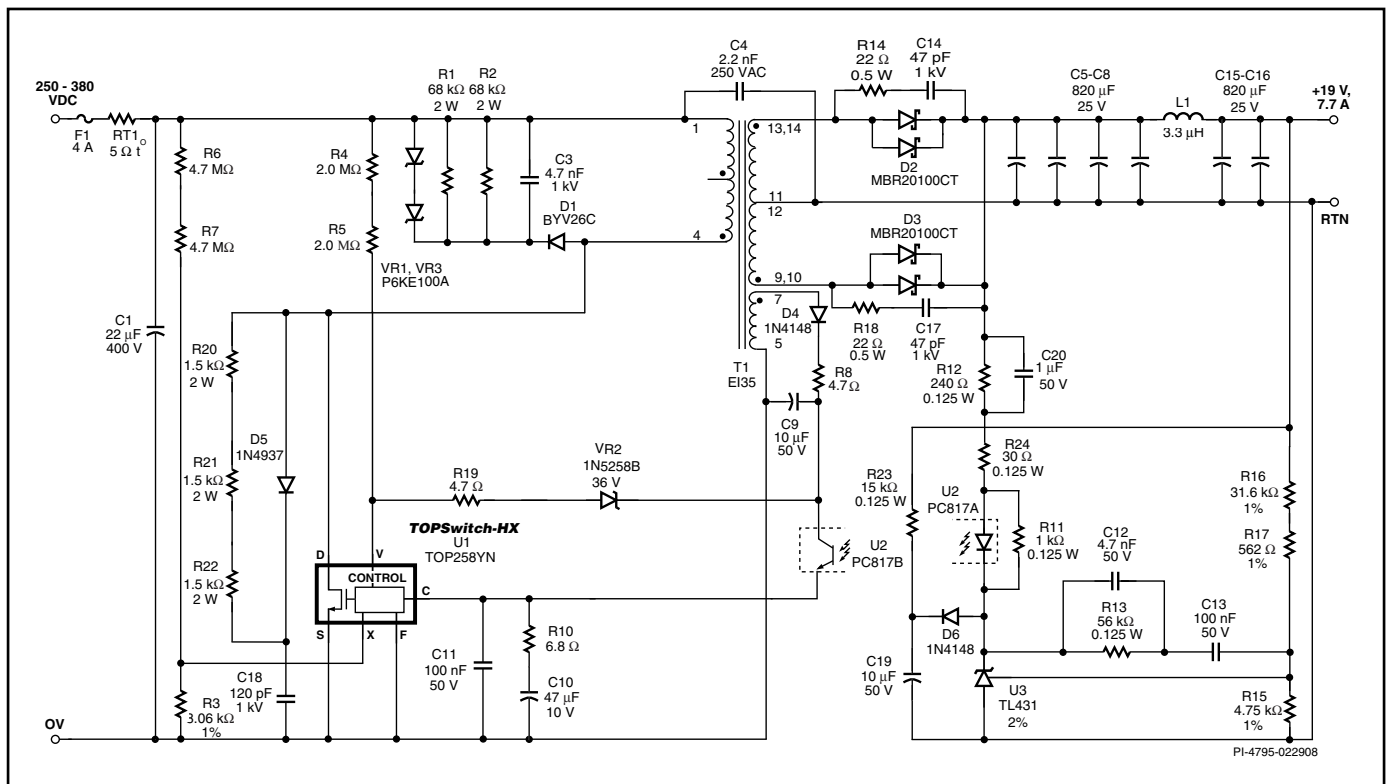


图 23. 150 W、19 V 使用 TOP258YN 的电源

个绕组，并与独立的二极管D2和D3进行整流，限制二极管损耗。四个电容用于确保未超过它们各自的最大纹波流限。电感L1以及电容C15和C16对开关噪声进行滤波。

使用TL431参考电压IC控制输出电压。电阻R15、R16和R17形成的电位分压器用于检测输出电压。电阻R12和R24共同控制光耦LED电流并设置整体控制环路的直流增益。通过额外元件C12、C13、C20和R13获得控制环路补偿。**二极管D6和电容C19形成软结束电路**。这样，在输出稳压阻止输出电压过冲前将电流送入控制引脚，确保输出电压在满载条件下及低电压启动时保持稳定。

注意散热能力必须足以使TOPSwitch-HX的温度在满载、低压和最高环境温度条件下，保持低于110°C。如果无法提供足够的散热面积，就需要通过气流来强制冷却。

20W连续-80W峰值的高效宽范围输入电源

图24所示电路利用了TOPSwitch-HX的一些特性来可降低系统成本、减小电源尺寸以及在有峰值功率要求时提高电源效率。此设计提供20 W连续/80 W峰值、32 V输出，采用85 V到265 V交流输入。使用TOP258MN时满载额定效率可达82%。M封装元件的限流经过优化，可使电源设计能够实现短时间的高功率。

电阻R12设置TOPSwitch-HX的限流。电阻R11和R14提供信号，使流限可随直流总线电压的上升而降低，从而使过载恒功率水平与增加的线电压保持一致。电阻R1和R2执行输入欠压和过压功能，同时提供前馈补偿，以降低输出端的电压频率纹波。在发生电涌期间，过压功能可阻止TOPSwitch-HX开关的转换，从而使器件可以经受住700 V高压的冲击。

由VR7、R17、R25、C5和D2组成的缓冲吸收电路限制最大漏极电压，并耗散存储在变压器T1漏感中的能量。在TOPSwitch-HX以较低的频率模式工作期间，此箝位结构可阻止C5放电到低于VR7的值，从而提高效率。电阻R25用来衰减高频率振铃，从而降低了EMI。

通过TOPSwitch-HX的锁存关断以及R20、C9、R22和VR5，提供了一个结合输出过压和过功率保护的电路。一旦因输出过载或开环故障（光耦故障），C13上的偏置绕组输出电压将会升高，VR5导通触发锁存关断。为了防止因短时间过载而引起错误触发，R20、R22和C9应起到延迟作用。

为了复位锁存关断后的电源，V引脚必须降到复位阈值以下。使用快速AC复位电路，可避免与输入电容放电相关的长时间复位延迟。AC输入由D13和C30进行整流和滤波。AC电源供电时，Q3导通而Q1关断，从而实现器件正常工作。但是当AC断电时，Q1拉下

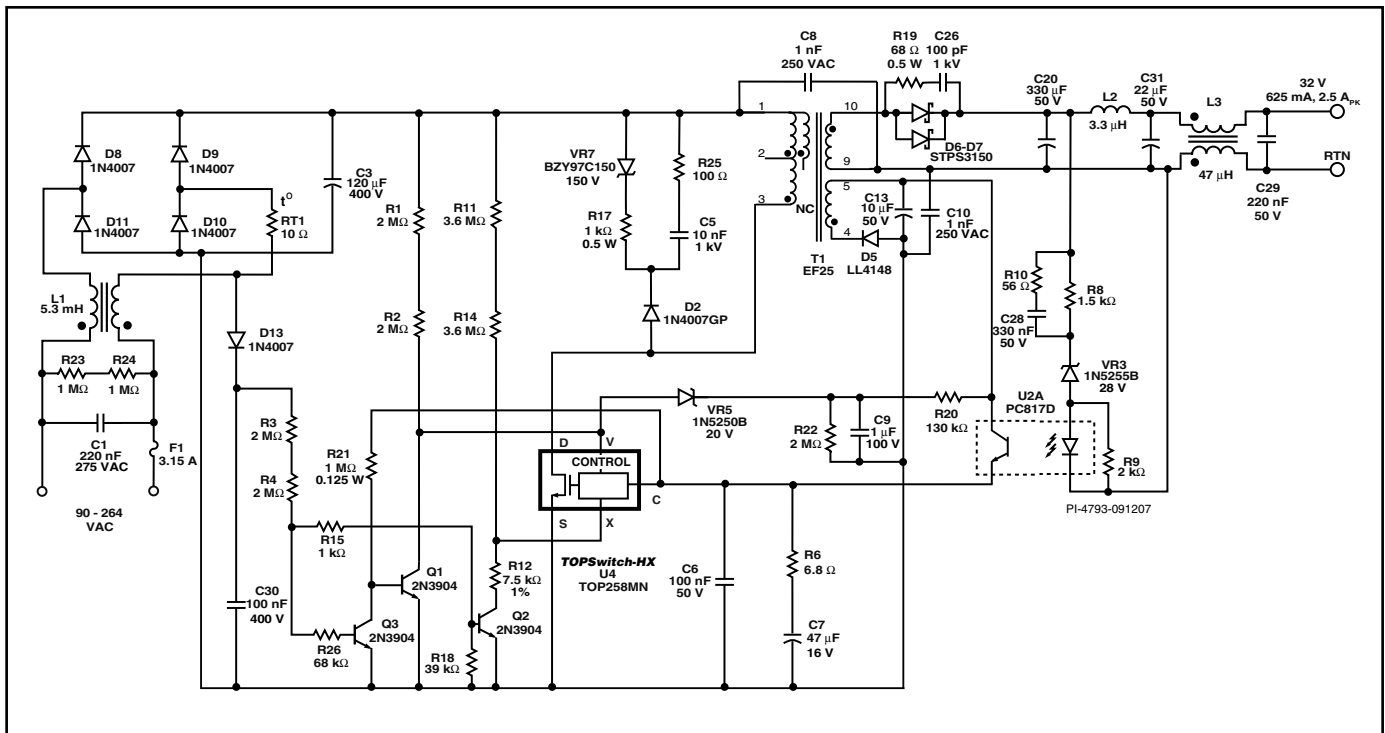


图 24. 20 W连续、80 W峰值的宽范围输入电源

V引脚并复位锁存。AC再次上电后，电源便可恢复正常工作。通过R1、R2和V引脚，晶体管Q2可以提供一个额外的低于设定水平的UV阈值。输入AC电压较低时，Q2关断，使得X引脚浮动，从而禁止开关。

输出电压以简单的反馈电路进行自动调节。齐纳二极管VR3设置输出电压和串联电阻R5上的压降，R8设置电路DC增益。电阻R10和C28提供相位裕量，用以提高环路带宽。

二极管D6是一种低损耗肖特基整流管，电容C20是输出滤波电容。电感L3是一种共模电感，在使用的输出线缆较长且输出回路连接到安全接地端时，L3可限制辐射EMI。上述情况的范例包括如喷墨打印机等PC外设。

高效率的35 W双输出 - 宽范围输入电源

图25所示电路利用了TOPSwitch-HX的一些特性来可降低系统成本、减小电源尺寸、提高效率。此设计提供35 W的总输出功率，采用90V到265V交流输入，在50 °C环境下以开放式模式工作。使用TOP258PN时满载额定效率可达84%。使用DIP-8型封装时，此设计提供35 W的连续输出功率，这是通过器件下方电路板上起散热作用的铜片区域来实现的。与前几代

TOPSwitch产品相比，有多种工作模式的TOPSwitch-HX大大改善了电源空载、待机和轻载性能。

电阻R1和R2实现线电压检测，将UV设定为95 VDC，OV设定为445 VDC。

二极管D5和电阻R7、R6、电容C6以及稳压管VR1组成箝位网络，在TOPSwitch内部的MOSFET关断后限制漏极电压。稳压管VR1提供预设的最大箝位电压，通常在出现故障如过载时导通。这样，可为RCD箝位（R6、R7、C6和D5）选取正常工作所需的容量，以使轻载时的效率达到最高。

如果反馈电路失效，电源输出端的电压将会超过稳压限制范围。输出端增加的电压同时也会导致偏置绕组输出端电压的增加。稳压管VR2将击穿，电流将流入TOPSwitch“M”引脚，启动迟滞过压保护。电阻R5将限制流入M引脚的电流；视锁存过压保护需求与否，可将R5的值降低到20 Ω。

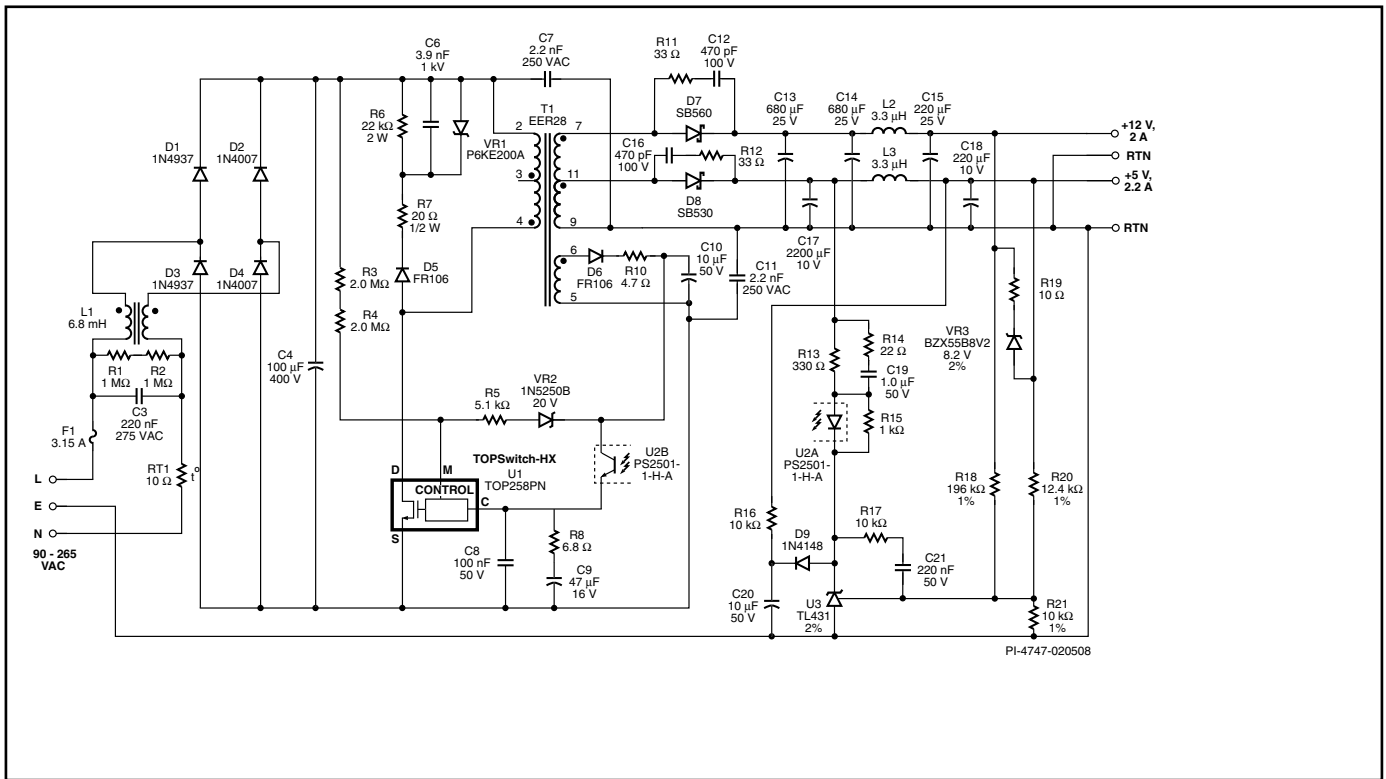


图 25. 使用TOP258PN的35 W宽范围输入电源

放大器TL431用于控制输出电压。**二极管D9、电容C20和电阻R16形成软结束电路。**开始时，电容C20放电。当输出电压开始上升时，电流将流经U2A内的光耦二极管、电阻R13和二极管D9，给电容C20充电。这为初级侧电路提供了反馈电流。当电容C20开始充电且控制放大器IC U3开始工作时，光耦二极管U2A中的电流将逐渐减小。这样可确保输出电压逐渐递增，并在无过冲的情况下稳定到最终值。**二极管D9可确保电容C20在启动后一直保持充电**，这样在启动后可有效地将C23与反馈电路隔离开了。**电源关断后，电容C23通过R16开始放电。**电阻R18、R20和R21形成分压器网络。**此分压器网络的输出基本上依赖于R20和R21构成的分压器电路**，并且由于电阻R18与分压器网络的输出端相连，因此在15V输出电压发生变化时，其输出电压也将发生变化。

只有在加载5V输出（这会导致12V输出在高端规格下工作）时，电阻R19和VR3才可改善交叉稳压。

高效率的65 W宽范围输入电源

图26所示为输入电压范围为90VAC到265VAC的电路，用TOP260EN提供65 W(19 V @ 3.42 A)输出功率，效率高达88%。

电容C1和C6以及电感L1和L2提供共模和差模EMI滤波。电容C2为大容量滤波电容，可确保低纹波直流电流进入反激式转换器级。电容C4为开关电流提供去耦，从而降低差模EMI。

在本例中，TOP260EN以降低的电流限流点进行工作，可以提高效率。

电阻R5、R6和R7用来限制功率，这样可以在输入电压波动时维持相对恒定的过载功率。可通过在V引脚与直流电压间连接一个4 MΩ的阻抗来实现线电压检测。4 MΩ线电压检测电阻是由电阻

R3和R4组成。如果直流输入电压升至450 V以上，在电压恢复正常值前TOPSwitch-HX将停止工作，以防止器件的损坏。

此电路包括一个高效率箝位电路，由二极管D1、齐纳稳压管VR1、电容C5以及电阻R8和R9共同组成。使用缓冲器箝位来吸收流入变压器漏抗的能量。在轻载条件下，VR1消耗的功率非常少，其效率与传统的RCD箝位电路相比大有改善。变压器次级侧输出通过二极管D2进行整流，通过C13和C14进行滤波。磁珠L3和电容C15构成次级滤波器，可有效减小输出端的开关噪声。

使用LM431参考电压IC控制输出电压。电阻R19和R20形成的电位分压器用于检测输出电压。电阻R16限制光耦器LED电流并设定整体控制环路的直流增益。通过C18和R21获得控制环路补偿。将器件连接到初级侧（C8、C9和R15）的控制引脚，设定低频极点和零点，以进一步形成控制环路响应。在启动期间，通过C17实现软结束。光耦器U2用于隔离反馈信号。

二极管D4和电容C10形成偏置绕组整流器和滤波器。如果某元件出现故障而导致反馈环路开环，偏置绕组电压将会上升，此时齐纳二极管VR2将击穿并触发过压保护，从而抑制开关。

与通过偏置绕组进行检测相比，使用VR2、R14和U2实现的可选次级侧过压保护功能具有更高的精确度。输出端的电压过高将导致电流流经光耦器U3 LED，同时也会使V引脚中的电流流经电阻R13，从而触发过压保护功能。

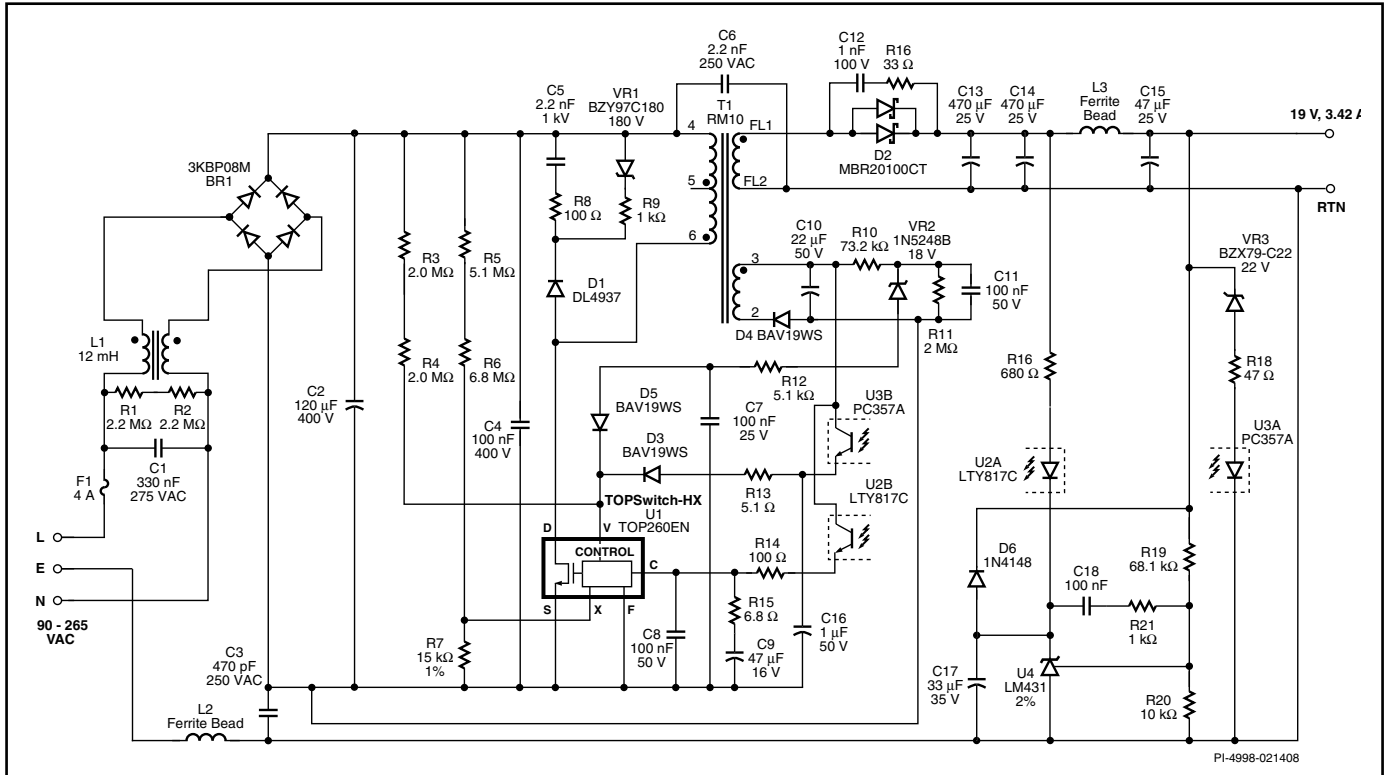


图 26. 使用TOP260EN的65 W、19 V宽范围输入电源

附录B

多路输出的反激式电源设计

总输出功率相同的多路输出反激电源和单路输出反激电源设计的唯一区别在于次级侧的设计。

设计时对输出功率加以汇总

进行多路输出反激式设计的简单方法如AN-22（使用TOPSwitch设计多路输出反激式电源）所述。开始设计时，将多个输出的总功率进行汇总，使其等效于一个主输出的输出功率，进行单路输出的设计。这样可以得到次级峰值电流ISP以及RMS电流 I_{SRMS} 。同时也计算出了相当于汇总功率的输出电流平均值 I_o 。

简化设计的假设条件

每路输出的电路阻抗决定了各个输出绕组中的电流波形。该阻抗与漏感、整流管特性、电容值以及输出负载有关。尽管各个输出的电流波形可能不完全一样，为简化近似，可以合理地假定所有输出的电流都与总电路相同的单路输出电源具有相同的波形。

输出RMS电流与平均值电流

输出电流的平均值总是与直流负载电流相等，而RMS电流值则由电流波形的形状决定。由于假定所有输出的电流波形形状相同，因而它们的RMS电流与平均值电流的比例也是相同的。因此，输出平均值电流已知的情况下，每个输出绕组的RMS电流值可计算如下

$$I_{SRMS}(n) = I_o(n) \times \frac{I_{SRMS}}{I_o}$$

其中 $I_{SRMS(n)}$ 和 $I_{o(n)}$ 分别为第n个输出的次级RMS电流和输出平均值电流，而 I_{SRMS} 和 I_o 则为相同功率的单路输出等效设计中得到的次级RMS电流和平均值电流。

针对每个输出定制的次级侧设计

每个次级绕组的圈数根据其各种输出电压 $V_{O(n)}$ 计算：

$$N_s(n) = N_s \times \frac{V_o(n) + V_D(n)}{V + V_D}$$

输出整流管的最大反向电压为

$$P I V_s \ln g = V_{MAX} \# \frac{N_s \ln g}{N_P} + V_o \ln g$$

已经得到了输出RMS电流 $I_{SRMS(n)}$ 、次级绕组圈数 $N_{S(n)}$ 及输出整流管最大反向电压 $PIV_{S(n)}$ ，则可以采用与单路输出设计完全相同的方法对每个输出进行次级侧的设计。

次级绕组线径

在计算次级绕组线径时，TOPSwitch-HX设计表单中假定CMA为200。这样得出，使用单独绕组时每个输出的RMS电流所需的最小线径值。为了获得更好的热性能，设计师可能希望采用更大的线径。其他应考虑的事项，比如集肤效应和骨架范围，建议使用采用多股并联绕线技术来绕制的小线径的绕线。此外，在变压器制造的实际考量中，可能也需要关注绕线的线径。

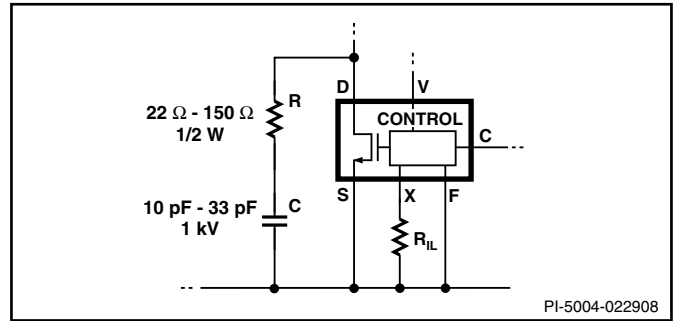


图 27. 较大器件 (TOP259-261) 推荐使用的缓冲器

Notes

版本	注释	日期
A	初始版本	9/07
B	文字修改	9/07
C	文风、格式及重新编号	10/07
D	增加TOPSwitch-HX高功率的产品信息	03/08

了解最新信息, 请访问我们的网站: www.powerint.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at www.powerint.com. Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.powerint.com/ip.htm>.

Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

The PI logo, TOPSwitch, TinySwitch, LinkSwitch, DPA-Switch, PeakSwitch, EcoSmart, Clampless, E-Shield, Filterfuse, StakFET, PI Expert and PI FACTS are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies.

©2007, Power Integrations, Inc.

Power Integrations全球销售支持网络

全球总部 5245 Hellyer Avenue San Jose, CA 95138, USA. Main: +1-408-414-9200 Customer Service: Phone: +1-408-414-9665 Fax: +1-408-414-9765 e-mail: usasales@powerint.com	德国 Rueckertstrasse 3 D-80336, Munich Germany Phone: +49-89-5527-3910 Fax: +49-89-5527-3920 e-mail: eurosales@powerint.com	日本 Kosei Dai-3 Bldg. 2-12-11, Shin-Yokomana, Kohoku-ku Yokohama-shi Kanagwan 222-0033 Japan Phone: +81-45-471-1021 Fax: +81-45-471-3717 e-mail: japansales@powerint.com	台湾 5F, No. 318, Nei Hu Rd., Sec. 1 Nei Hu Dist. Taipei, Taiwan 114, R.O.C. Phone: +886-2-2659-4570 Fax: +886-2-2659-4550 e-mail: taiwansales@powerint.com
中国 (上海) Rm 807-808A Pacheer Commercial Centre, 555 Nanjing Rd. West Shanghai, P.R.C. 200041 Phone: +86-21-6215-5548 Fax: +86-21-6215-2468 e-mail: chinasales@powerint.com	印度 #1, 14th Main Road Vasanthanagar Bangalore-560052 India Phone: +91-80-4113-8020 Fax: +91-80-4113-8023 e-mail: indiasales@powerint.com	韩国 RM 602, 6FL Korea City Air Terminal B/D, 159-6 Samsung-Dong, Kangnam-Gu, Seoul, 135-728, Korea Phone: +82-2-2016-6610 Fax: +82-2-2016-6630 e-mail: koreasales@powerint.com	欧洲总部 1st Floor, St. James' s House East Street, Farnham Surrey GU9 7TJ United Kingdom Phone: +44 (0) 1252-730-141 Fax: +44 (0) 1252-727-689 e-mail: eurosales@powerint.com
中国 (深圳) Rm A, B & C 4th Floor, Block C, Electronics Science and Technology Bldg., 2070 Shennan Zhong Rd, Shenzhen, Guangdong, China, 518031 Phone: +86-755-8379-3243 Fax: +86-755-8379-5828 e-mail: chinasales@powerint.com	意大利 Via De Amicis 2 20091 Bresso MI Italy Phone: +39-028-928-6000 Fax: +39-028-928-6009 e-mail: eurosales@powerint.com	新加坡 51 Newton Road #15-08/10 Goldhill Plaza Singapore, 308900 Phone: +65-6358-2160 Fax: +65-6358-2015 e-mail: singaporesales@powerint.com	技术支持热线 World Wide +1-408-414-9660 技术支持传真 World Wide +1-408-414-9760