

PI 总线协议芯片验证

冯晓东, 张亚棣, 袁晓军, 王 乐

(中国航空计算技术研究所, 陕西 西安 710068)



摘 要:PI 总线是为航空电子系统研制的一种专用总线,在实时和容错方面性能卓越,具有良好的应用前景,因此PI 总线协议芯片的研制和验证工作具有重要意义。使用可编程逻辑器件实现PI 总线协议具有灵活高效的特点,便于进行系统验证。简要介绍了PI 总线,在此基础上提出了较为严密的系统验证方案,并给出了具体的验证示例,力求全面完整、重点突出。

关键词:航空电子;PI 总线;总线验证

中图分类号:TP3

文献标识码:A

文章编号:1671-654X(2007)02-0088-03

引言

PI 总线是并行互连总线(Parallel Interface Bus)的简称。它是一种线性的、多节点的同步总线,被美国航空电子综合化联合工作组(JIAWG)唯一选作下一代航空电子计算机的底板通信总线标准。JIAWG 将 PI 总线改进成一个完善的互连协议,并通过 SAE 形成工业标准,目前最新的协议版本是 SAE 颁布的 AS4710。

PI 总线协议芯片简称为 PBIU。PBIU 的实现是通过使用 EDA 技术及其相应工具,在大容量可编程器件上由 VHDL 语言设计完成的。

1 PI 总线特性分析

PI 总线是为航空电子计算机研制的一种专用总线。相对于普通的计算机系统,航电系统由于应用环境的特殊,在要求高性能的同时,它对实时性和容错性等方面也有着很高的要求,为此有人称下一代航电系统为实时分布式容错计算机系统。PI 总线最多可以携带 32 个设备共同工作,远远超过 PCI 总线的 4 个和 WMI 总线的 21 个。

PI 总线使用主-从通讯协议,并且以消息为单位来建立通讯序列。PI 总线的通讯模式有以下四种:主模块到一个从模块;从模块到主模块;多播(主模块到多个从模块);广播(主模块到所有从模块)。

在 PI 总线通讯中不指定仲裁者,而是使用分布式仲裁技术,系统中各模块通过总线竞争来获取总线控制权。总线竞争序列可以在通讯序列进行中发生,在几个确定的周期内决定总线控制权的获得者,这样不

仅缩短了仲裁时间,而且极大的提高了系统的可靠性。为了进一步提高总线中高优先级消息的响应速度,PI 总线还引进了挂起机制:允许较高优先级的模块中断较低优先级的模块来取得总线控制权,当高优先级模块通讯完成后再恢复被中断的通讯序列。

为了保证通讯的正确性,PI 总线通讯序列规定了一套完整的错误校验和纠错机制。错误校验采用奇校验,纠错采用海明码,错误校验的范围包括所有信号线、通讯序列和通讯协议定义的所有相关方面。

PI 总线具有并行总线的数据传输速度,具有类似于串行总线的选址和握手机制,具有灵活、可靠的通讯控制机制。因此 PI 总线将是下一代航电系统中对通信速率要求不高的底板总线的较好选择。

2 PI 总线协议芯片基本功能验证

PI 总线以消息为单位进行通讯。总线协议规定,PI 总线可支持模块间的参数写、消息块传输、接口消息传输和控制权转移等四种基本消息类型的传输;根据不同的寻址类型,各种消息类型又可分为读、写、单从、多从、直接寻址或间接寻址等;再组合不同的通讯模式,PI 总线共有几十种不同的消息类型。但其基本的通讯原理是一样的,因此我们先选择其中最简单的消息类型:参数写消息来进行初步验证。

参数写消息用来在两个或多个模块之间传输 3 个字的数据,可以用于多任务的同步及进行自测试。传输一个成功的参数写消息,需要完成以下工作:

- a. 分别初始化主、从模块寄存器;