

# Design Example Report

# Chipown

标题	基于 PN8149 的适配器电源应用方案
规格	输入电压：90~265Vac 输出功率：18W 输出特性：12V/1.5A
应用范围	适配器电源产品
文件编号	DER-8149-13-P022
编写时间	2013-07-17
编写部门	工程部
版本号	V1.0

## 特性概述：

- 双面板设计，单面元器件，面积：40mm\*60mm；
- 输入电压：90~265Vac；
- 输出功率：18W(max)；
- 待机功耗：<100mW
- 拥有可恢复短路保护，过载保护，VDD 过压保护，过温保护；
- 平均效率：≥85%；

## 内容目录

1. 电源介绍.....	2
2. 电源规格明细.....	2
3. 电源原理图.....	3
4. 电路描述.....	3
5. PCB Layout.....	4
6. 元件清单.....	5
7. 变压器规格.....	7
8. 电源输入输出情况和工作波形 .....	10
9. 安规测试 .....	17
附录.....	22

# Design Example Report

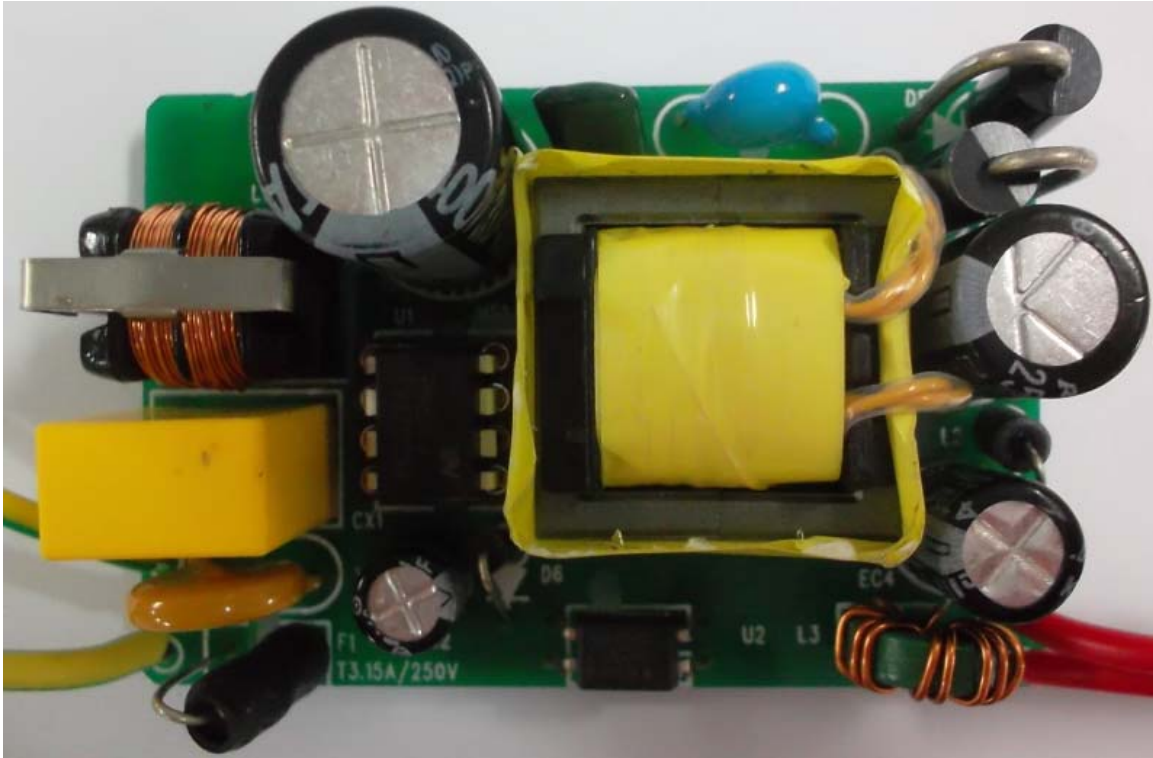
# Chipown

## 1. 电源介绍

该报告提供了一种基于 PN8149 设计输出 12V/1.5A 的开关电源。

该报告包含了原理图，电源输入输出规格，BOM 表和变压器参数等资料。

以下为该电源的实物图片：



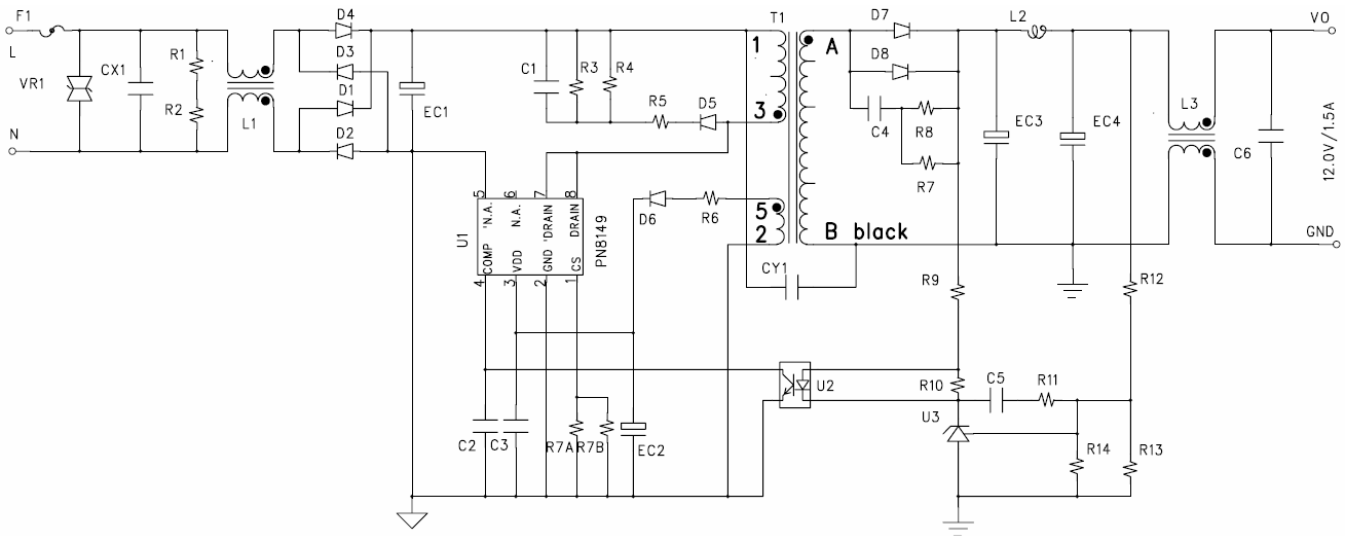
## 2. 电源规格明细

项目描述	标号	Min	Typ	Max	Unit	备注
输入	Vin	90	230	265	V	50Hz
输出	Vo		12		V	
	Io		1.5		A	
输出功率	Pout		12		W	
待机功耗	Pin			100	mW	Io=0A
平均效率	$\eta$	85			%	输出线端
工作环境	Tamb	0	25	40	°C	外部环境

# Design Example Report

# Chipown

## 3. 电源原理图



Note: 具体参数以 BOM 为准

## 4. 电路描述

该电路图中R12、R13/R14为反馈分压电阻，并且和U3(TL431)、U2(PC817)组成负反馈电路，确保输出准确电压。为了使系统具有较好的动态响应特性，可以调节R11与C5的值来改善TL431的补偿，使环路具有较高的增益；另外需要调节R9的值，使U2光耦发射二极管端能够把次级信号迅速的反馈到芯片的COMP端进行跟随控制；

D5, R3/R4, 以及 R5, C1 组成 RCD 箝位电路，用于吸收功率 Mos（集成于 PN8149 内部）漏源端尖峰电压，可以视情况予以减轻。

PN8149 具有内置的软启动功能，可以降低电源启动时的电流尖峰，同时降低功率 Mos 漏源端尖峰电压，提高整个电源系统的可靠性；

PN8149 内置高压启动功能，可以在 500ms 以内完全启动；

当 PN8149 本体温度太高时，其内置的 OTP 保护功能会及时动作，关闭 IC，以保护整个系统，温度下降之后在自动重启；

电路具有过载保护，过流保护，开环保护，以及 VDD 过压保护等功能，以提高整个系统的可靠性；

VR1 压敏电阻 10D471 的添加可以吸收浪涌冲击的能量，提高抵抗能力；

CX1 为安规 X 电容，CY1 为共模安规 Y1 电容，以及共模电感 L1 都是起到 EMI 滤波的作用，如果 EMI 裕量足够高，为了降低成本，则可以适当减少一些 EMI 滤波元件；

R1, R2 为安规 X 电容的放电电阻，以满足安规要求，当 X 电容小于 0.1uF 时可以省略；

L3 共模电感对 EMI 和 ESD 都有很大的帮助；

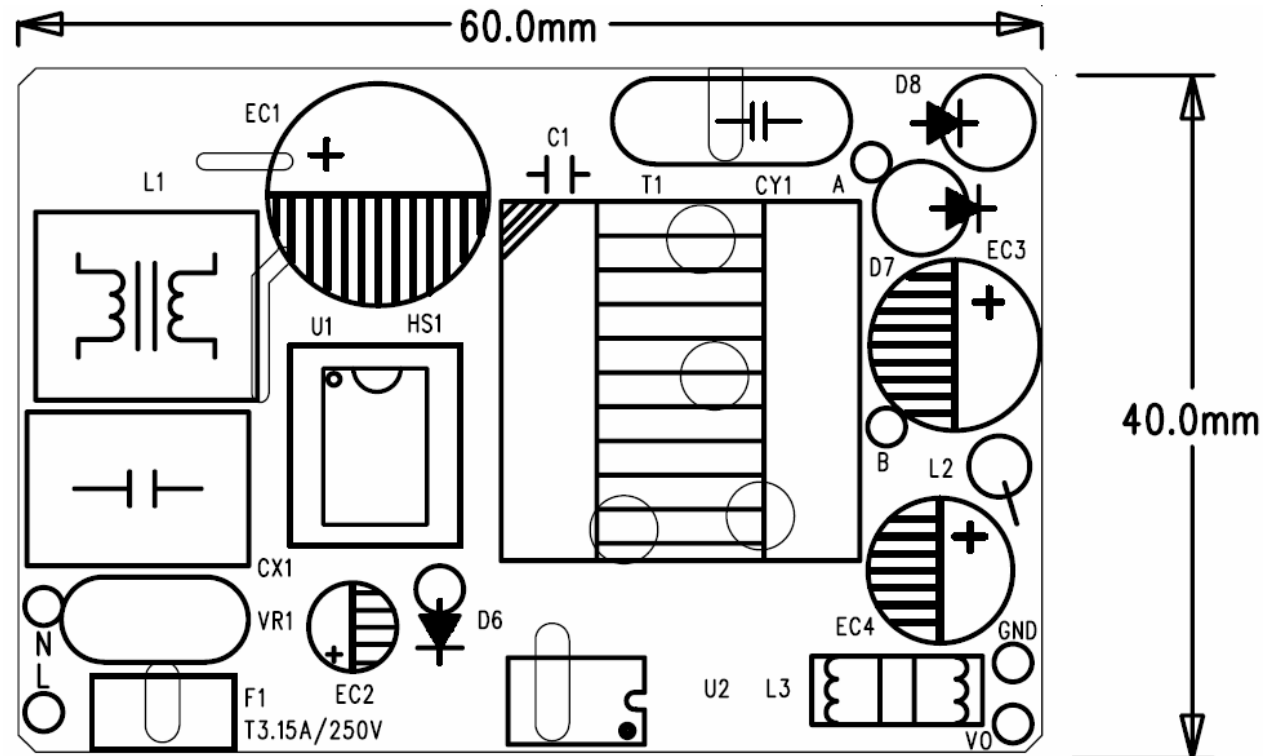
当输出短路时，系统会触发保护，进入间歇工作模式；

# Design Example Report

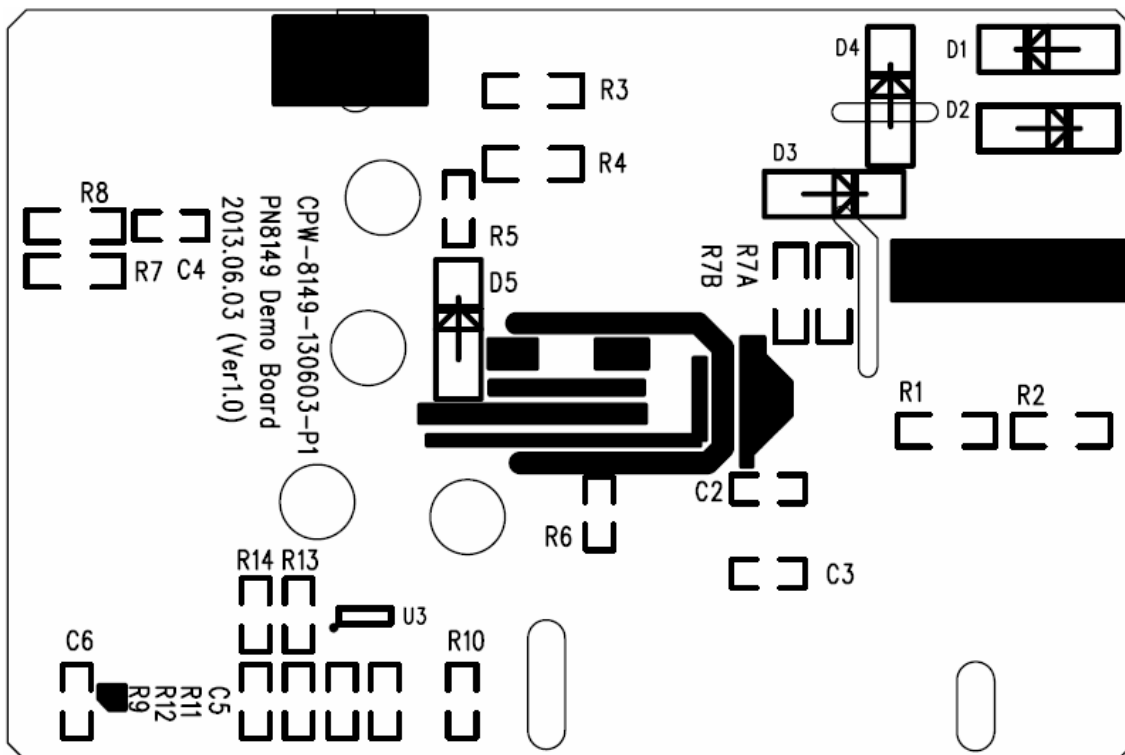
# Chipown

## 5. PCB Layout

### 5.1 顶层丝印

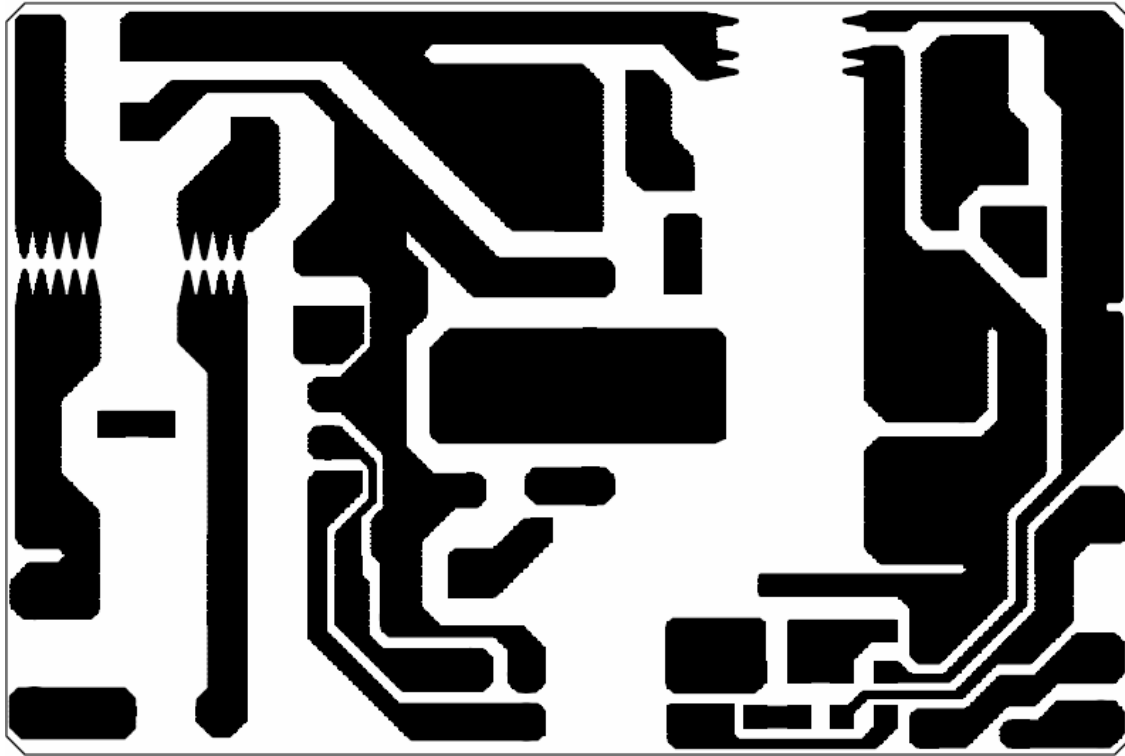


### 5.2 底层丝印



PowerOn *Your Life*

## 5.3 底层走线



## 6. 元件清单

序号	元件标号	元件名称	元件型号	封装尺寸	数量	备注
1	C1	陶瓷电容	1KV/1.0nF	DIP 脚距 5.0mm	1	
2	C2		50V/1.0nF	SMD 0805	1	
3	C3		50V/10.0nF	SMD 0805	1	
4	C4		100V/1.0nF	SMD 0805	1	
5	C5		50V/33.0nF	SMD 0805	1	
6	C6		N.A.	SMD 0805	1	
7	CX1	X 安规电容	275V/0.33uF	DIP 脚距 10.0mm	1	
8	CY1	Y1 安规电容	400V/2.2nF	DIP 脚距 10.0mm	1	
9	EC1	电解电容	400V/33uF	Φ 13.0*20	1	Low ESR
10	EC2		50V/22uF	Φ 5*11	1	Low ESR
11	EC3		25V/680uF	Φ 10*16	1	Low ESR
12	EC4		25V/470uF	Φ 8*11	1	Low ESR
13	D1	二极管	M7	SMD DO-214AC	1	
14	D2		M7	SMD DO-214AC	1	
15	D3		M7	SMD DO-214AC	1	
16	D4		M7	SMD DO-214AC	1	

# Design Example Report

# Chipown

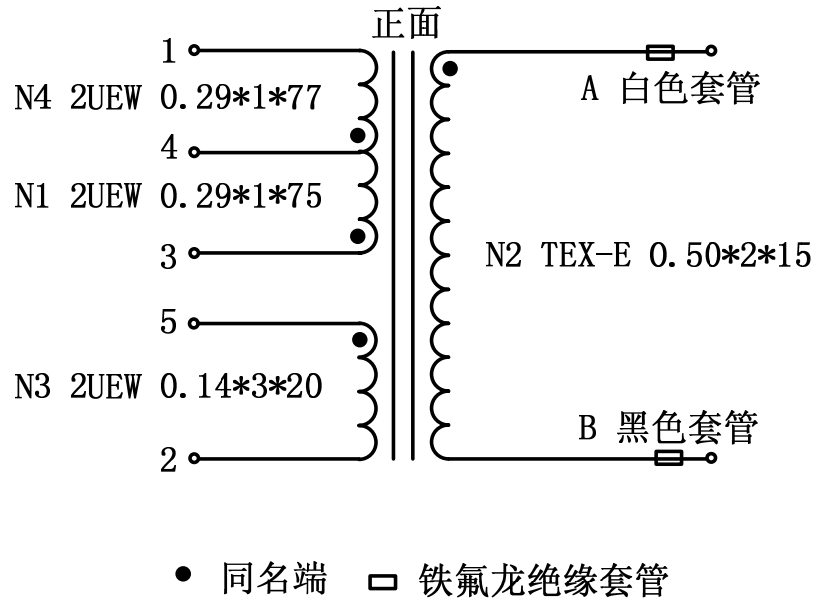
17	D5		M7	SMD DO-214AC	1	
18	D6		1N4007	DIP DO-41	1	
19	D7	肖特基	SB60	DIP DO-201	1	
20	D8		SB60	DIP DO-201	1	
21	F1	保险丝	T3.15A/250V	DIP 脚距 5.0mm	1	
22	L1	电感	20mH	UU9.8	1	Φ0.29
23	L2		1uH	DIP 3.5*9mm	1	
24	L3		100uH	DIP T9*5*3	1	Φ0.60
25	R1	电阻	1.2M Ω	SMD 1206	1	
26	R2		1.2M Ω	SMD 1206	1	
27	R3		390K Ω	SMD 1206	1	
28	R4		390K Ω	SMD 1206	1	
29	R5		0 Ω	SMD 0805	1	
30	R6		6.8 Ω	SMD 0805	1	
31	R7A		1.8 Ω	SMD 1206	1	1%
32	R7B		1.5 Ω	SMD 1206	1	1%
33	R7		100 Ω	SMD 1206	1	
34	R8		100 Ω	SMD 1206	1	
35	R9		1K Ω	SMD 0805	1	
36	R10		10K Ω	SMD 0805	1	
37	R11		10K Ω	SMD 0805	1	
38	R12		39K Ω	SMD 0805	1	1%
39	R13		10K Ω	SMD 0805	1	1%
40	R14		N.A.	SMD 0805	1	1%
41	T1	变压器	EF20	卧式 5+5	1	
42	U1	IC	PN8149	DIP-7	1	
43	U2	光耦	PC817	DIP-4	1	
44	U3	基准	TL431	SOT-23	1	
45	VR1	压敏电阻	10D471	DIP 脚距 7.5mm	1	

# Design Example Report

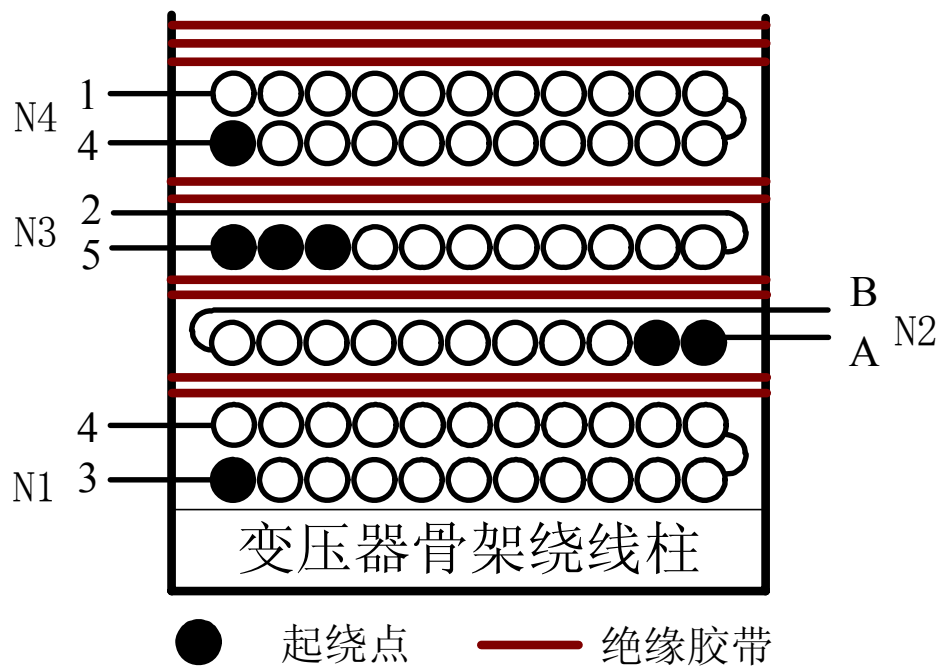
# Chipown

## 7. 变压器规格

### 7.1 电路图



### 7.2 剖面图



# Design Example Report

# Chipown

## 7.3 绕线结构

Winding No. 组别	Margin Tape 挡墙	Pin 脚位	Wire&Wire Copper 线径&股数	Turns 圈数	Tape Layer 胶带层 数	Tube 套管	Winding Tape 绕线方式
N1	N.A.	3~4	2UEW0.29*1	77	2	N.A.	密绕
N2	N.A.	A~B	TEX-E0.50*2	15	2	Add	密绕
N3	N.A.	5~2	2UEW0.14*3	20	2	N.A.	密绕
N4	N.A.	4~1	2UEW0.29*1	75	3	N.A.	密绕

备注:

- 1) CUT OFF:Pin4, 6, 7, 8, 9, 10;
- 2) 所有 Pin 脚的进出引线不能交叉;
- 3) A、B 飞线预留 25mm;
  - A 从变压器顶端靠近 Pin9 引出, 套白色特氟龙套管;
  - B 从变压器顶端靠近 Pin7 引出, 套黑色特氟龙套管;
- 4) 调整电感量时, 气隙一定要磨磁芯中柱, 不能垫气隙;
- 5) 在磁芯外沿磁芯方向使用宽 18mm 的绝缘胶带绕 3 层;
- 6) 含浸;
- 7) 采用 TDK PC40 或相当材质的磁芯;

## 7.4 电气特性

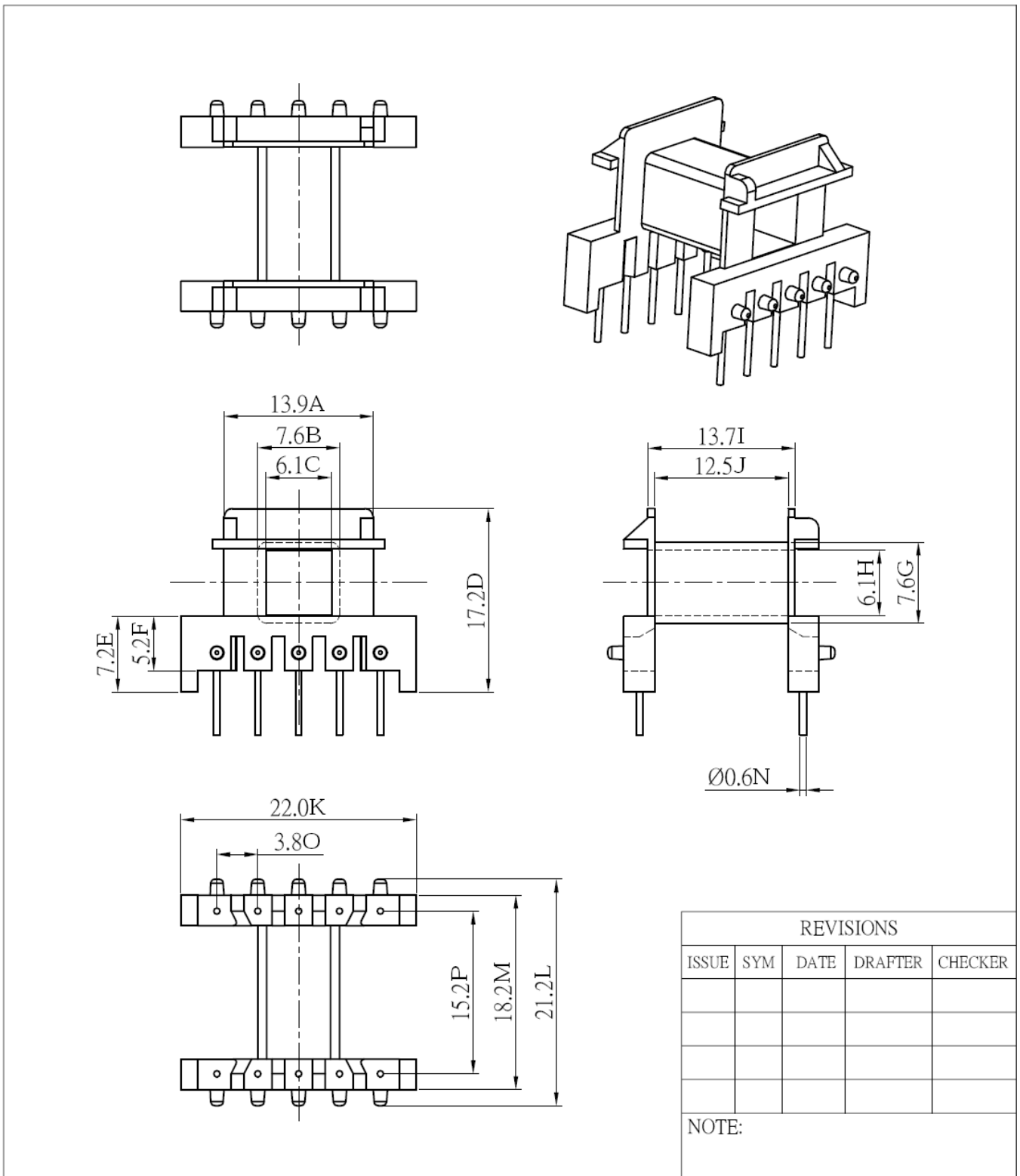
Test Item 测试项目	Test Location 测试位置	Test Condition 测试条件	Test Spec. 测试规格
Primart Inductance 电感 (uH)	3~1	10KHz, 1V	2.7H
Leakage Inductance 漏感 (uH)	3~1	10KHz, 1V 次级全部短路	<60uH
HI-POT Test 耐压测试	PRI~CORE	10mA, 1Minute	AC/1.5KV
	PRI~SEC	10mA, 1Minute	AC/3.75KV
	SEC~CORE	10mA, 1Minute	AC/3.75KV



# Design Example Report

# Chipown

## 6.5 骨架尺寸：(EF20 卧式)



# Design Example Report

# Chipown

## 8. 电源输入输出特性和工作波形

所有测试，包括电气特性和安规，输出线都采用 1.5m 22AWG

### 7.1 效率

测试条件:  $V_{in}=90\sim 265Vac$ ;

满载条件:  $I_o=1.5A$ ;

测试结果: 输出线端平均效率大于 **85%**;

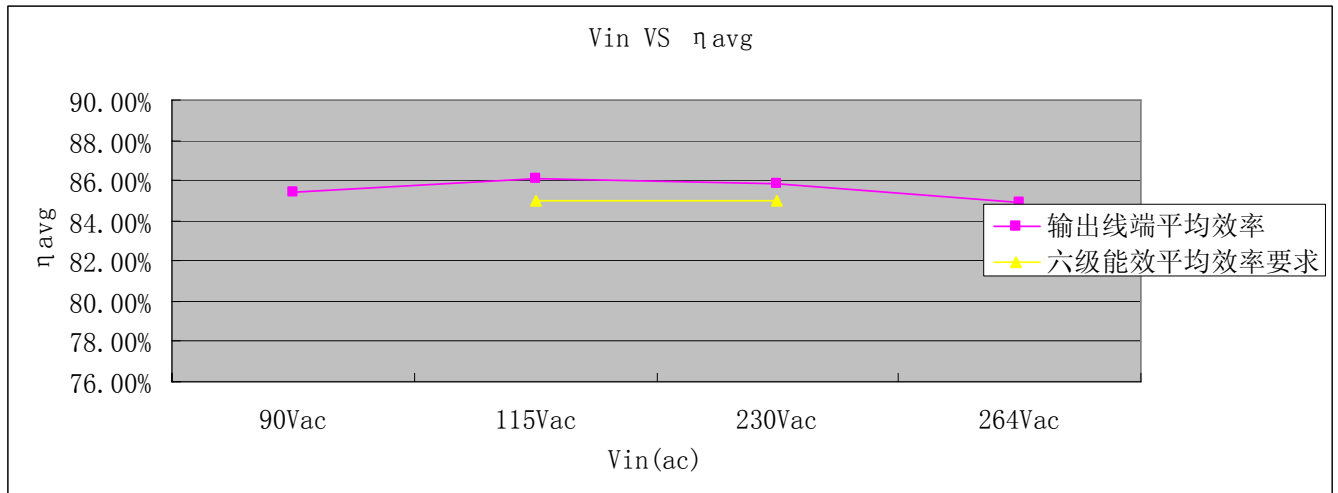
测试结果如下:

$V_{in}(Vac)$		$P_{in}(W)$	$V_o(V)$	$I_o(A)$	$P_o(W)$	$\eta$	$\eta(\text{avg})$
90	1/4 Load	5.360	12.14	0.375	4.553	84.93%	85.39%
	2/4 Load	10.440	12.06	0.750	9.045	86.64%	
	3/4 Load	15.750	11.98	1.125	13.478	85.57%	
	4/4 Load	21.150	11.90	1.500	17.850	84.40%	
115	1/4 Load	5.320	12.14	0.375	4.553	85.57%	86.07%
	2/4 Load	10.440	12.06	0.750	9.045	86.64%	
	3/4 Load	15.610	11.98	1.125	13.478	86.34%	
	4/4 Load	20.820	11.90	1.500	17.850	85.73%	
230	1/4 Load	5.400	12.14	0.375	4.553	84.31%	85.87%
	2/4 Load	10.540	12.06	0.750	9.045	85.82%	
	3/4 Load	15.510	11.98	1.125	13.478	86.90%	
	4/4 Load	20.640	11.90	1.500	17.850	86.48%	
265	1/4 Load	5.510	12.14	0.375	4.553	82.62%	84.87%
	2/4 Load	10.670	12.06	0.750	9.045	84.77%	
	3/4 Load	15.590	11.98	1.125	13.478	86.45%	
	4/4 Load	20.840	11.90	1.500	17.850	85.65%	

$V_{in}$	输出线端效率(22AWG 1.5M)				
	25%load	50%load	75%load	100%load	$\eta \text{ avg}$
90Vac	84.93%	86.64%	85.57%	84.40%	85.39%
115Vac	85.57%	86.64%	86.34%	85.73%	86.07%
230Vac	84.31%	85.82%	86.90%	86.48%	85.87%
264Vac	82.62%	84.77%	86.45%	85.65%	84.87%

# Design Example Report

# Chipown



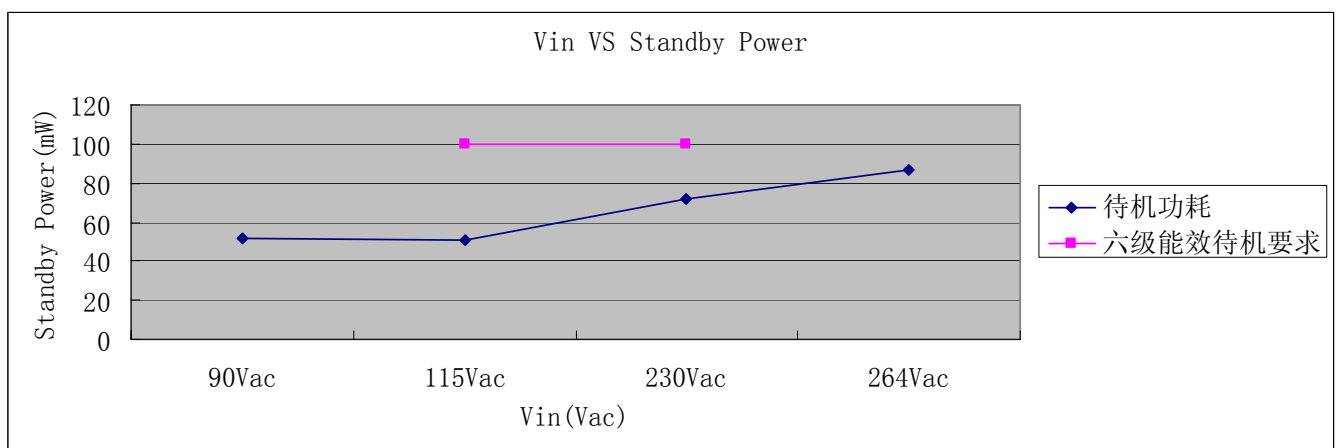
## 7.2 待机功耗

测试条件:  $V_{in}=90\sim 265\text{Vac}$  &  $I_o=0.0\text{A}$ ;

测试结果: 待机小于 **100mW**;

测试结果如下:

输入电压 (Vac)	待机功耗 (mW)
85	52
115	51
230	72
265	87



# Design Example Report

# Chipown

## 7.3 输出电压调整率

测试条件:  $V_{in}=90\sim 265Vac$ ;

测试结果: **线性调整率小于 $\pm 1\%$ ;**

**负载调整率小于 $\pm 5\%$ ;**

测试结果如下:

Vin	Vo (V)			负载调整率
	空载	半载	满载	
85Vac	12.21	12.06	11.90	2.57%
115Vac	12.21	12.06	11.90	2.57%
230Vac	12.21	12.06	11.90	2.57%
265Vac	12.21	12.06	11.90	2.57%
线性调整率	0.00%	0.00%	0.00%	

## 7.4 短路输入功耗和过载保护

测试条件:  $V_{in}=90\sim 265Vac$ ;

测试结果: 全电压范围**过载保护负载小于 3A**; **短路输入功耗小于 10W**;

测试结果如下:

输入电压	输出短路时输入功耗	过载保护负载
90 Vac	3.11W	1.85A
115 Vac	3.18W	2.20A
230 Vac	3.85W	2.55A
265 Vac	3.95W	2.55A

## 7.5 开机延迟时间, 关机保持时间和开机交流浪涌电流

测试条件:  $V_{in}=90\sim 265Vac$ ;

测试结果: 全电压下**开机延迟时间小于 0.5S**;

**230Vac 时关机保持时间大于 10mS**;

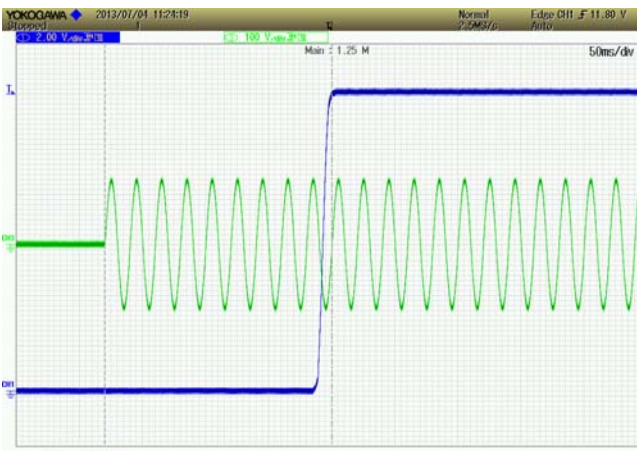
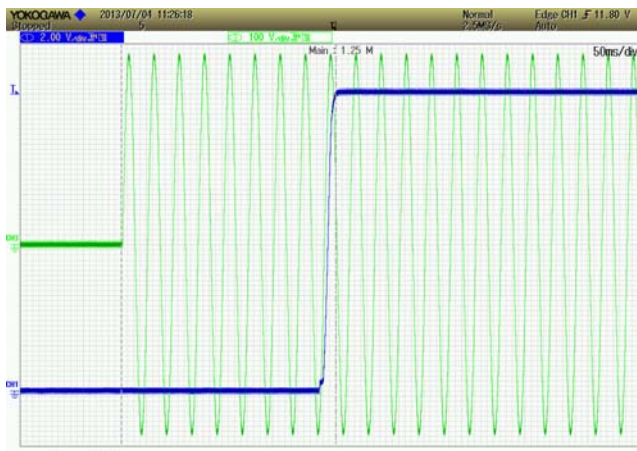
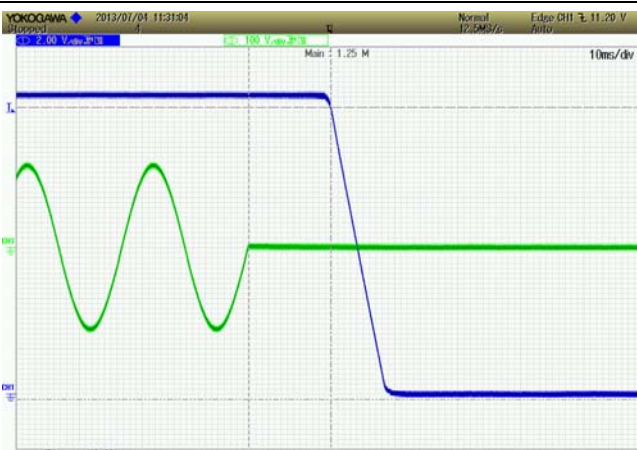
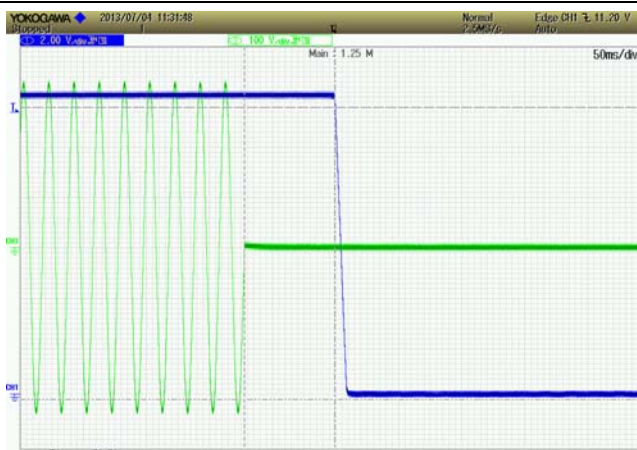

**全电压下开机浪涌电流小于 30A**;

测试结果如下:

输入电压	开机延迟时间	关机保持时间	过载保护负载
90 Vac	180 mS	6.0 mS	5.43A
115 Vac	173 mS	13.0 mS	6.48A
230 Vac	170 mS	71.5 mS	21.4A
265 Vac	170 mS	98.0 mS	17.8A

# Design Example Report

# Chipown

<p>Vin=90Vac 开机延迟时间 180mS</p>  <p>YOKOGAWA 2013/07/01 11:24:19          Stopped 1          Normal 2.5MS/div Auto          Edge CH1 F 11.80 V          CH1 2.00 V/div 20.0          CH2 100 V/div 20.0          Main: 1.25 M          50ms/div          T1 -180.00ms          T2 0.00ms          dT 180.00ms          Max(C1) 12.04 V          Max(C3) 139 V          Min(C1) -0.12 V          Min(C3) -136 V</p>	<p>Vin=265Vac 开机延迟时间 170mS</p>  <p>YOKOGAWA 2013/07/01 11:26:18          Stopped 1          Normal 2.5MS/div Auto          Edge CH1 F 11.80 V          CH1 2.00 V/div 20.0          CH2 100 V/div 20.0          Main: 1.25 M          50ms/div          T1 -170.00ms          T2 0.00ms          dT 170.00ms          Max(C1) 12.04 V          Max(C3) 388 V          Min(C1) -0.12 V          Min(C3) -380 V</p>
<p>Vin=115Vac 关机保持时间 13.0mS</p>  <p>YOKOGAWA 2013/07/01 11:31:41          Stopped 1          Normal 12.5MS/div Auto          Edge CH1 F 11.20 V          CH1 2.00 V/div 20.0          CH2 100 V/div 20.0          Main: 1.25 M          10ms/div          T1 -13.20ms          T2 -0.20ms          dT 13.00ms          V1 11.400 V          Max(C1) 12.04 V          Max(C3) 112 V          Min(C1) -0.12 V          Min(C3) -112 V</p>	<p>Vin=230Vac 关机保持时间 71.5mS</p>  <p>YOKOGAWA 2013/07/01 11:31:48          Stopped 1          Normal 2.5MS/div Auto          Edge CH1 F 11.20 V          CH1 2.00 V/div 20.0          CH2 100 V/div 20.0          Main: 1.25 M          50ms/div          T1 -72.50ms          T2 -1.00ms          dT 71.50ms          V1 11.400 V          Max(C1) 12.04 V          Max(C3) 336 V          Min(C1) -0.12 V          Min(C3) -332 V</p>
<p>CH1(蓝色): Vo (2V/div); CH3(绿色): Vin (100V/div)</p>	
<p>开机交流小于 30A</p>	
 <p>YOKOGAWA 2013/07/05 11:26:55          Stopped 1          Normal 12.5MS/div Auto          Edge CH1 F 2.00 A          CH1 2.00 V/div 20.0          CH2 100 V/div 20.0          CH3 5.00 A/div 20.0          Main: 12.5 M          20ms/div          Zoom1: 312.5 A          500us/div          Max(C3) 396 V          Max(C4) 21.4 A</p>	
<p>CH3(绿色): Vin (100A/div); CH4(红色): Iin (5A/div)</p>	



# Design Example Report

# Chipown

## 7.6 输出满载纹波&噪音和输出过冲以及输出上升时间

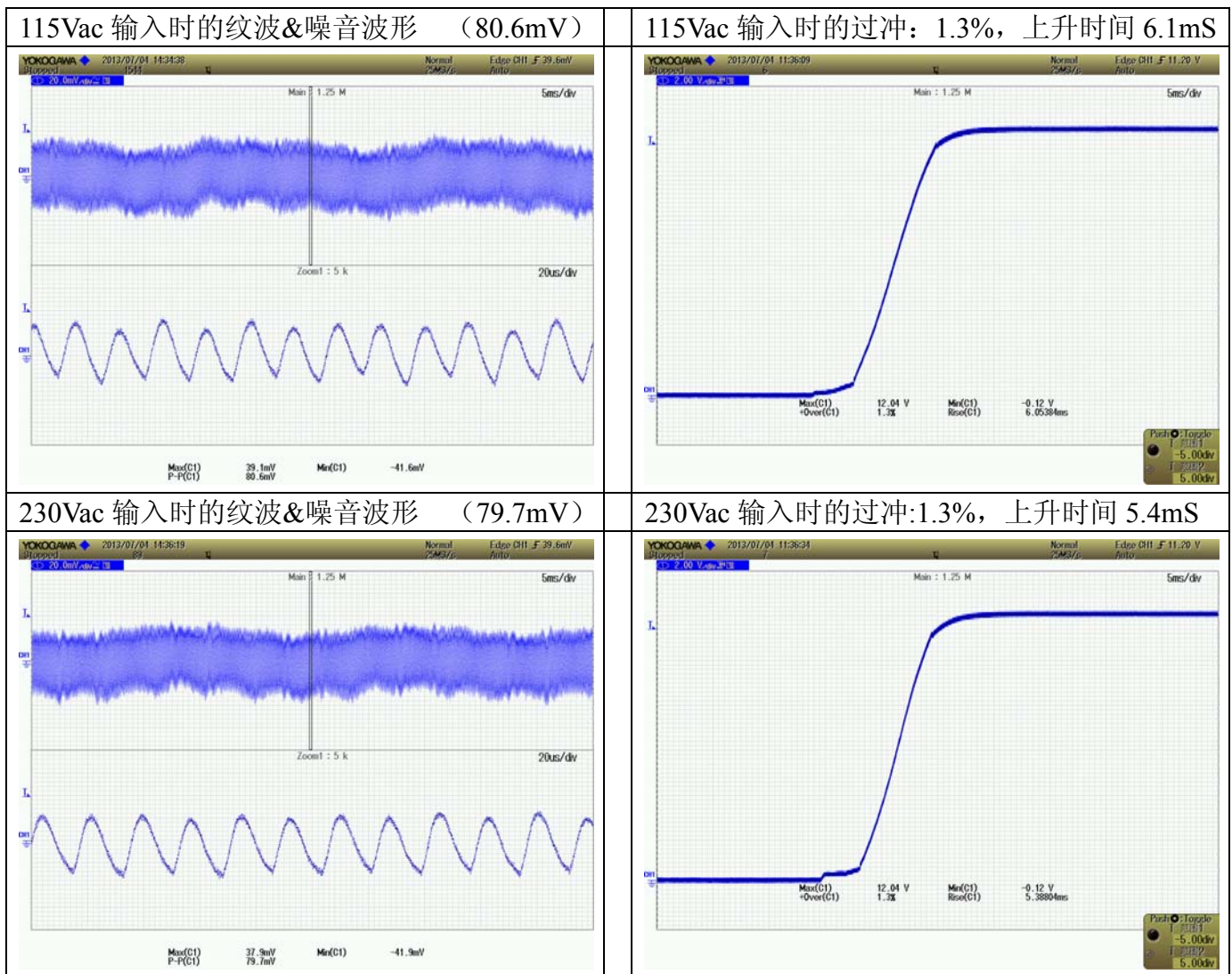
测试条件:  $V_{in}=90\sim 265V_{ac}$ ; 输出为满载  $I_o=1.5A$ ;

纹波测试时输出增加  $50V/10\mu F$  电解电容和  $0.1\mu F$  的瓷片电容, 并且测试于输出线端;

测试结果: 纹波小于  $120mV$ , 上升时间小于  $20mS$ , 过冲小于  $10\%$ ;

测试结果如下:

输入电压	纹波	输出上升时间	过冲
90 Vac	94.7 mV	6.8 mS	1.3%
115 Vac	80.6 mV	6.1 mS	1.3%
230 Vac	79.7 mV	5.4 mS	1.3%
265 Vac	78.0 mV	5.3 mS	1.3%



# Design Example Report

# Chipown

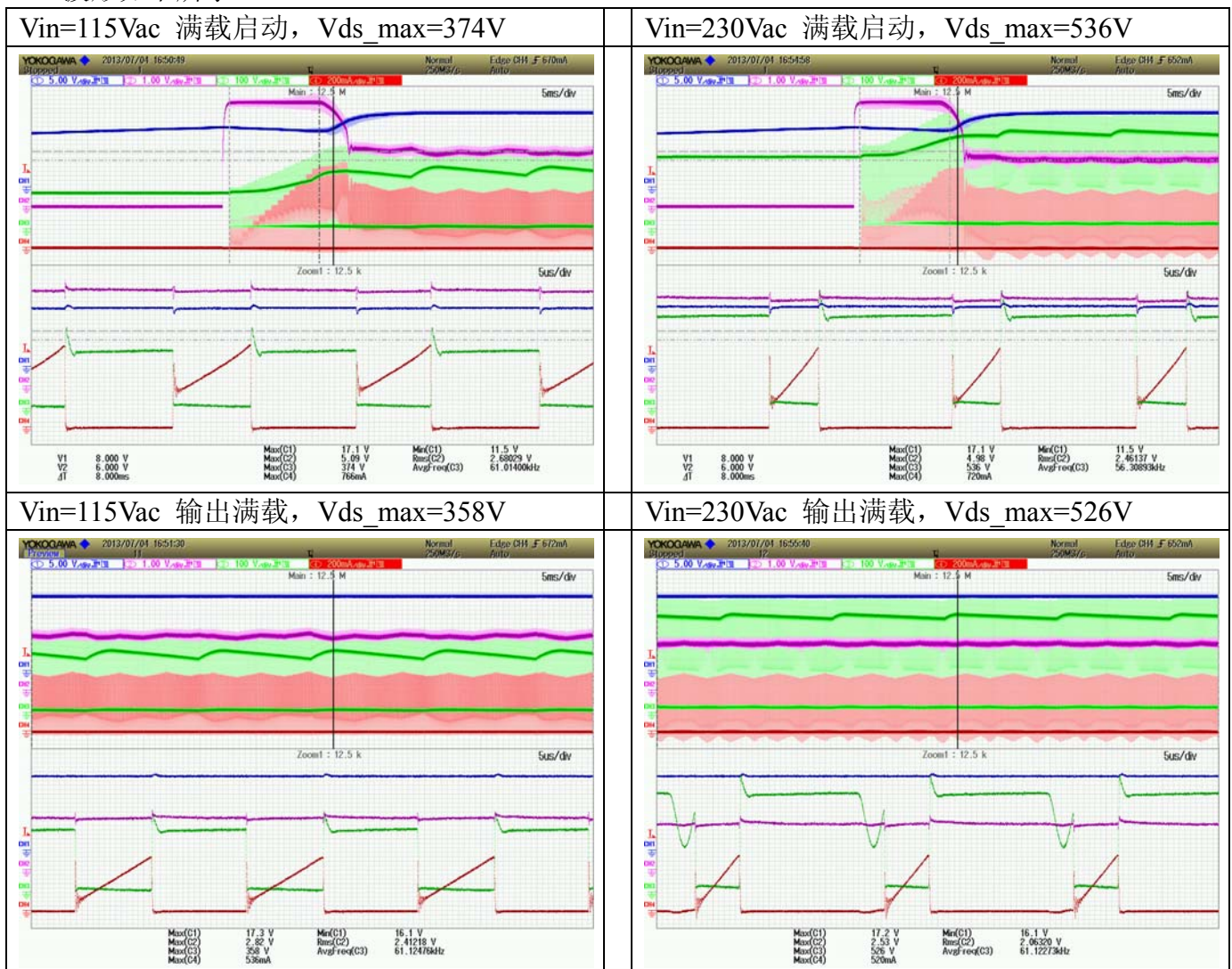
## 7.7 各个工作状态波形

测试条件:  $V_{in}=90\sim 265V_{ac}$ ;

CH1 (蓝色):  $V_{dd}$  (5V/div); CH2(紫色): FB (1V/div);

CH3 (绿色):  $V_{ds}$  (100V/div); CH4(红色):  $I_{ds}$  (200mA/div);

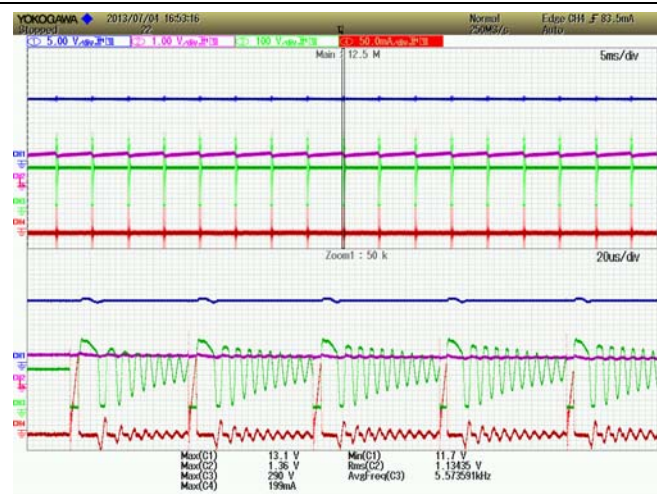
波形如下所示:



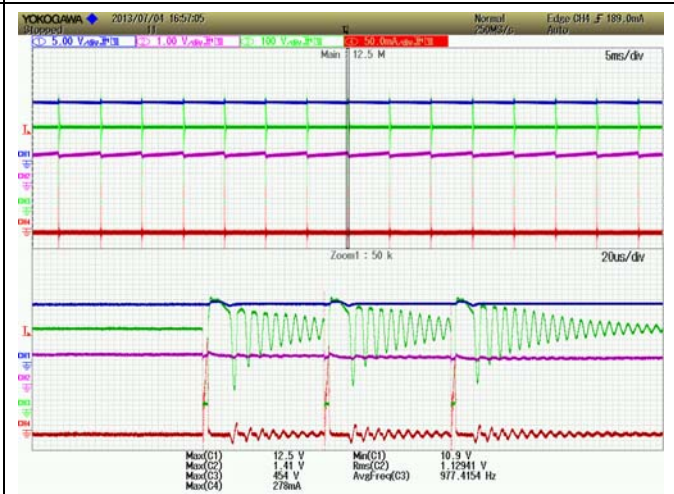
# Design Example Report

# Chipown

Vin=115Vac 输出空载，系统进入 Burst Mode



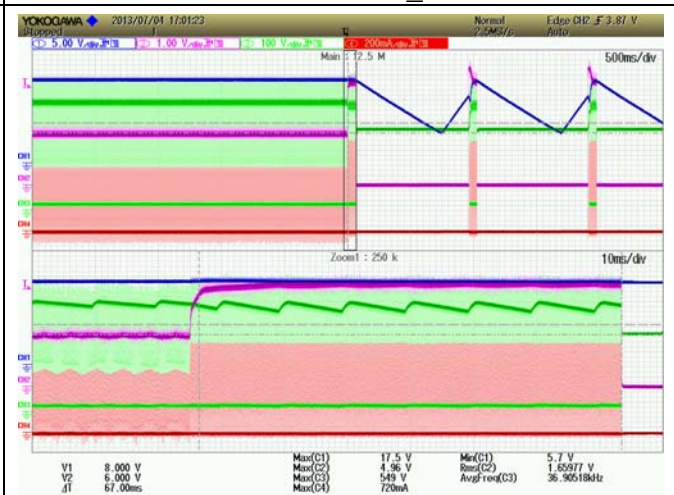
Vin=230Vac 输出空载，系统进入 Burst Mode



Vin=115Vac 输出过载，Vds\_max=390V



Vin=230Vac 输出过载，Vds\_max=549V



Vin=115Vac 输出短路，Vds\_max=358V



Vin=230Vac 输出短路，Vds\_max=522V





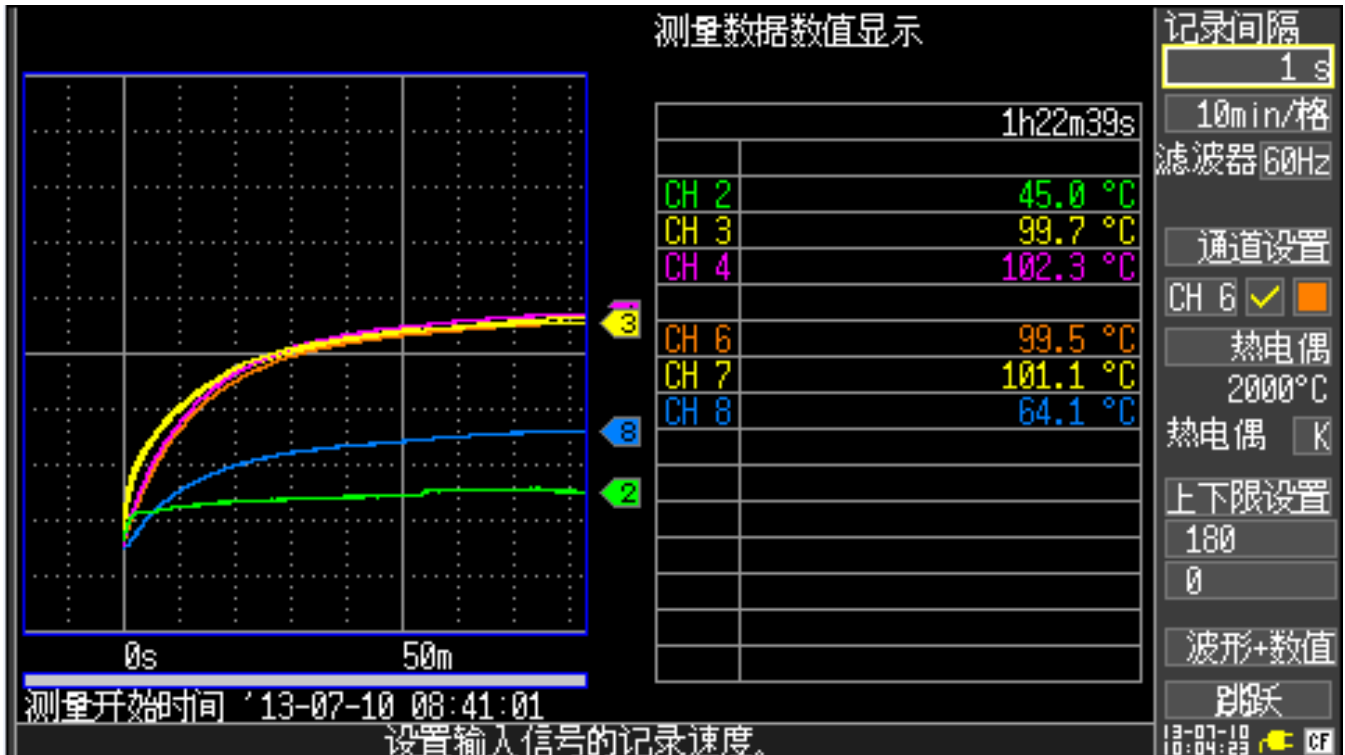
# Design Example Report

# Chipown

## 7.8 各个工作状态波形

测试条件：环境温度 40℃；  
外壳密闭测试；  
Vin=230Vac；Io=1.5A  
测试结果：IC 表面温度 99.7℃；

CH2：环境温度，CH3：IC 表面温度；CH4：变压器线包；CH6：变压器磁芯；



## 9. 安规测试

### 8.1 群脉冲测试结果

测试条件：Vin=230Vac，输出为满载（8Ω）；  
测试结果：通过；

**PowerOn** Your Life

# Design Example Report

# Chipown

测试结果如下：

频率	电压	测试结果		
		L	N	L+N
5KHz	+4000V	Pass	Pass	Pass
	-4000V	Pass	Pass	Pass
100KHz	+4000V	Pass	Pass	Pass
	-4000V	Pass	Pass	Pass

## 8.2 绝缘耐压测试结果

测试条件：交流 3.75KVAC，60S，10mA；  
测试结果：通过；

## 8.3 雷击测试结果

测试条件： $V_{in}=230V_{ac}$ ，输出为满载 ( $8\Omega$ )；共模测试时将输出  $V_o$  负端与 PE 连接；  
测试结果：**通过**；

测试结果如下：

测试条件	电压	测试结果
L-N	+2000V	Pass
	-2000V	Pass
L-PE	+4000V	Pass
	-4000V	Pass
L-PE	+4000V	Pass
	-4000V	Pass

## 8.4 ESD 测试结果

测试条件： $V_{in}=230V_{ac}$ ，输出为满载 ( $8\Omega$ )；输入为 2Pin 电源线，无 PE；  
测试结果：**通过**；

测试结果如下：

测试条件	电压	测试结果
接触	$V_{o+}$ +8KV	Pass
	$V_{o-}$ -8KV	Pass
空气	$V_{o+}$ +15KV	Pass
	$V_{o-}$ -15KV	Pass

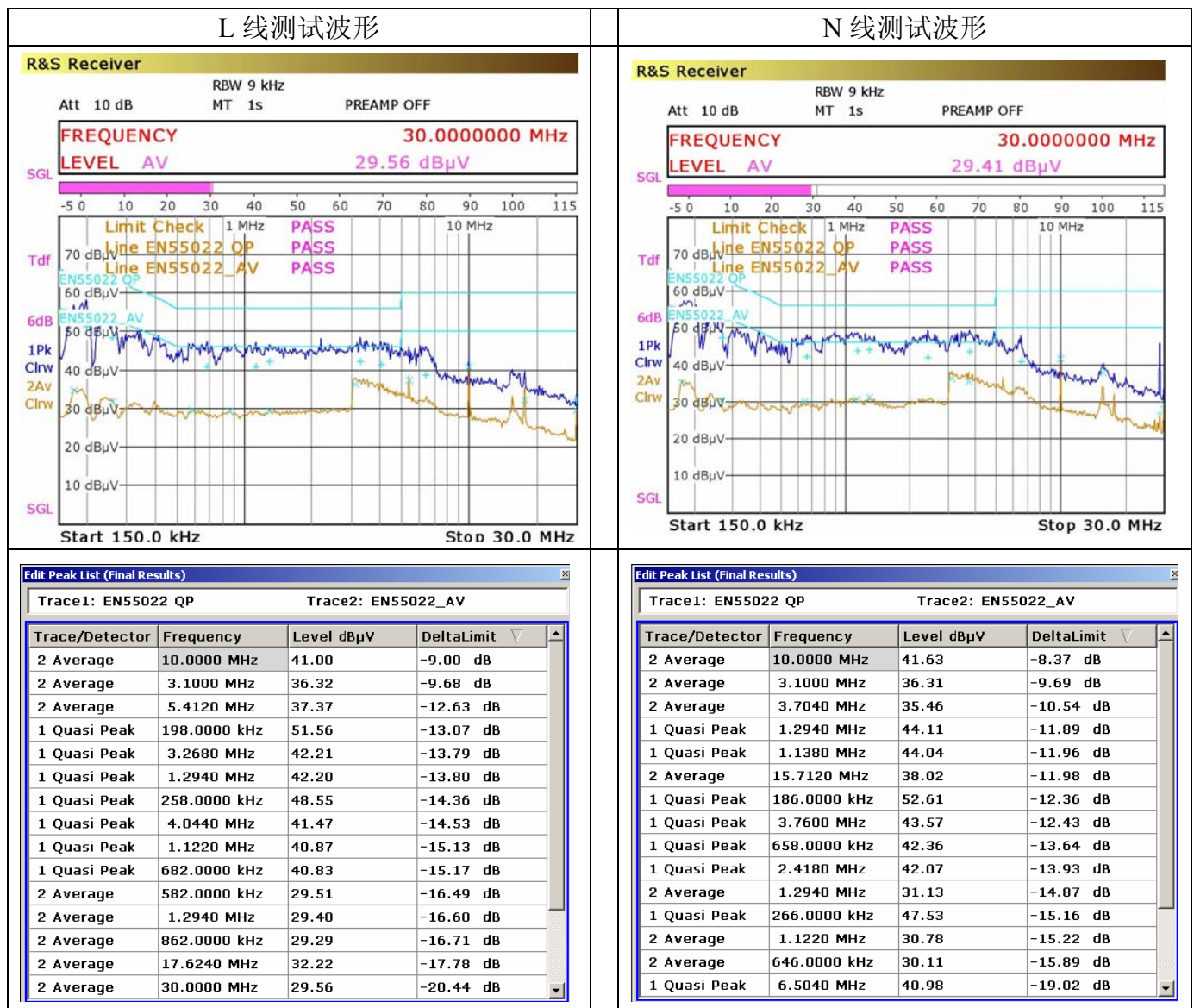
# Design Example Report

# Chipown

## 8.5 传导测试结果

测试条件:  $V_{in}=230V_{ac}$ , 输出为满载 ( $8\Omega$ );  
 输入为 3Pin 电源线, PE 与输出 12V 负端连接;  
 输出采用 1.5m 的 24 AWG;  
 测试结果: 裕量大于-6dB;

传导测试结果	
L	N
-8.42dB	-8.17dB



# Design Example Report

# Chipown

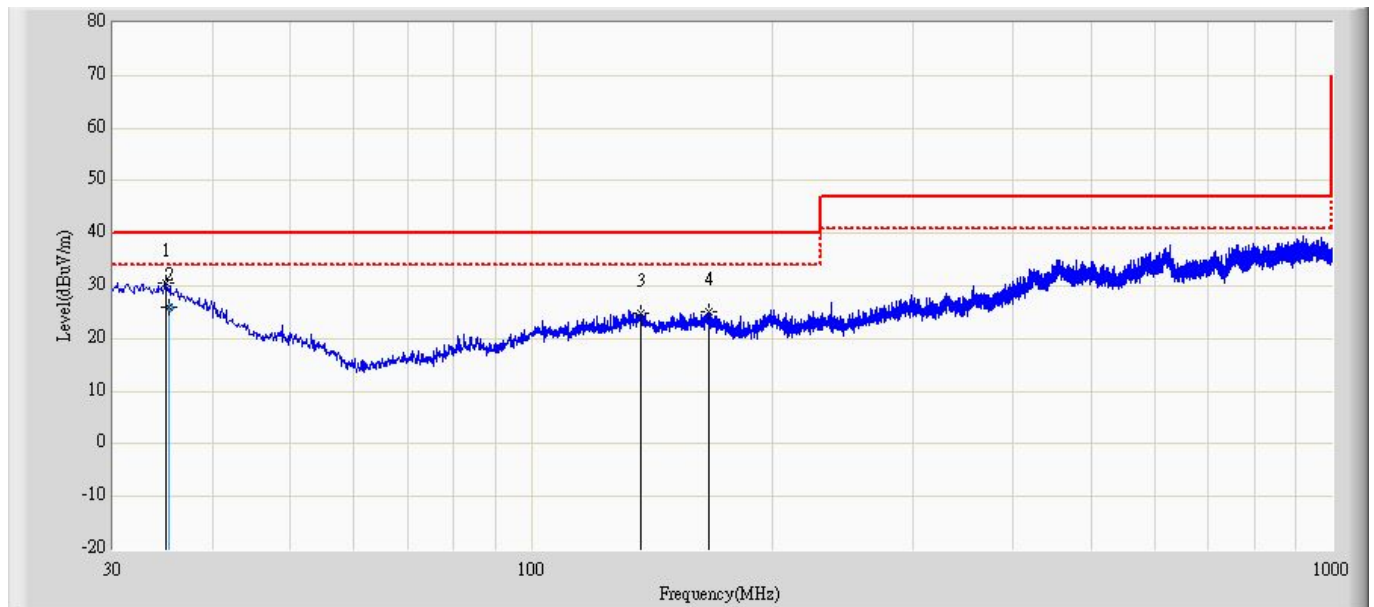
## 8.6 辐射测试结果

测试条件:  $V_{in}=230V_{ac}$ , 输出为满载 ( $8\Omega$ );  
 输入为 3Pin 电源线, PE 与输出 12V 负端连接;  
 输出采用 1.5m 的 24 AWG;

测试结果: 裕量大于-6dB;

辐射测试结果	
水平	垂直
-14.0dB(QP)	-13.0dB(QP)

水平方向:

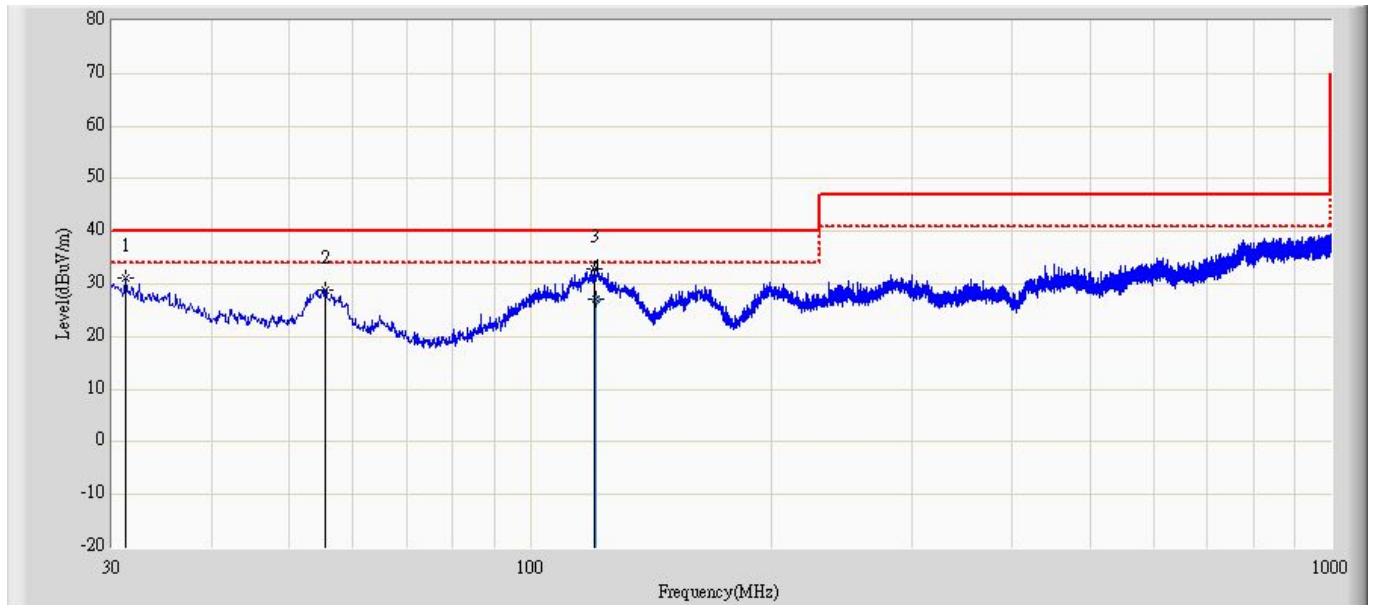


No	Mark	Frequency (MHz)	Measure Level (dBuV/m)	Reading Level (dBuV)	Over Limit (dB)	Limit (dBuV/m)	Probe (dB/m)	Cable (dB)	Amp (dB)	Ant Pos (cm)	Table Pos (deg)	Type
1	*	34.971	30.570	5.102	-9.430	40.000	18.987	6.481	0.000	0	0	PK
2		35.233	25.902	0.600	-14.098	40.000	18.818	6.484	0.000	100	341	QP
3		136.943	24.891	5.976	-15.109	40.000	11.895	7.020	0.000	0	0	PK
4		166.285	25.000	6.101	-15.000	40.000	11.764	7.135	0.000	0	0	PK

# Design Example Report

# Chipown

垂直方向:



No	Mark	Frequency (MHz)	Measure Level (dBuV/m)	Reading Level (dBuV)	Over Limit (dB)	Limit (dBuV/m)	Probe (dB/m)	Cable (dB)	Amp (dB)	Ant Pos (cm)	Table Pos (deg)	Type
1		31.212	31.075	7.124	-8.925	40.000	17.498	6.452	0.000	0	0	PK
2		55.341	28.917	11.171	-11.083	40.000	11.125	6.621	0.000	0	0	PK
3	*	120.210	32.944	9.726	-7.056	40.000	16.268	6.950	0.000	0	0	PK
4		120.882	27.020	3.900	-12.980	40.000	16.170	6.950	0.000	100	187	QP

# Design Example Report

# Chipown

## 10. 附录

PN8149 封装和脚位配置图:

