

8 位 MCU
HR7P192/196

数 据 手 册

- 产品简介
- 数据手册
- 产品规格

上海海尔集成电路有限公司

2013 年 11 月 26 日

HR7P192/196 系列 MCU 芯片使用注意事项

关于芯片的上/下电

HR7P192/196 系列 MCU 芯片具有独立电源管脚。当 MCU 芯片应用在多电源供电系统时，应先对 MCU 芯片上电，再对系统其它部件上电；反之，下电时，先对系统其它部件下电，再对 MCU 芯片下电。若操作顺序相反则可能导致芯片内部元件过压或过流，从而导致芯片故障或元件退化。具体可参照芯片的数据手册说明。

关于芯片的复位

HR7P192/196 系列 MCU 芯片具有内部上电复位。对于不同的快速上/下电或慢速上/下电系统，内部上电复位电路可能失效，建议用户使用外部复位、下电复位、看门狗复位等，确保复位电路正常工作。在系统设计时，若使用外部复位电路，建议采用三极管复位电路、RC 复位电路。若不使用外部复位电路，建议采用复位管脚接电阻到电源，或采取必要的电源抖动处理电路或其它保护电路。具体可参照芯片的数据手册说明。

关于芯片的时钟

HR7P192/196 系列 MCU 芯片具有内部和外部时钟源。内部时钟源会随着温度、电压变化而偏移，可能会影响时钟源精度；外部时钟源采用陶瓷、晶体振荡器电路时，建议使能起振延时；使用 RC 振荡电路时，需考虑电容、电阻匹配；采用外部有源晶振或时钟输入时，需考虑输入高/低电平电压。具体可参照芯片的数据手册说明。

关于芯片的初始化

HR7P192/196 系列 MCU 芯片具有各种内部和外部复位。对于不同的应用系统，有必要对芯片寄存器、内存、功能模块等进行初始化，尤其是 I/O 管脚复用功能进行初始化，避免由于芯片上电以后，I/O 管脚状态的不确定情况发生。

关于芯片的管脚

HR7P192/196 系列 MCU 芯片具有宽范围的输入管脚电平，建议用户输入高电平应在 V_{IHMIN} 之上，低电平应在 V_{ILMAX} 之下。避免输入电压介于 V_{IHMIN} 和 V_{ILMAX} 之间，以免波动噪声进入芯片。对于未使用的管脚，建议用户设为输入状态，并通过电阻接至电源或地。对未使用的管脚处理因应用系统而异，具体遵循应用系统的相关规定和说明。

关于芯片的 ESD 防护措施

HR7P192/196 系列 MCU 芯片具有满足工业级 ESD 标准保护电路。建议用户根据芯片存储/应用的环境采取适当静电防护措施。应注意应用环境的湿度；建议避免使用容易产生静电的绝缘体；存放和运输应在防静电容器、防静电屏蔽袋或导电材料容器中；包括工作台在内的所有测试和测量工具必须保证接地；操作者应该佩戴静电消除手腕环手套，不能用手直接接触芯片等。

关于芯片的 EFT 防护措施

HR7P192/196 系列 MCU 芯片具有满足工业级 EFT 标准的保护电路。当 MCU 芯片应用在 PCB 系统时，需要遵守 PCB 相关设计要求，包括电源、地走线（包括数字/模拟电源分离，单/多点接地等等）、复位管脚保护电路、电源和地之间的去耦电容、高低频电路单独分别处理以及单/多层板选择等。

关于芯片的开发环境

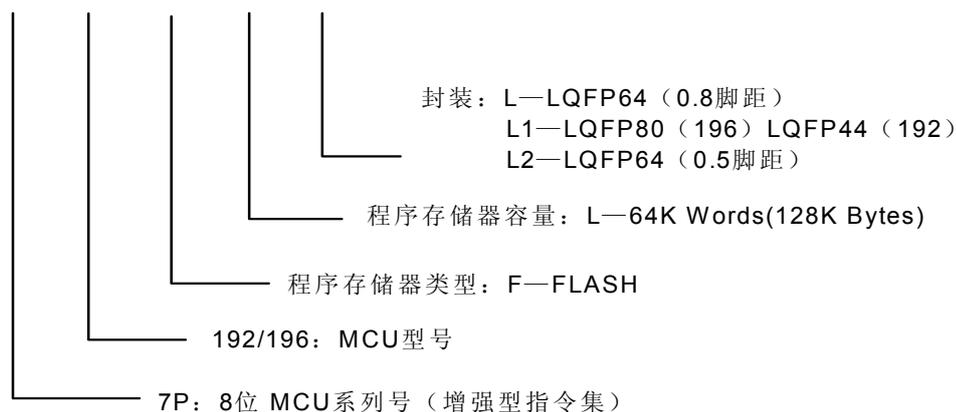
HR7P192/196 系列 MCU 芯片具有完整的软/硬件开发环境，并受知识产权保护。选择上海海尔集成电路有限公司或其指定的第三方公司的汇编器、编译器、编程器、硬件仿真器开发环境，必须遵循与芯片相关的规定和说明。

注：在产品开发时，如遇到不清楚的地方，请通过销售或其它方式与上海海尔集成电路有限公司联系。

产品订购信息

型号	程序存储器	数据存储器	封装
HR7P196FLL	FLASH: 64K Words	SRAM: 4K Bytes	LQFP64 (0.8 脚距)
HR7P196FLL1	FLASH: 64K Words	SRAM: 4K Bytes	LQFP80
HR7P196FLL2	FLASH: 64K Words	SRAM: 4K Bytes	LQFP64 (0.5 脚距)
HR7P192FLL1	FLASH: 64K Words	SRAM: 4K Bytes	LQFP44

HR 7P No. X X X



QQ 群:122090542

E-mail: int3@touchmcu.com

电 话: +86-25-58101616

传 真: +86-25-58116940

手 机: 15105161788

版权所有©

上海海尔集成电路有限公司

本数据手册的信息在发行时是经过核实并且尽最大努力使之精确的。上海海尔集成电路有限公司不为由于使用本数据手册而可能带来的风险或后果负责。手册中的实例仅作为说明用途，上海海尔集成电路有限公司不担保或确认这些实例是合适的、不需进一步修改的、或推荐使用的。上海海尔集成电路有限公司保留不需要通知本数据手册读者而修改本数据手册的权利。如需得到最新的产品信息，请随时用上述联系方式与上海海尔集成电路有限公司联系。

修订历史

版本	修改日期	更改概要
V1.0	2013-12-5	初版

目 录

内容目录

第 1 章	芯片简介	11
1.1	概述	11
1.2	结构框图	13
1.3	管脚图	14
1.4	管脚说明	16
1.4.1	管脚封装对照表	16
1.4.2	管脚复用说明	19
第 2 章	MCU内核	27
2.1	CPU内核概述	27
2.2	系统时钟和工作周期	27
2.3	指令集概述	27
2.4	硬件乘法器	27
2.5	硬件除法器	28
2.6	特殊功能寄存器	29
第 3 章	存储资源	31
3.1	程序存储器	31
3.1.1	概述	31
3.1.2	程序计数器 (PC)	31
3.1.3	程序堆栈	32
3.1.4	程序存储器查表操作	32
3.1.5	特殊功能寄存器	35
3.2	数据存储器	37
3.2.1	概述	37
3.2.2	寻址方式	38
3.2.3	特殊功能寄存器地址分配表	40
第 4 章	输入/输出端口	46
4.1	概述	46
4.2	结构框图	48
4.3	外部中断	49
4.3.1	外部端口中断 (PINT)	49
4.3.2	外部按键中断 (KINT)	49
4.4	特殊功能寄存器	50
第 5 章	外设	52
5.1	定时器/计数器 (Timer/Counter)	52
5.1.1	8 位定时器/计数器 (T8N)	52
5.1.2	8 位PWM时基定时器 (T8P1/T8P2)	54
5.1.3	16 位门控型定时器 (T16G1/T16G2)	61
5.2	模/数转换器 (ADC)	71
5.2.1	概述	71
5.2.2	内部结构图	71
5.2.3	AD时序特征示意图	71

5.2.4	参考例程	72
5.2.5	特殊功能寄存器	72
5.3	通用异步接收/发送器 (UART1/UART2/UART3/UART4)	74
5.3.1	概述	74
5.3.2	数据格式	74
5.3.3	UARTx异步发送器	75
5.3.4	UARTx异步接收器	76
5.3.5	发送脉宽调制模式	77
5.3.6	特殊功能寄存器	77
5.4	I2C总线主控器 (I2CM)	80
5.4.1	概述	80
5.4.2	I2CM端口配置	81
5.4.3	内部结构图	81
5.4.4	总线基本原理	81
5.4.5	波特率配置	85
5.4.6	特殊功能寄存器	85
5.5	LCD驱动模块 (LCDC)	87
5.5.1	LCD模块I2C从动接口	87
5.5.2	液晶显示控制器 (LCDC)	94
第 6 章	特殊功能及操作特性	101
6.1	MCU系统时钟及WDT	101
6.1.1	概述	101
6.1.2	内部结构图	101
6.1.3	看门狗定时器	101
6.1.4	特殊功能寄存器	102
6.2	MCU复位	103
6.2.1	概述	103
6.2.2	内部结构图	103
6.2.3	复位时序图	104
6.2.4	低电压复位配置	104
6.2.5	特殊功能寄存器	105
6.3	中断处理	105
6.3.1	内部结构图	105
6.3.2	中断模式配置	106
6.3.3	默认中断模式	106
6.3.4	向量中断模式	107
6.3.5	特殊功能寄存器	110
6.4	MCU低功耗操作	116
6.4.1	MCU低功耗模式	116
6.4.2	IDLE唤醒方式配置	117
6.4.3	唤醒时间计算	117
6.4.4	特殊功能寄存器	118
6.5	芯片配置字	119
第 7 章	芯片封装图	120

7.1	HR7P196FLL 封装图.....	120
7.2	HR7P196FLL1 封装图	122
7.3	HR7P196FLL2 封装图	123
7.4	HR7P192FLL1 封装图	124
附录 1.	指令集.....	125
附录 1.1	寄存器操作指令	125
附录 1.2	程序控制指令	125
附录 1.3	算术/逻辑运算指令.....	127
附录 2.	特殊功能寄存器总表	130
附录 3.	电气特性	133
附录 3.1	参数特性表.....	133
附录 3.2	参数特性图.....	135

图目录

图 1-1	HR7P192/196 结构框图	13
图 1-2	HR7P196FLL1 顶视图	14
图 1-3	HR7P196FLL/FLL2 顶视图	15
图 3-1	程序存储器地址映射图	31
图 3-2	页更新流程图	33
图 3-3	直接寻址示意图	38
图 3-4	GPR特殊寻址示意图	39
图 3-5	间接寻址示意图	40
图 4-1	输入/输出端口结构图A	48
图 4-2	输入/输出端口结构图B	48
图 5-1	T8N内部结构图	52
图 5-2	T8P1/T8P2 内部结构图	55
图 5-3	T8Px单边PWM模式示意图	57
图 5-4	T8Px双边PWM模式示意图	59
图 5-5	T16Gx内部结构图	62
图 5-6	T16Gx单边PWM模式示意图	65
图 5-7	T16Gx双边PWM模式示意图	66
图 5-8	ADC内部结构图	71
图 5-9	ADC时序特征示意图	71
图 5-10	UARTx结构框图	74
图 5-11	UARTx 8 位数据格式	74
图 5-12	UARTx 9 位数据格式	74
图 5-13	UARTx发送器流程图	75
图 5-14	UARTx接收器流程图	76
图 5-15	高电平调制输出波形图	77
图 5-16	低电平调制输出波形图	77
图 5-17	I2CM内部结构图	81
图 5-18	I2C总线通讯协议示意图	81
图 5-19	主控制器写入从动器数据示意图	82
图 5-20	I2CM读取从动器数据示意图	82
图 5-21	I2CM波特率时序参数示意图	85
图 5-22	I2C从动波形图	87
图 5-23	I2C起始位和停止位	87
图 5-24	数据传输和应答	87
图 5-25	数据传输和应答	88
图 5-26	写数据举例（地址指针从 0E _H 到 0F _H ）	89
图 5-27	读取方法一协议举例	89
图 5-28	读取方法二协议举例	90
图 5-29	LCD驱动模块框图	94
图 6-1	系统时钟内部结构图	101
图 6-2	看门狗定时器内部结构图	101
图 6-3	系统复位内部结构图	103
图 6-4	上电复位时序示意图	104

图 6-5 低电压复位时序示意图	104
图 6-6 中断控制逻辑	105

表目录

表 3-1	数据存储空间地址映射	37
表 3-2	数据存储空间地址映射[续].....	38
表 3-3	特殊功能寄存器地址分配表	41
表 3-4	特殊功能寄存器地址分配表[续 1].....	42
表 3-5	特殊功能地址分配表[续 2]	43
表 3-6	特殊功能地址分配表[续 3]	44
表 4-1	管脚封装输入输出端口配置表	47
表 4-2	I/O端口结构信息表	48
表 4-3	外部端口中断	49
表 4-4	外部按键中断	49
表 5-1	T8N工作模式配置表	52
表 5-2	T8N预分频器配置表	53
表 5-3	T8P1/T8P2 后分频器配置表.....	56
表 5-4	T8P1/T8P2 预分频器配置表.....	56
表 5-5	T8P1 工作模式配置表	56
表 5-6	捕捉条件配置表.....	63
表 5-7	匹配触发事件配置表.....	64
表 5-8	I2CM波特率配置表.....	85
表 6-1	低电压检测配置表	104
表 6-2	中断处理模式配置表.....	106
表 6-3	默认中断模式使能配置表.....	106
表 6-4	向量表配置表	107
表 6-5	中断分组配置表	108
表 6-6	向量中断模式使能配置表.....	109
表 6-7	向量中断模式使能配置表[续].....	110
表 6-8	唤醒方式配置表	117
表 6-9	唤醒时间计算表	117

第 1 章 芯片简介

1.1 概述

- ◆ 工作条件
 - ◇ 工作电压范围：2.5V ~ 5.5V
 - ◇ 工作温度范围：-40 ~ 85℃
- ◆ 复位及时钟
 - ◇ 内嵌上电复位电路 POR
 - ◇ 内嵌掉电复位电路 BOR
 - ◇ 支持硬件看门狗定时器
 - ◇ 支持 32.768KHz 晶体振荡器时钟源（可配置为系统时钟源）
 - ◇ 支持内部 32KHz RC 振荡器时钟源（用于 WDT 时钟源及可配置为系统时钟源）
 - ◇ 支持 PLL 倍频，最大可倍频至 13MHz（用于系统时钟）
- ◆ 内核
 - ◇ 高性能哈佛型 RISC CPU 内核
 - ◇ 79 条精简指令
 - ◇ 指令周期为 2 个系统时钟周期
 - ◇ 支持 8 x 8 硬件乘法器和 16 ÷ 8 硬件除法器
 - ◇ 支持中断处理，支持中断优先级和向量表
- ◆ 存储资源
 - ◇ 64K Words FLASH 程序存储器，64 级程序堆栈，支持程序自编程
 - ◇ 4K Bytes SRAM 数据存储器
 - ◇ 程序存储器支持 PC 直接寻址、相对寻址及查表操作
 - ◇ 数据存储器支持直接寻址、GPR 特殊寻址和间接寻址
- ◆ I/O 端口
 - ◇ 最多支持 71 个 I/O 端口
 - ◇ 8 个外部端口中断（PINT0~PINT7）
 - ◇ 1 个 8 输入端外部按键中断 KINT（KIN0~KIN7 为输入端）
- ◆ 外设
 - ◇ 一路 8 位定时器 T8N
 - 定时器模式（时钟源为系统时钟二分频（Fosc/2））
 - 计数器模式（时钟源为 T8NCKI 输入）
 - 可配置预分频器
 - 支持中断产生
 - ◇ 两路 8 位 PWM 时基定时器 T8P1/T8P2
 - 定时器模式（时钟源为系统时钟二分频（Fosc/2））
 - 可配置预分频器及可配后分频器
 - 支持单边、双边 PWM 模式
 - 支持中断产生
 - ◇ 两路 16 位门控型定时器 T16G1/T16G2
 - 定时器模式（时钟源为系统时钟二分频（Fosc/2））
 - 计数器模式（时钟源为 T16GxCKI 输入）

- 支持比较器模式
- 支持捕捉器模式
- 支持单边、双边 PWM 模式
- 支持外部门控使能
- 支持中断产生
- ◇ 模拟数字转换器 ADC
 - 10 位数字转换精度
 - 8 通道模拟输入端
 - 支持中断产生
- ◇ 四路高速异步收发器 UART1/UART2/UART3/UART4
 - 异步全双工收发
 - 传输波特率可配置
 - 支持 8 位/9 位数据格式
 - 支持中断产生
 - 支持发送脉宽调制模式
- ◇ 一路 I2C 总线主控器 I2CM
 - 支持标准 I2C 总线协议，最大传输速率 400Kbit/s
 - 单主控制模式
 - 硬件自动产生 I2C 通讯信号发生完成中断标志
 - 支持 7 位寻址方式或 10 位寻址
 - 数据线 (SDA) 使用开漏设计
- ◇ 液晶显示驱动模块 LCDC
 - 通过 I2C 接口访问
 - 支持 4/6/8COM x 40SEG 像素
 - 支持灰度调节功能
 - 支持显示闪烁功能，闪烁频率可调
- ◆ 编程及调试接口
 - ◇ 支持在线编程 (ISP) 接口
 - ◇ 支持在线调试 (ICD) 接口
 - ◇ 编程代码加密保护
- ◆ 设计及工艺
 - ◇ 低功耗、高速 FLASH CMOS 工艺
 - ◇ LQFP44 封装 (支持 37 个 I/O 端口)
 - ◇ LQFP64 封装 (支持 55 个 I/O 端口)
 - ◇ LQFP80 封装 (支持 71 个 I/O 端口)

1.2 结构框图

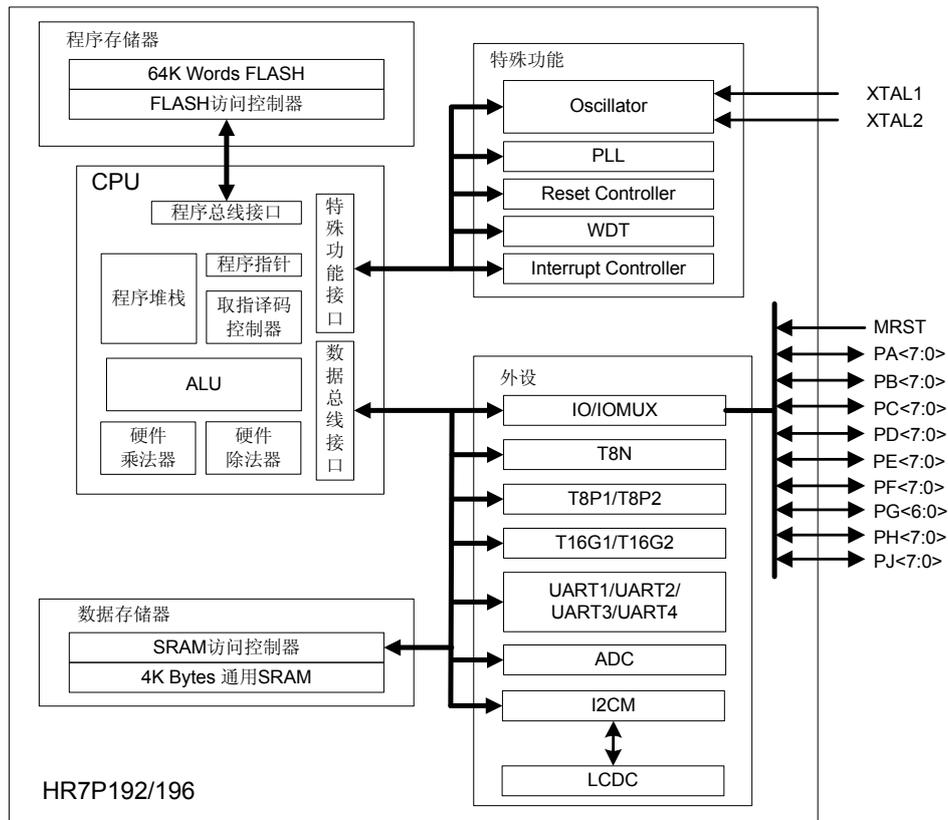


图 1-1 HR7P192/196 结构框图

1.3 管脚图

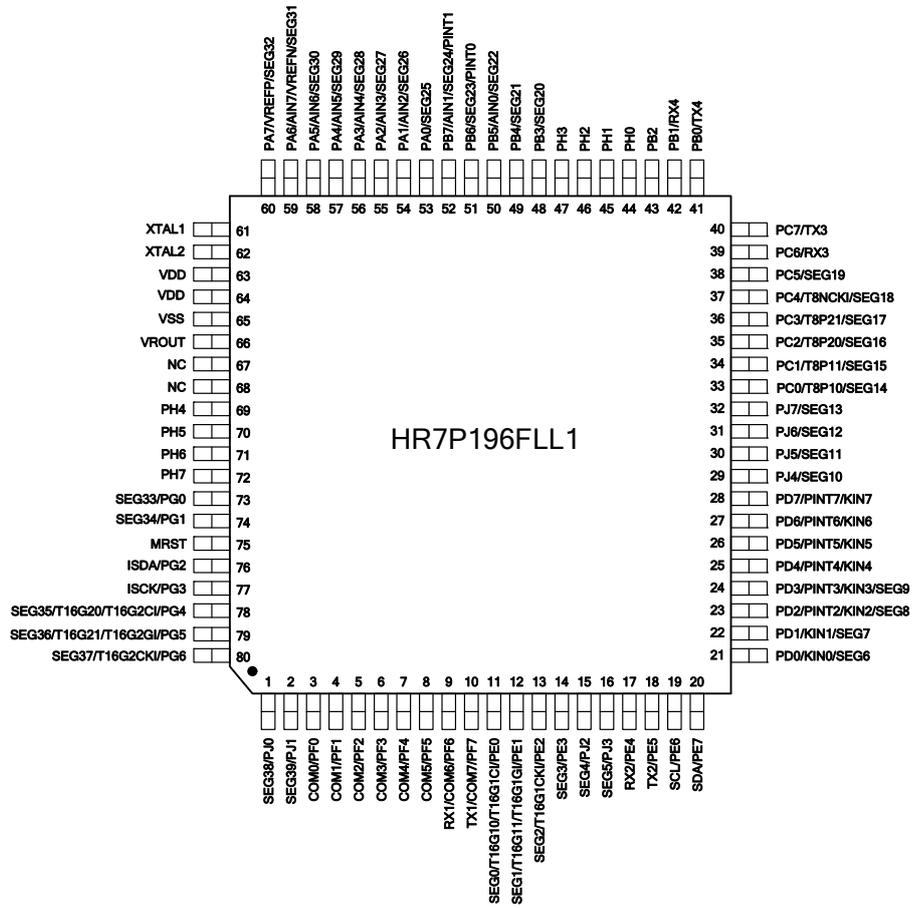


图 1-2 HR7P196FLL1 顶视图

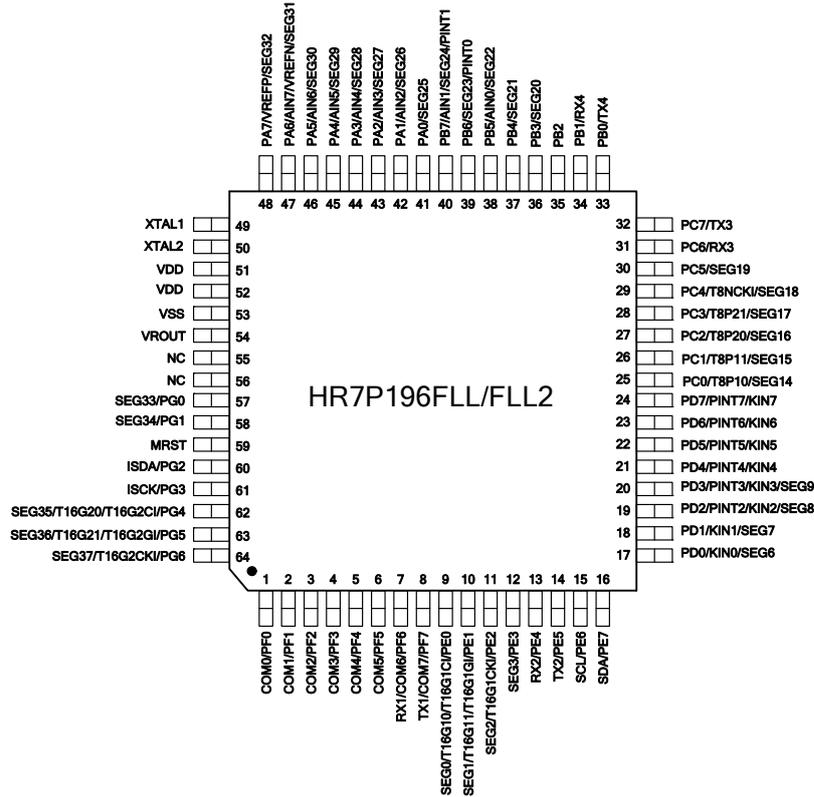


图 1-3 HR7P196FLL/FLL2 顶视图

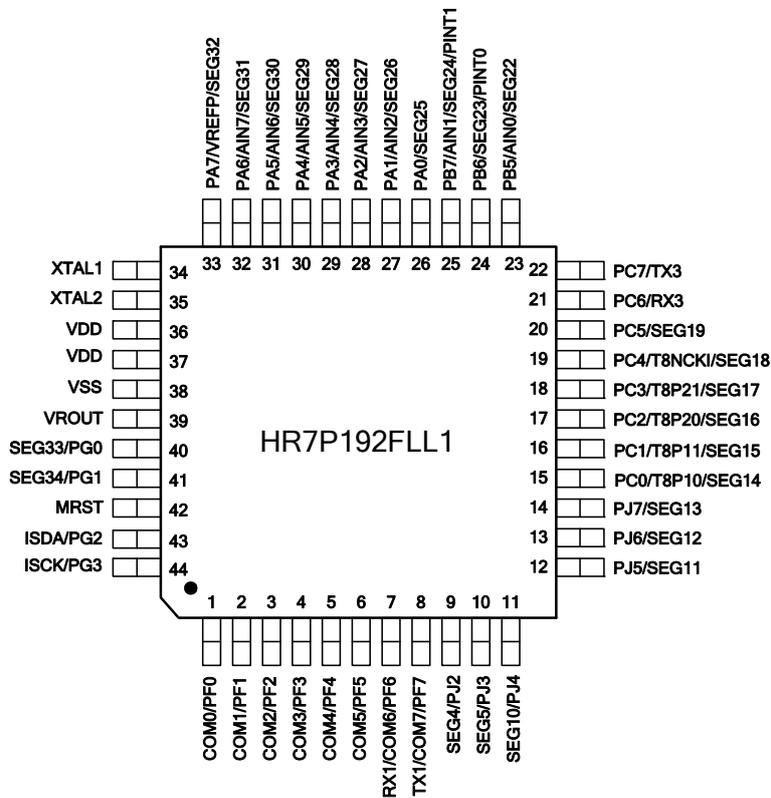


图 1-1 HR7P192FLL1 顶视图

1.4 管脚说明

1.4.1 管脚封装对照表

管脚名	HR7P196FLL1	HR7P196FLL HR7P196FLL2	HR7P192FLL1
PA0/SEG25	53	41	26
PA1/AIN2/SEG26	54	42	27
PA2/AIN3/SEG27	55	43	28
PA3/AIN4/SEG28	56	44	29
PA4/AIN5/SEG29	57	45	30
PA5/AIN6/SEG30	58	46	31
PA6/AIN7/VREFN/SEG31	59	47	32
PA7/VREFFP/SEG32	60	48	33
PB0/TX4	41	33	-
PB1/RX4	42	34	-
PB2	43	35	-
PB3/SEG20	48	36	-
PB4/SEG21	49	37	-
PB5/AIN0/SEG22	50	38	23
PB6/SEG23/PINT0	51	39	24
PB7/AIN1/SEG24/PINT1	52	40	25
PC0/T8P10/SEG14	33	25	15
PC1/T8P11/SEG15	34	26	16
PC2/T8P20/SEG16	35	27	17
PC3/T8P21/SEG17	36	28	18
PC4/T8NCKI/SEG18	37	29	19
PC5/SEG19	38	30	20
PC6/RX3	39	31	21
PC7/TX3	40	32	22
PD0/KIN0/SEG6	21	17	-
PD1/KIN1/SEG7	22	18	-
PD2/PINT2/KIN2/SEG8	23	19	-
PD3/PINT3/KIN3/SEG9	24	20	-
PD4/PINT4/KIN4	25	21	-
PD5/PINT5/KIN5	26	22	-
PD6/PINT6/KIN6	27	23	-
PD7/PINT7/KIN7	28	24	-

【续】

管脚名	HR7P196FLL1	HR7P196FLL HR7P196FLL2	HR7P192FLL1
PE0/T16G1CI/T16G10/SEG0	11	9	-
PE1/T16G1GI/T16G11/SEG1	12	10	-
PE2/T16G1CKI/T16G10/SEG2	13	11	-
PE3/SEG3	14	12	-
PE4/RX2	15	13	-
PE5/TX2	16	14	-
PE6/SCL	17	15	-
PE7/SDA	18	16	-
PF0/COM0	3	-	1
PF1/COM1	4	-	2
PF2/COM2	5	-	3
PF3/COM3	6	-	4
PF4/COM4	7	-	5
PF5/COM5	8	-	6
PF6/COM6/RX1	9	-	7
PF7/COM7/TX1	10	-	8
PG0/SEG33	73	57	40
PG1/SEG34	74	58	41
PG2/ISDA	76	60	43
PG3/ISCK	77	61	44
PG4/T16G2CI/T16G20/SEG35	78	62	-
PG5/T16G2GI/T16G21/SEG36	79	63	-
PG6/T16G2CKI/SEG37	80	64	-
PH0	44	-	-
PH1	45	-	-
PH2	46	-	-
PH3	47	-	-
PH4	69	-	-
PH5	70	-	-
PH6	71	-	-
PH7	72	-	-

【续】

管脚名	HR7P196FLL1	HR7P196FLL HR7P196FLL2	HR7P192FLL1
PJ0/SEG38	1	-	-
PJ1/SEG39	2	-	-
PJ2/SEG4	15	-	9
PJ3/SEG5	16	-	10
PJ4/SEG10	29	-	11
PJ5/SEG11	30	-	12
PJ6/SEG12	31	-	13
PJ7/SEG13	32	-	14
XTAL1	61	49	34
XTAL2	62	50	35
VDD	63,64	51,52	36,37
VSS	65	53	38
VROUT	66	54	39
MRST	75	59	42
NC	67,68,	55,56	-

1.4.2 管脚复用说明

管脚名	管脚复用	A/D	端口说明	备注
PA0/SEG25	PA0	D	通用 I/O	-
	SEG25	A	LCD SEG25	
PA1/AIN2/SEG26	PA1	D	通用 I/O	-
	AIN2	A	ADC 模拟通道 2	
	SEG26	A	LCD SEG26	
PA2/AIN3/SEG27	PA2	D	通用 I/O	-
	AIN3	A	ADC 模拟通道 3	
	SEG27	A	LCD SEG27	
PA3/AIN4/SEG28	PA3	D	通用 I	-
	AIN4	A	ADC 模拟通道 4	
	SEG28	A	LCD SEG28	
PA4/AIN5/SEG29	PA4	D	通用 I/O	-
	AIN5	A	ADC 模拟通道 5	
	SEG29	A	LCD SEG29	
PA5/AIN6/SEG30	PA5	D	通用 I/O	-
	AIN6	A	ADC 模拟通道 6	
	SEG30	A	LCD SEG30	
PA6/AIN7/VREFN/SEG31	PA6	D	通用 I/O	-
	AIN7	A	ADC 模拟通道 7	
	VREFN	A	ADC 模拟参考负向输入	
	SEG31	A	LCD SEG31	
PA7/VREFP/SEG32	PA6	D	通用 I/O	-
	VREFP	A	ADC 模拟参考正向输入	
	SEG32	A	LCD SEG32	

管脚名	管脚复用	A/D	端口说明	备注
PB0/TX4	PB0	D	通用 I/O	-
	TX4	D	UART4 异步发送端	
PB1/RX4	PB1	D	通用 I/O	-
	RX4	D	UART4 异步接收端	
PB2	PB2	D	通用 I/O	-
PB3/SEG20	PB3	D	通用 I/O	-
	SEG20	A	LCD SEG20	
PB4/SEG21	PB4	D	通用 I/O	-
	SEG21	A	LCD SEG21	
PB5/AIN0/SEG22	PB5	D	通用 I/O	-
	AIN0	A	ADC 模拟通道 0	
	SEG22	A	LCD SEG22	
PB6/PINT0/SEG23	PB6	D	通用 I/O	-
	PINT0	D	外部中断输入 0	
	SEG23	A	LCD SEG23	
PB7/AIN1/ PINT1/SEG24	PB7	D	通用 I/O	-
	AIN1	A	ADC 模拟通道 0	
	PINT1	D	外部中断输入 1	
	SEG23	A	LCD SEG23	

管脚名	管脚复用	A/D	端口说明	备注
PC0/T8P10/SEG14	PC0	D	通用 I/O	-
	T8P10	D	T8P1 复用输出 0	
	SEG14	A	LCD SEG14	
PC1/T8P11/SEG15	PC1	D	通用 I/O	-
	T8P11	D	T8P1 复用输出 1	
	SEG15	A	LCD SEG15	
PC2/T8P20/SEG16	PC2	D	通用 I/O	-
	T8P20	D	T8P2 复用输出 0	
	SEG16	A	LCD SEG16	
PC3/T8P21/SEG17	PC3	D	通用 I/O	-
	T8P21	D	T8P2 复用输出 1	
	SEG17	A	LCD SEG17	
PC4/T8NCKI/SEG18	PC4	D	通用 I/O	-
	T8NCKI	D	T8N 外部时钟输入	
	SEG18	A	LCD SEG18	
PC5/SEG19	PC5	D	通用 I/O	-
	SEG19	A	LCD SEG19	
PC6/RX3	PC6	D	通用 I/O	-
	RX3	D	UART3 异步接收端	
PC7/TX3	PC7	D	通用 I/O	-
	TX3	D	UART3 异步发送端	

管脚名	管脚复用	A/D	端口说明	备注
PD0/KIN0/SEG6	PD0	D	通用 I/O	-
	KIN0	D	按键中断输入 0	
	SEG6	A	LCD SEG6	
PD1/KIN1/SEG7	PD1	D	通用 I/O	-
	KIN1	D	按键中断输入 1	
	SEG7	A	LCD SEG7	
PD2/PINT2/KIN2/SEG8	PD2	D	通用 I/O	-
	PINT2	D	外部中断输入 2	
	KIN2	D	按键中断输入 2	
	SEG8	A	LCD SEG8	
PD3/PINT3/KIN3/SEG9	PD3	D	通用 I/O	-
	PINT3	D	外部中断输入 3	
	KIN3	D	按键中断输入 3	
	SEG9	A	LCD SEG9	
PD4/PINT4/KIN4	PD4	D	通用 I/O	-
	PINT4	D	外部中断输入 4	
	KIN4	D	按键中断输入 4	
PD5/PINT5/KIN5	PD5	D	通用 I/O	-
	PINT5	D	外部中断输入 5	
	KIN5	D	按键中断输入 5	
PD6/PINT6/KIN6	PD6	D	通用 I/O	-
	PINT6	D	外部中断输入 6	
	KIN6	D	按键中断输入 6	
PD7/PINT7/KIN7	PD7	D	通用 I/O	-
	PINT7	D	外部中断输入 7	
	KIN7	D	按键中断输入 7	

管脚名	管脚复用	A/D	端口说明	备注
PE0/T16G1CI/T16G10/SEG0	PE0	D	通用 I/O	-
	T16G1CI	D	T16G1 捕捉输入	
	T16G10	D	T16G1 复用输出 0	
	SEG0	A	LCD SEG0	
PE1/T16G1GI/T16G11/SEG1	PE1	D	通用 I/O	-
	T16G1GI	D	T16G1 门控输入	
	T16G11	D	T16G1 复用输出 1	
	SEG1	A	LCD SEG1	
PE2/T16G1CKI/SEG2	PE2	D	通用 I/O	-
	T16G1CKI	D	T16G1 外部时钟输入	
	SEG2	A	LCD SEG2	
PE3/SEG3	PE3	D	通用 I/O	-
	SEG3	A	LCD SEG3	
PE4/RX2	PE4	D	通用 I/O	-
	RX2	D	UART2 异步接收端	
PE5/TX2	PE5	D	通用 I/O	-
	TX2	D	UART2 异步发送端	
PE6/SCL	PE6	D	通用 I/O	-
	SCL	D	I2CM 模块 SCL 端	
PE7/SDA	PE7	D	通用 I/O	-
	SDA	D	I2CM 模块 SDA 端	

管脚名	管脚复用	A/D	端口说明	备注
PF0/COM0	PF0	D	通用 I/O	-
	COM0	A	LCD COM0	
PF1/COM1	PF1	D	通用 I/O	-
	COM1	A	LCD COM1	
PF2/COM2	PF2	D	通用 I/O	-
	COM2	A	LCD COM2	
PF3/COM3	PF3	D	通用 I/O	-
	COM3	A	LCD COM3	
PF4/COM4	PF4	D	通用 I/O	-
	COM4	A	LCD COM4	
PF5/COM5	PF5	D	通用 I/O	-
	COM5	A	LCD COM5	
PF6/COM6/RX1	PF6	D	通用 I/O	-
	COM6	A	LCD COM6	
	RX1	D	UART1 异步接收端	
PF7/COM7/TX1	PF7	D	通用 I/O	-
	COM7	A	LCD COM7	
	TX1	D	UART1 异步发送端	

管脚名	管脚复用	A/D	端口说明	备注
PG0/SEG33	PG0	D	通用 I/O	-
	SEG33	A	LCD SEG33	
PG1/SEG34	PG1	D	通用 I/O	-
	SEG34	A	LCD SEG34	
PG2/ISDA	PG2	D	通用 I/O	-
	ISDA	D	ISP/ICD SDA 端	
PG3/ISCK	PG3	D	通用 I/O	-
	ISCK	D	ISP/ICD SCK 端	
PG4/T16G2CI/T16G20/SEG35	PG4	D	通用 I/O	-
	T16G2CI	D	T16G2 捕捉输入	
	T16G20	D	T16G2 复用输出 0	
	SEG35	A	LCD SEG35	
PG5/T16G2GI/T16G21/SEG36	PG5	D	通用 I/O	-
	T16G2GI	D	T16G2 门控输入	
	T16G21	D	T16G2 复用输出 1	
	SEG36	A	LCD SEG36	
PG6/T16G2CKI/SEG37	PG6	D	通用 I/O	-
	T16G2CKI	D	T16G2 外部时钟输入	
	SEG37	A	LCD SEG37	

管脚名	管脚复用	A/D	端口说明	备注
PH0	PH0	D	通用 I/O	-
PH1	PH1	D	通用 I/O	-
PH2	PH2	D	通用 I/O	-
PH3	PH3	D	通用 I/O	-
PH4	PH4	D	通用 I/O	-
PH5	PH5	D	通用 I/O	-
PH6	PH6	D	通用 I/O	-
PH7	PH7	D	通用 I/O	-

管脚名	管脚复用	A/D	端口说明	备注
PJ0/SEG38	PJ0	D	通用 I/O	-
	SEG38	A	LCD SEG38	
PJ1/SEG39	PJ1	D	通用 I/O	-
	SEG39	A	LCD SEG39	
PJ2/SEG4	PJ2	D	通用 I/O	-
	SEG4	A	LCD SEG4	
PJ3/SEG5	PJ3	D	通用 I/O	-
	SEG5	A	LCD SEG5	
PJ4/SEG10	PJ4	D	通用 I/O	-
	SEG10	A	LCD SEG10	
PJ5/SEG11	PJ5	D	通用 I/O	-
	SEG11	A	LCD SEG11	
PJ6/SEG12	PJ6	D	通用 I/O	-
	SEG12	A	LCD SEG12	
PJ7/SEG13	PJ6	D	通用 I/O	-
	SEG13	A	LCD SEG13	

注：A = 模拟，D = 数字；MRST 表示高电平有效；

第 2 章 MCU 内核

2.1 CPU 内核概述

- ◇ 高性能哈佛型 RISC CPU 内核
- ◇ 79 条精简指令
- ◇ 系统时钟工作频率最高为 13MHz
- ◇ 机器周期为 2 个系统时钟周期
- ◇ 支持 8 x 8 硬件乘法器和 16 ÷ 8 硬件除法器
- ◇ 支持中断处理，支持中断优先级和向量表

2.2 系统时钟和工作周期

HR7P192/196 芯片系统时钟频率最高支持 13MHz。通过片内时钟生成器产生两个不重叠的正交时钟。两个不重叠的正交时钟组成一个机器周期。

2.3 指令集概述

HR7P192/196 芯片采用 7P 系列 79 条精简指令集系统。

除了部分条件跳转与控制程序流程的指令为双周期（机器周期）指令，其他指令均为单周期指令。若芯片系统时钟频率为 4MHz，一个机器周期的时间为 500ns。

具体指令集请参考《附录 指令集》。

2.4 硬件乘法器

硬件乘法器可实现： $MULA \times MULB = (MULH, MULL)$ 。

其中 MULA 和 MULB 为两个 8 位乘数寄存器，MULH 和 MULL 为两个 8 位结果寄存器，MULH 和 MULL 分别用于存储 16 位结果的高字节和低字节。

MULA 和 MULL 共用访问地址，对该地址的写操作是对 MULA 的赋值，对该地址的读操作是读取结果的低字节 MULL；

MULB 和 MULH 共用访问地址，对该地址的写操作是对 MULB 的赋值，对该地址的读操作是读取结果的高字节 MULH。

应用实例：硬件乘法器操作应用程序

```
.....  
MOVI    mul_operand_a  
MOVA    MULA          ; 写乘数 A  
MOVI    mul_operand_b  
MOVA    MULB          ; 写乘数 B  
MOV     MULL,0        ; 读结果低 8 位  
.....  
MOV     MULH,0        ; 读结果高 8 位  
.....
```

2.5 硬件除法器

硬件除法器可实现： $(DIVEH, DIVEL) \div DIVS = (DIVQH, DIVQL)$ 余 $DIVR$ 。

其中 $DIVEH$ 和 $DIVEL$ 两个 8 位寄存器组成 16 位被除数， $DIVS$ 为 8 位除数， $DIVQH$ 和 $DIVQL$ 两个 8 位寄存器组成 16 位商， $DIVR$ 为 8 位余数。若除数为“0”，则商为 $0xFFFF$ ，余数为 $0xFF$ ，表示溢出。

$DIVEH$ 和 $DIVQH$ 共用访问地址，对该地址的写操作是对 $DIVEH$ 的赋值，对该地址的读操作是读取商的高字节 $DIVQH$ ；

$DIVEL$ 和 $DIVQL$ 共用访问地址，对该地址的写操作是对 $DIVEL$ 的赋值，对该地址的读操作是读取商的低字节 $DIVQL$ ；

$DIVS$ 和 $DIVR$ 共用访问地址，对该地址的写操作是对 $DIVS$ 的赋值，对该地址的读操作是读取余数 $DIVR$ ；

应用实例：硬件除法器操作应用程序

```

.....
MOVI    dive_operand_h
MOVA    DIVEH          ; 写被除数高字节
MOVI    dive_operand_l
MOVA    DIVEL          ; 写被除数低字节
MOVI    divs_operand
MOVA    DIVS           ; 写被除数低字节
NOP     ; 运算等待时间
NOP
MOV     DIVQH,0        ; 读商的高字节
... ..
MOV     DIVQL,0        ; 读商的低字节
... ..
MOV     DIVR,0         ; 读余数
... ..

```

2.6 特殊功能寄存器

寄存器名称		程序状态字寄存器 (PSW)	
地址	FF84 _H		
复位值	x00x_xxxx _B		
C	bit0	R/W	全进位或全借位标志位 0: 无进位或有借位 1: 有进位或无借位
DC	bit1	R/W	半进位或半借位标志位 0: 低四位无进位或低四位有借位 1: 低四位有进位或低四位无借位
Z	bit2	R/W	零标志位 0: 算术或逻辑运算的结果不为零 1: 算术或逻辑运算的结果为零
OV	bit3	R/W	溢出标志位 0: 无溢出 1: 溢出
N	bit4	R/W	负数标志位 0: 正数 1: 负数
OF	bit5	R	程序压栈溢出标志位 0: 程序压栈未溢出 1: 程序压栈溢出
UF	bit6	R	程序出栈溢出标志位 0: 程序出栈未溢出 1: 程序出栈溢出
-	bit7	-	

- 注: 仅部分指令可对 PSW 寄存器进行写操作, 包括 JDEC、JINC、SWAP、BCC、BSS、BTT、MOVA 和 SETR。其它指令对 PSW 寄存器的写操作, 只根据运行结果影响相应状态标志位。
- 注: OF 和 UF 位为只读标志位, 仅上电复位和 MRST 复位会将其清零, 其他复位不影响该两位标志位。

寄存器名称		A 寄存器 (AREG)	
地址	FF85 _H		
复位值	xxxx_xxxx _B		
A	bit7-0	R/W	A 寄存器<7:0>

寄存器名称	乘数 A 寄存器 (MULA) / 乘积低 8 位寄存器 (MULL)		
地址	FF86 _H		
复位值	XXXX_XXXX _B		
MULA	bit7-0	W	乘数 A
MULL		R	乘积低 8 位

寄存器名称	乘数 B 寄存器 (MULB) / 乘积高 8 位寄存器 (MULH)		
地址	FF87 _H		
复位值	XXXX_XXXX _B		
MULB	bit7-0	W	乘数 B
MULH		R	乘积高 8 位

寄存器名称	被除数低 8 位寄存器 (DIVEL) / 商低 8 位寄存器 (DIVQL)		
地址	FF88 _H		
复位值	XXXX_XXXX _B		
DIVEL	bit7-0	W	被除数低 8 位
DIVQL		R	商低 8 位

寄存器名称	被除数高 8 位寄存器 (DIVEH) / 商高 8 位寄存器 (DIVQH)		
地址	FF89 _H		
复位值	XXXX_XXXX _B		
DIVEH	bit7-0	W	被除数高 8 位
DIVQH		R	商高 8 位

寄存器名称	除数寄存器 (DIVS) / 余数寄存器 (DIVR)		
地址	FF8A _H		
复位值	XXXX_XXXX _B		
DIVS	bit7-0	W	除数
DIVR		R	余数

第 3 章 存储资源

3.1 程序存储器

3.1.1 概述

程序存储器为 64K Words FLASH，最大地址范围 0000H~FFFFH。1 个 Word 为 2 字节。

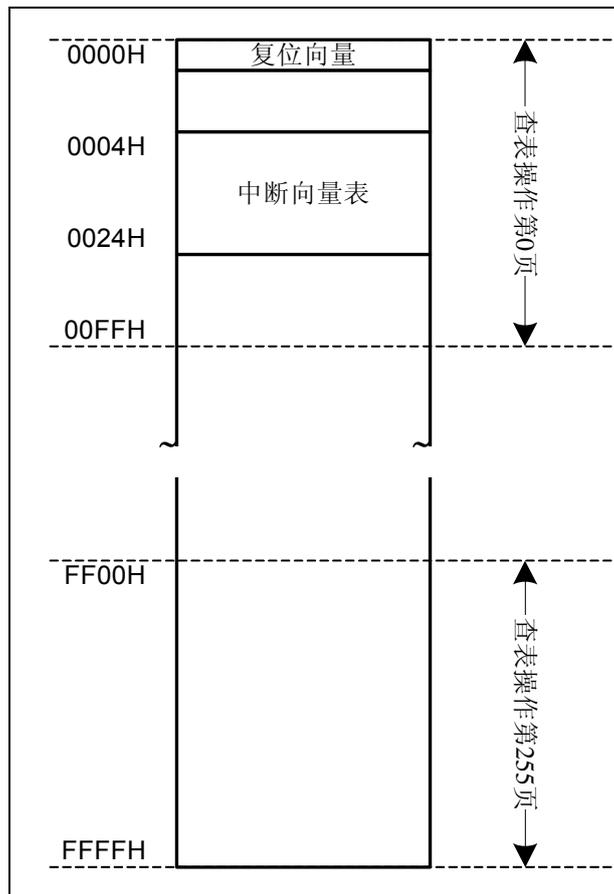


图 3-1 程序存储器地址映射图

3.1.2 程序计数器 (PC)

16 位程序计数器 PC<15:0>。最大可寻址 64K 程序存储空间 0000H ~ FFFFH，超出地址范围会导致 PC 循环（又从 0000H 开始访问）。程序计数器 PC 的低 8 位 PC<7:0> 可通过 PCRL 直接读写，而 PC 高 8 位不能直接读写，只能通过 PCRH 寄存器来间接赋值。复位时，PCRL、PCRH 和 PC 都会被清零。PC 硬件堆栈操作不会影响 PCRH 的值。

注：各种指令对 PC 的影响：

1. 通过指令直接修改 PC 值时，对 PCRL 为目标寄存器的操作可直接修改 PC<7:0>，即 $PC<7:0>=PCRL<7:0>$ ；而操作 PC<7:0>的同时也会执行 $PC<15:8>=PCRH<7:0>$ ，因此，修改 PC 时，应先修改 PCRH<7:0>，再修改 PCRL<7:0>。

2. 执行 RCALL 指令时, PC<7:0>为寄存器 R 中的值; 而 PC<15:8> = PCRH<7:0>。
3. 执行 CALL, GOTO 指令时, PC<10:0>为指令中 11 位立即数 (操作数), PC<15:11>为 PCRH<7:3> 的值。
4. 执行 LCALL 指令时, 该指令为双字指令共有 16 位立即数 (操作数)。PC<15:0>被修改为该 16 位立即数的值; 同时 PCRH 被修改为 I<15:8>的值。
5. 执行 AJMP 指令时, 该指令为双字指令共有 16 位立即数 (操作数)。PC<15:0> 被修改为该 16 位立即数的值, 同时 PCRH 修改为 I<15:8>的值。
6. 执行 PAGE 指令时, PCRH<7:3>的值将被该指令的立即数替换。
7. 执行其他指令时, PC 值自动加 1。

3.1.3 程序堆栈

芯片内有 64 级程序堆栈 (硬件堆栈), 堆栈位宽与 PC 位宽相等, 用于 PC 的压栈和出栈。执行 CALL、LCALL 指令或中断被响应后, PC 自动压栈保护; 当执行 RET、RETIA 或 RETIE 指令时, 堆栈会将最近一次压栈的值返回至 PC。连续压栈或连续出栈不能超出堆栈的级数, 否则会丢失堆栈数据, 导致程序流程不可控。

3.1.4 程序存储器查表操作

3.1.4.1 概述

程序存储器查表操作包括程序存储器的查表读和查表写 (即程序自更新)。

查表读操作通过查表读指令将 FRA (FRAH, FRAL) 所指向的程序存储器地址中的一个字 (Word) 读入 ROMD (ROMDH, ROMDL) 中。

查表写操作需通过查表指令和程序存储器控制寄存器 (ROMCH, ROMCL) 共同完成。包括三个基本操作: 页擦除, 缓冲区写入, 行编程。

64K Flash 程序存储器共分 256 页, 每页分 4 行, 每行 64 个 Word (16 位)。

程序存储器的擦除以页为单位, 通过程序存储器控制寄存器 (ROMCH, ROMCL) 可将 FRAH 所指向的页擦除。

查表写指令将 ROMD (ROMDH, ROMDL) 寄存器中的 16 位值写入 FRAL<5:0>所指向的程序写入缓冲区地址。

通过程序存储器控制寄存器 (ROMCH, ROMCL) 可将整个缓冲区中的 64 个 Word 下载到 {FRAH, FRAL<7:6>} 所指向的程序存储器的对应行中。

配置位 FREN 为查表操作的使能位, 若 FREN 为 1 允许进行查表操作, 否则所有查表操作被忽略。

3.1.4.2 程序存储器页更新流程

◆ 行编程模式

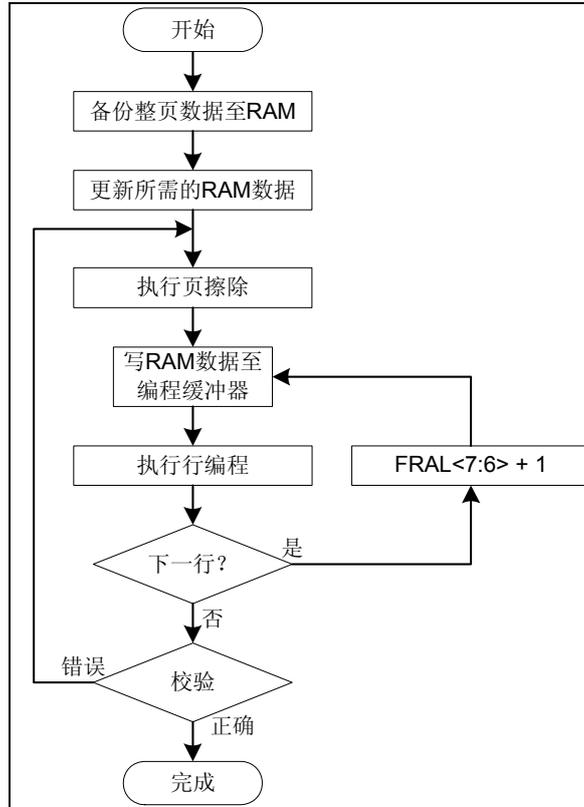


图 3-2 页更新流程图

更新一页程序存储器的步骤:

1. 用查表读指令将一页内容备份至数据存储空间 (需 256x2x8 位存储空间, 用于存放一页的数据量);
2. 修改备份数据存储空间要更新的值;
3. 通过寄存器 ROMCL 和 ROMCH 进行页擦除 (必须依照固定程序流程进行);
4. 通过查表写指令将相应 64 字的数据写入程序写缓冲区;
5. 通过寄存器 ROMCL 和 ROMCH 将整个程序写缓冲器中的内容写入{FRAH,FRAL<7:6>}所指向的页中的一行 (必须依照固定程序流程进行);
6. 重复 4、5 步骤直至完成 4 行 (即整页) 编程;
7. 用查表读指令进行写入区的校验。

3.1.4.3 操作例程

应用例程 1: 程序存储器查表读。

```

MOVI    0x05          ; 读取程序存储器 0105H
MOVA    FRAL
MOVI    0X01
MOVA    FRAH
TBR
MOV     ROMDH, 0
    
```

```
... ..
MOV    ROMDL, 0
... ..
```

应用例程 2: 程序存储器页擦除。

```
MOVI    0X01          ; 擦除第 1 页 (页地址区间为 0100H~01FFH)
MOVA    FRAH
BSS     ROMCL, MEWS   ; 选择擦除操作
BSS     ROMCL, MWEN   ; 打开 FLASH 擦除/编程使能
BCC     INTG, GIE     ; 关闭全局中断 (避免中断影响后续固定程序流
                        ; 程)

MOVI    0x55
MOVA    ROMCH
NOP                                           ; 8 个 NOP 指令, 或等待 8 个指令周期
... ..
MOVI    0xAA
MOVA    ROMCH
NOP                                           ; 8 个 NOP 指令, 或等待 8 个指令周期
... ..
BSS     ROMCL, MTRG
        (程序停止运行, 直至擦除操作完成自动恢复运行)
```

应用例程 3: 将 GPR 中 0780H~07FFH 数据段写入程序缓冲区。

```
MOVI    0X07
MOVA    IAAH
MOVI    0X80
MOVA    IAAL          ; 设置间接寻址初始地址为 0780
CLR     FRAL          ; 初始化程序缓冲区指针
FTAB_WR_WAIT:
MOV     IAD, 0
MOVA    ROMDL
ISTEP   1
MOV     IAD, 0
MOVA    ROMDH
ISTEP   1
TBW_1
JBS     FRAL, 6       ; 是否完成整个程序缓冲区写入
GOTO    FTAB_WR_WAIT ; 未完成继续写
```

应用例程 4: 将程序缓冲器写入程序存储器的指定行。

```
MOVI    0x05          ; Flash 写入第 5 页第 3 行 (行地址区间为
                        ; 05C0H~05FFH)
```

MOVA	FRAH	
MOVI	0xC0	
MOVA	FRAL	
...	...	
BCC	ROMCL, MEWS	; 选择编程操作
BSS	ROMCL, MWEN	; 打开 FLASH 擦除/编程使能
BCC	INTG, GIE	; 关闭全局中断 (避免中断影响后续固定程序流程)
...	...	
MOVI	0x55	
MOVA	ROMCH	
...	...	; 8 个 NOP 指令, 或等待 8 个指令周期
MOVI	0xAA	
MOVA	ROMCH	
...	...	; 8 个 NOP 指令, 或等待 8 个指令周期
BSS	ROMCH, MTRG	

(程序停止运行, 直至编程操作完成自动恢复运行)

3.1.5 特殊功能寄存器

寄存器名称	程序计数器<7:0> (PCRL)		
地址	FF8B _H		
复位值	0000_0000 _B		
PCRL	bit7-0	R/W	程序计数器低 8 位

寄存器名称	程序计数器<15:8> (PCRH)		
地址	FF8C _H		
复位值	0000_0000 _B		
PCRH	bit7-0	R/W	程序计数器高 8 位

寄存器名称	程序存储器查表地址寄存器<7:0> (FRAL)		
地址	FFA0 _H		
复位值	XXXX_XXXX _B		
FRAL	bit7-0	R/W	程序存储器查表地址低 8 位

寄存器名称	程序存储器查表地址寄存器<15:8> (FRAH)		
地址	FFA1 _H		
复位值	XXXX_XXXX _B		
FRAH	bit7-0	R/W	程序存储器查表地址高 8 位

寄存器名称	程序存储器查表数据寄存器<7:0> (ROMDL)		
地址	FFA4 _H		
复位值	XXXX_XXXX _B		
ROMDL	bit7-0	R/W	程序存储器查表数据低 8 位

寄存器名称	程序存储器查表数据寄存器<15:8> (ROMDH)		
地址	FFA5 _H		
复位值	XXXX_XXXX _B		
ROMDH	bit7-0	R/W	程序存储器查表数据高 8 位

寄存器名称	程序存储器控制寄存器<7:0> (ROMCL)		
地址	FFA6 _H		
复位值	0000_0000 _B		
-	bit0	-	-
MTRG	bit1	R/W	程序存储器擦除/编程触发位 0: 未启动擦除/编程操作, 或操作已完成 1: 擦除/编程正在进行操作 (硬件自动清零)
MWEN	bit2	R/W	程序存储器擦除/编程使能位 0: 禁止 1: 使能
MEWS	bit3	R/W	程序存储器擦除/编程选择位 0: 编程 1: 擦除
-	bit7-4	-	-

寄存器名称	程序存储器控制寄存器<15:8> (ROMCH)		
地址	FFA7 _H		
复位值	0000_0000 _B		
ROMCH	bit7-0	R/W	程序存储器擦除/编程控制字

注: ROMCH 寄存器为虚拟寄存器, 对该寄存器读出始终为全 0

3.2 数据存储器

3.2.1 概述

数据存储器由 2 部分组成，通用存储器 GPR 和特殊功能寄存器 SFR。
GPR 分为最多 32 个存储体组（存储体组 0 ~ 31），地址范围 0000H~0FFFH。
SFR 支持 128 个特殊寄存器，地址范围 FF80H~FFFFH。
数据存储器支持 3 种寻址方式：直接寻址、GPR 特殊寻址和间接寻址。

物理地址映射如下：

地址范围	数据存储器
0000H ~ 007FH	GPR SECTION0
0080H ~ 00FFH	GPR SECTION1
0100H ~ 017FH	GPR SECTION2
0180H ~ 01FFH	GPR SECTION3
0200H ~ 027FH	GPR SECTION4
0280H ~ 02FFH	GPR SECTION5
0300H ~ 037FH	GPR SECTION6
0380H ~ 03FFH	GPR SECTION7
0400H ~ 047FH	GPR SECTION8
0480H ~ 04FFH	GPR SECTION9
0500H ~ 057FH	GPR SECTION10
0580H ~ 05FFH	GPR SECTION11
0600H ~ 067FH	GPR SECTION12
0680H ~ 06FFH	GPR SECTION13
0700H ~ 077FH	GPR SECTION14
0780H ~ 07FFH	GPR SECTION15
0800H ~ 087FH	GPR SECTION16
0880H ~ 08FFH	GPR SECTION17
0900H ~ 097FH	GPR SECTION18
0980H ~ 09FFH	GPR SECTION19
0A00H ~ 0A7FH	GPR SECTION20
0A80H ~ 0AFFH	GPR SECTION21
0B00H ~ 0B7FH	GPR SECTION22
0B80H ~ 0BFFH	GPR SECTION23
0C00H ~ 0C7FH	GPR SECTION24

表 3-1 数据存储空间地址映射

[续]

地址范围	数据存储器
0C80H ~ 0CFFH	GPR SECTION25
0D00H ~ 0D7FH	GPR SECTION26
0D80H ~ 0DFFH	GPR SECTION27
0E00H ~ 0E7FH	GPR SECTION28
0E80H ~ 0EFFH	GPR SECTION29
0F00H ~ 0F7FH	GPR SECTION30
0F80H ~ 0FFFH	GPR SECTION31
1000H ~ FF7FH	-
FF80H ~ FFFFH	SFR

表 3-2 数据存储空间地址映射[续]

3.2.2 寻址方式

3.2.2.1 直接寻址

在直接寻址时，访问地址信息由两部分组成。BKSR 用于选择存储体组，指令中的 8 位地址信息用于在 BKSR 所选的存储体组中寻址。特别的，当指令中的 8 位地址信息大于或等于 80H 时，将忽略 BKSR 而直接寻址 SFR 映射区。

示意图如下：

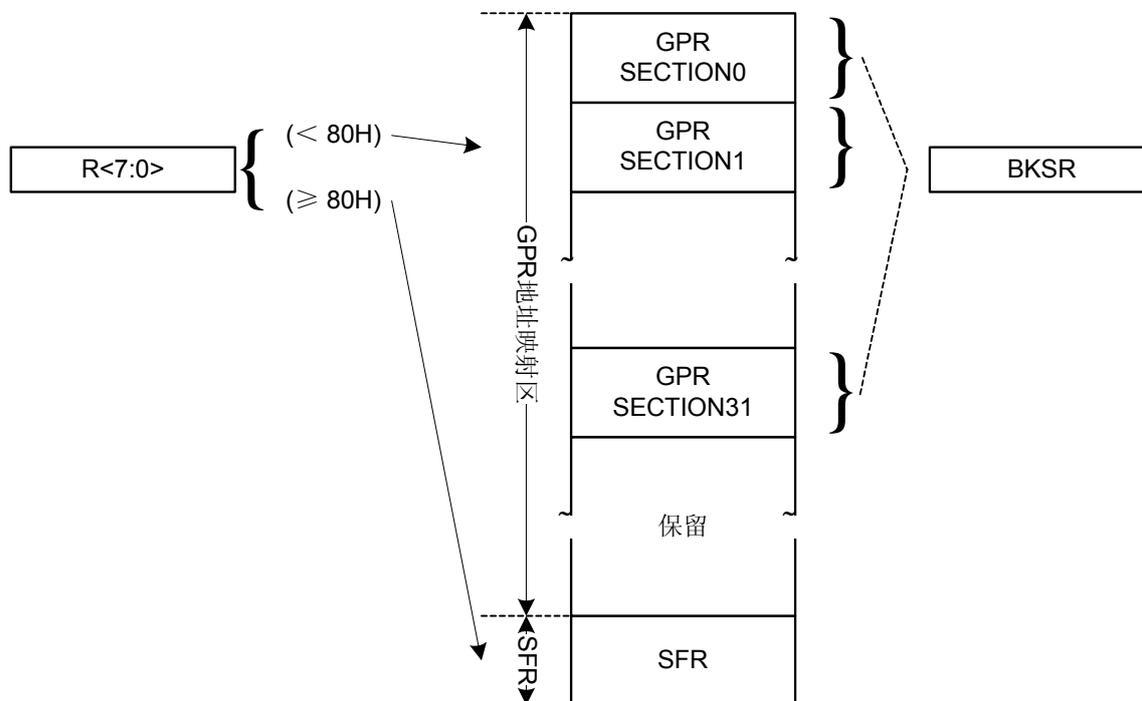


图 3-3 直接寻址示意图

3.2.2.2 GPR特殊寻址

为方便较大的数据段（例如数组）在 GPR 中的移动，指令 MOVAR 和 MOVRA 用于对 GPR 进行特殊寻址读写操作，指令中支持 11 位地址信息（R<10:0>），可寻址 2K 字节地址空间，高位地址信息为 BKSR<7:4>。这样可以很大程度的减少在 SECTION 间的频繁切换。MOVAR 和 MOVRA 指令无法访问 SFR。

示意图如下：

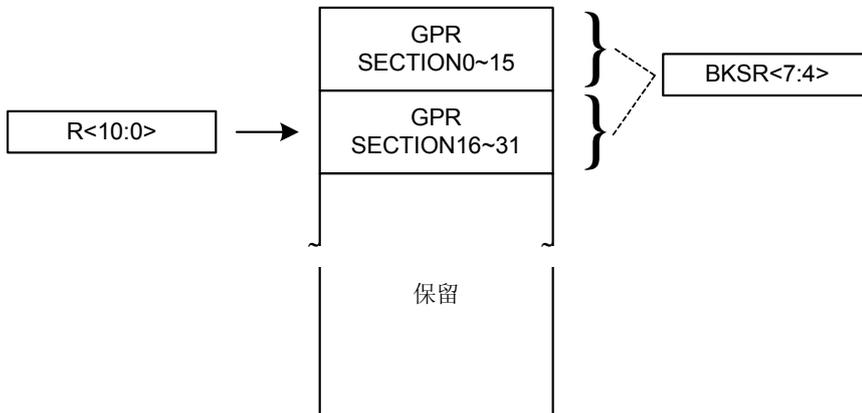


图 3-4 GPR 特殊寻址示意图

注：对 HR7P192/196 芯片，由于 sram 数据存储器的尺寸为 4k，GPR 特殊寻址时，高位地址实际为 BKSR<4>

3.2.2.3 间接寻址

8 位 IAAH 和 8 位 IAAL 组成 16 位间接寻址索引寄存器，寻址空间 0000H~ FFFFH。通过对间接寻址数据寄存器 IAD 的读写操作，完成间接寻址操作。

由于 IAD 寄存器自身也有物理地址 FF80H。因此，这个寄存器也是可以被间接寻址的。如果用间接寻址的方式读 IAD 寄存器，读出的值始终为 00H，而写入则是一个空操作（可能影响状态位）。

ISTEP 指令，用来对间接寻址索引寄存器 IAAH/IAAL 进行偏移计算。该指令支持 8 位有符号立即数，即偏移范围-128~127。虽然只有 8 位立即数，但是该指令对整个 IAA(IAAL 和 IAAH)进行 16 位计算。计算的结果依然存放于 IAAL 和 IAAH 中。

示意图如下：

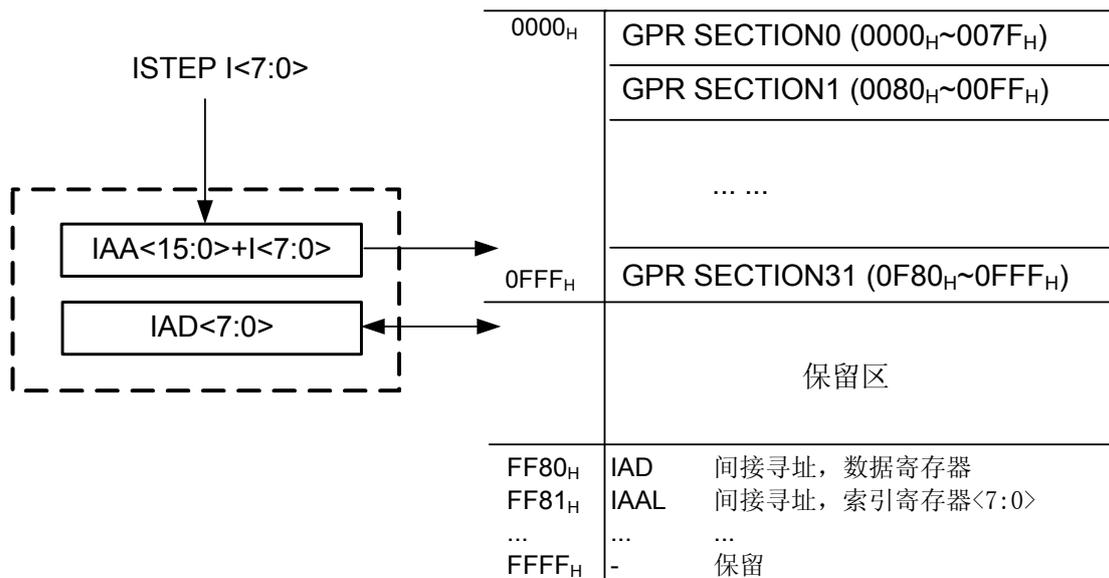


图 3-5 间接寻址示意图

3.2.3 特殊功能寄存器地址分配表

寄存器地址	寄存器名称	寄存器说明	备注
FF80 _H	IAD	间接寻址, 数据寄存器	内核控制区
FF81 _H	IAAL	间接寻址, 索引寄存器<7:0>	
FF82 _H	IAAH	间接寻址, 索引寄存器<15:8>	
FF83 _H	BKSR	存储体组选择寄存器	
FF84 _H	PSW	程序状态字寄存器	
FF85 _H	AREG	A 寄存器	
FF86 _H	MULA/MULL	乘数 A 寄存器/乘积寄存器<7:0>	
FF87 _H	MULB/MULH	乘数 B 寄存器/乘积寄存器<15:8>	
FF88 _H	DIVEL/DIVQL	被除数寄存器<7:0>/商寄存器<7:0>	
FF89 _H	DIVEH/DIVQH	被除数寄存器<15:8>/商寄存器<15:8>	
FF8A _H	DIVS/DIVR	除数寄存器/余数寄存器<7:0>	
FF8B _H	PCRL	程序计数器<7:0>	
FF8C _H	PCRH	程序计数器<15:8>	
FF8D _H	-	保留	
FF8E _H	INTG	中断全局寄存器	中断控制区
FF8F _H	INTP	中断优先级寄存器	
FF90 _H	INTC0	中断控制寄存器 0	
FF91 _H	INTC1	中断控制寄存器 1	
FF92 _H	INTE0	中断使能寄存器 0	
FF93 _H	INTF0	中断标志寄存器 0	
FF94 _H	INTE1	中断使能寄存器 1	
FF95 _H	INTF1	中断标志寄存器 1	

FF96 _H	INTE2	中断使能寄存器 2	
FF97 _H	INTF2	中断标志寄存器 2	
FF98 _H	INTE3	中断使能寄存器 3	
FF99 _H	INTF3	中断标志寄存器 3	
FF9A _H	PWRC	电源控制寄存器	特殊功能 控制区
FF9B _H	WKDC	唤醒延时控制寄存器	
FF9C _H	LCDI2C	LCD 模块 I2C 接口控制寄存器	
FF9D _H	OSCP	时钟控制写保护寄存器	
FF9E _H	OSCC	时钟控制寄存器	
FF9F _H	CALR	内部时钟校准寄存器	

表 3-3 特殊功能寄存器地址分配表

[续 1]

寄存器地址	寄存器名称	寄存器说明	备注
FFA0 _H	FRAL	程序存储器查表地址寄存器<7:0>	程序存储器 访问控制区
FFA1 _H	FRAH	程序存储器查表地址寄存器<15:8>	
FFA2 _H	-	保留	
FFA3 _H	-	保留	
FFA4 _H	ROMDL	程序存储器查表数据寄存器<7:0>	
FFA5 _H	ROMDH	程序存储器查表数据寄存器<15:8>	
FFA6 _H	ROMCL	程序存储器控制寄存器<7:0>	
FFA7 _H	ROMCH	程序存储器控制寄存器<15:8>	
FFA8 _H	PA	PA 端口电平状态寄存器	IO 控制区
FFA9 _H	PAT	PA 端口输入输出控制寄存器	
FFAA _H	PB	PB 端口电平状态寄存器	
FFAB _H	PBT	PB 端口输入输出控制寄存器	
FFAC _H	PC	PC 端口电平状态寄存器	
FFAD _H	PCT	PC 端口输入输出控制寄存器	
FFAE _H	PD	PD 端口电平状态寄存器	
FFAF _H	PDT	PD 端口输入输出控制寄存器	
FFB0 _H	PE	PE 端口电平状态寄存器	
FFB1 _H	PET	PE 端口输入输出控制寄存器	
FFB2 _H	PF	PF 端口电平状态寄存器	
FFB3 _H	PFT	PF 端口输入输出控制寄存器	
FFB4 _H	PG	PG 端口电平状态寄存器	
FFB5 _H	PGT	PG 端口输入输出控制寄存器	
FFB6 _H	PH	PH 端口电平状态寄存器	
FFB7 _H	PHT	PH 端口输入输出控制寄存器	
FFB8 _H	PJ	PJ 端口电平状态寄存器	
FFB9 _H	PJT	PJ 端口输入输出控制寄存器	
FFBA _H	-	保留	
FFBB _H	N_PU	I/O 端口弱上拉控制寄存器	
FFBC _H	ANS	I/O 端口数模选择寄存器	

表 3-4 特殊功能寄存器地址分配表[续 1]

[续 2]

寄存器地址	寄存器名称	寄存器说明	备注
FFBD _H	T8N	T8N 计数器	外设控制区
FFBE _H	T8NC	T8N 控制寄存器	
FFBF _H	T8POC	T8P 输出控制寄存器	
FFC0 _H	T8P1	T8P1 计数器	
FFC1 _H	T8P1P	T8P1 周期寄存器	
FFC2 _H	T8P1R	T8P1 精度寄存器	
FFC3 _H	T8P1C	T8P1 控制寄存器	
FFC4 _H	T8P2	T8P2 计数器	
FFC5 _H	T8P2P	T8P2 周期寄存器	
FFC6 _H	T8P2R	T8P2 精度寄存器	
FFC7 _H	T8P2C	T8P2 控制寄存器	
FFC8 _H	T16G1L	T16G1 计数器<7:0>	
FFC9 _H	T16G1H	T16G1 计数器<15:8>	
FFCA _H	T16G1PL	T16G1 周期寄存器<7:0>	
FFCB _H	T16G1PH	T16G1 周期寄存器<15:8>	
FFCC _H	T16G1RL	T16G1 精度寄存器<7:0>	
FFCD _H	T16G1RH	T16G1 精度寄存器<15:8>	
FFCE _H	T16G1CL	T16G1 控制寄存器<7:0>	
FFCF _H	T16G1CH	T16G1 控制寄存器<15:8>	
FFD0 _H	T16G2L	T16G2 计数器<7:0>	
FFD1 _H	T16G2H	T16G2 计数器<15:8>	
FFD2 _H	T16G2PL	T16G2 周期寄存器<7:0>	
FFD3 _H	T16G2PH	T16G2 周期寄存器<15:8>	
FFD4 _H	T16G2RL	T16G2 精度寄存器<7:0>	
FFD5 _H	T16G2RH	T16G2 精度寄存器<15:8>	
FFD6 _H	T16G2CL	T16G2 控制寄存器<7:0>	
FFD7 _H	T16G2CH	T16G2 控制寄存器<15:8>	
FFD8 _H	T16GOC	T16G 输出控制寄存器	
FFD9 _H	ADCCL	ADC 控制寄存器<7:0>	
FFDA _H	ADCCH	ADC 控制寄存器<15:8>	
FFDB _H	ADCRL	ADC 转换值寄存器<7:0>	
FFDC _H	ADCRH	ADC 转换值寄存器<15:8>	
FFDD _H	I2CMC	I2CM 控制寄存器	
FFDE _H	I2CMB	I2CM 数据缓冲寄存器	
FFDF _H	I2CMBRR	I2CM 波特率寄存器	

表 3-5 特殊功能地址分配表[续 2]

[续 3]

寄存器地址	寄存器名称	寄存器说明	备注
FFE0 _H	RX1B	UART1 接收数据寄存器	外设控制区
FFE1 _H	RX1S	UART1 接收状态寄存器	
FFE2 _H	TX1B	UART1 发送数据寄存器	
FFE3 _H	TX1S	UART1 发送状态寄存器	
FFE4 _H	BR1R	UART1 波特率寄存器	
FFE5 _H	RX2B	UART2 接收数据寄存器	
FFE6 _H	RX2S	UART2 接收状态寄存器	
FFE7 _H	TX2B	UART2 发送数据寄存器	
FFE8 _H	TX2S	UART2 发送状态寄存器	
FFE9 _H	BR2R	UART2 波特率寄存器	
FFEA _H	RX3B	UART3 接收数据寄存器	
FFEB _H	RX3S	UART3 接收状态寄存器	
FFEC _H	TX3B	UART3 发送数据寄存器	
FFED _H	TX3S	UART3 发送状态寄存器	
FFEE _H	BR3R	UART3 波特率寄存器	
FFEF _H	TXPC	UART 发送脉宽调制控制寄存器	
FFF0 _H	RX4B	UART4 接收数据寄存器	
FFF1 _H	RX4S	UART4 接收状态寄存器	
FFF2 _H	TX4B	UART4 发送数据寄存器	
FFF3 _H	TX4S	UART4 发送状态寄存器	
FFF4 _H	BR4R	UART4 波特率寄存器	
FFF5 _H	-	保留	
FFF6 _H	-	保留	
FFF7 _H	-	保留	
FFF8 _H	-	保留	
FFF9 _H	-	保留	
FFFA _H	-	保留	
FFFB _H	-	保留	
FFFC _H	-	保留	
FFFD _H	-	保留	
FFFE _H	-	保留	
FFFF _H	-	保留	

表 3-6 特殊功能地址分配表[续 3]

特殊功能寄存器

寄存器名称	间接寻址数据寄存器 (IAD)		
地址	FF80 _H		
复位值	0000_0000 _B		
IAD	bit7-0	R/W	间接寻址数据

寄存器名称	间接寻址索引寄存器<7:0> (IAAL)		
地址	FF81 _H		
复位值	0000_0000 _B		
IAAL	bit7-0	R/W	间接寻址索引低 8 位

寄存器名称	间接寻址索引寄存器<15:8> (IAAH)		
地址	FF82 _H		
复位值	0000_0000 _B		
IAAH	bit7-0	R/W	间接寻址索引高 8 位

寄存器名称	存储体组选择寄存器 (BKSR)		
地址	FF83 _H		
复位值	0000_0000 _B		
BKSR	bit7-0	R/W	存储体选择字

注：执行 SECTION 指令可直接改变 BKSR 的值。

第 4 章 输入/输出端口

4.1 概述

芯片管脚	复用功能
PA0	SEG25
PA1	AIN2/SEG26
PA2	AIN3/SEG27
PA3	AIN4/SEG28
PA4	AIN5/SEG29
PA5	AIN6/SEG30
PA6	AIN7/VREFN/SEG31
PA7	VREFP
PB0	TX4
PB1	RX4
PB2	-
PB3	SEG20
PB4	SEG21
PB5	AIN0/SEG22
PB6	SEG23/PINT0
PB7	AIN1/SEG24/PINT1
PC0	SEG14/T8P10
PC1	SEG15/T8P11
PC2	SEG16/T8P20
PC3	SEG17/T8P21
PC4	SEG18/T8NCKI
PC5	SEG19
PC6	RX3
PC7	TX3
PD0	KIN0/SEG6
PD1	KIN1/SEG7
PD2	PINT2/KIN2/SEG8
PD3	PINT3/KIN3/SEG9
PD4	PINT4/KIN4
PD5	PINT5/KIN5
PD6	PINT6/KIN6
PD7	PINT7/KIN7
PE0	SEG0/T16G10/T16G1CI
PE1	SEG1/T16G11/T16G1GI
PE2	SEG2/T16G1CKI
PE3	SEG3
PE4	RX2

PE5	TX2
PE6	SCL
PE7	SDA
PF0	COM0
PF1	COM1
PF2	COM2
PF3	COM3
PF4	COM4
PF5	COM5
PF6	COM6/RX1
PF7	COM7/TX1
PG0	SEG33
PG1	SEG34
PG2	ISDA
PG3	ISCK
PG4	SEG35/T16G20/T16G2CI
PG5	SEG36/T16G21/T16G2GI
PG6	SEG37/T16G2CKI
PH0	-
PH1	-
PH2	-
PH3	-
PH4	-
PH5	-
PH6	-
PH7	-
PJ0	SEG38
PJ1	SEG39
PJ2	SEG4
PJ3	SEG5
PJ4	SEG10
PJ5	SEG11
PJ6	SEG12
PJ7	SEG13

表 4-1 管脚封装输入输出端口配置表

注：各 I/O 端口特性

1. 所有 I/O 端口都是 TTL SMT 输入和 CMOS 输出驱动，PD 端口支持弱上拉控制。
2. 每个端口都有相应的控制寄存器 PxT，来进行输入/输出控制。若 PxT 置 1，则 I/O 端口为输入状态，若 PxT 置 0，则 I/O 端口为输出状态。
3. 当 I/O 管脚处于输出状态时，管脚电平由 Px 寄存器决定。1 为高电平，0 为低电平。
4. 当 I/O 管脚处于输入状态时，管脚电平状态可由 Px 寄存器读取。
5. 支持管脚复用，具体说明及设置请参考《管脚说明》章节。

4.2 结构框图

管脚	0	1	2	3	4	5	6	7	备注
PA	A	A	A	A	A	A	A	A	-
PB	A	A	A	A	A	A	A	A	-
PC	A	A	A	A	A	A	A	A	-
PD	B	B	B	B	B	B	B	B	-
PE	A	A	A	A	A	A	A	A	-
PF	A	A	A	A	A	A	A	A	-
PG	A	A	A	A	A	A	A	-	-
PH	A	A	A	A	A	A	A	A	-
PJ	A	A	A	A	A	A	A	A	-

表 4-2 I/O 端口结构信息表

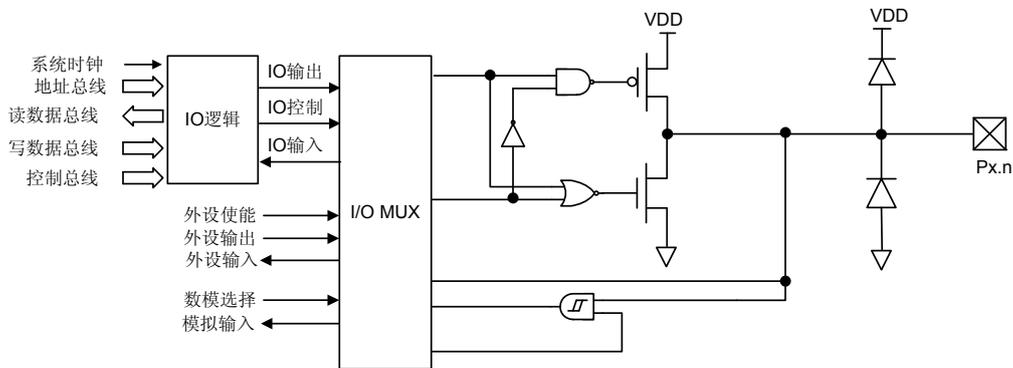


图 4-1 输入/输出端口结构图 A

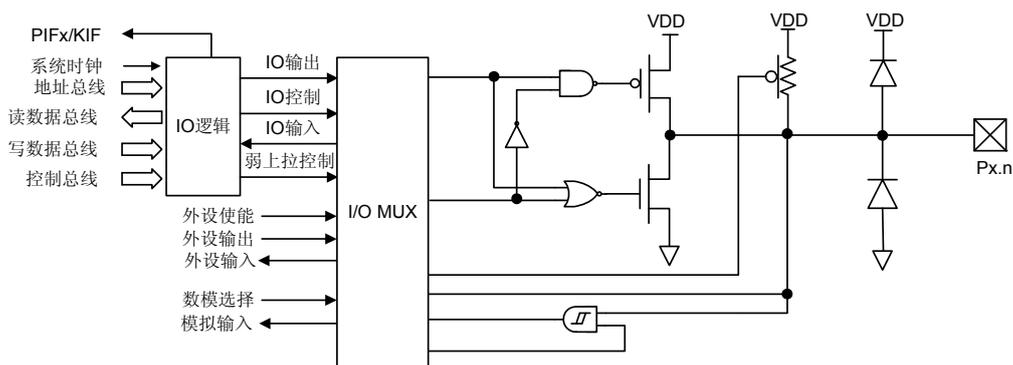


图 4-2 输入/输出端口结构图 B

注：A 表示无弱上拉功能端口结构图，B 表示有弱上拉功能端口结构图。

4.3 外部中断

4.3.1 外部端口中断 (PINT)

PD7-2 和 PB7-6 端口支持外部端口中断。当外部输入端口信号发生变化，并且变化边沿满足触发条件时，将产生外部端口 PINT_x 中断，即将相应的中断标志 PIF_x 置 1。若相应的中断使能位 PIE_x 及全局中断使能位 GIE 使能，则产生中断响应。触发条件可由 PEG_x (INTC0<7:0>) 选择为上升沿触发或者下降沿触发。

管脚名	I/O MUX	中断名	中断使能	边沿选择	中断标志
PB6	PINT0	PINT0	PIE0	PEG0	PIF0
PB7	PINT1	PINT1	PIE1	PEG1	PIF1
PD2	PINT2	PINT2	PIE2	PEG2	PIF2
PD3	PINT3	PINT3	PIE3	PEG3	PIF3
PD4	PINT4	PINT4	PIE4	PEG4	PIF4
PD5	PINT5	PINT5	PIE5	PEG5	PIF5
PD6	PINT6	PINT6	PIE6	PEG6	PIF6
PD7	PINT7	PINT7	PIE7	PEG7	PIF7

表 4-3 外部端口中断

4.3.2 外部按键中断 (KINT)

PD 端口支持外部按键中断。按键中断的触发条件为，使能的任一外部按键输入电平，与上一次对该端口进行读/写操作时锁存的电平状态相比发生变化时，将产生外部按键中断 KINT。通过 KMSK_x (INTC1<7:0>) 可屏蔽或使能相应按键输入端口的按键触发功能。

KIE 为外部按键中断的使能位。KIF 为外部按键中断的中断标志位。清除中断标志位前，必须对所有使能的外部按键输入端口进行一次读/写访问，使比较参考电平与当前输入电平一致，否则标志位无法被清除。

管脚名	I/O MUX	按键屏蔽	中断名	中断使能	中断标志
PD0	KIN0	KMSK0	KINT	KIE	KIF
PD1	KIN1	KMSK1			
PD2	KIN2	KMSK2			
PD3	KIN3	KMSK3			
PD4	KIN4	KMSK4			
PD5	KIN5	KMSK5			
PD6	KIN6	KMSK6			
PD7	KIN7	KMSK7			

表 4-4 外部按键中断

4.4 特殊功能寄存器

寄存器名称		Px 端口电平状态寄存器 (PA/PB/PC/PD/PE/PF/PG)	
地址	PA: FFA8 _H PB: FFAA _H PC: FFAC _H PD: FFAE _H PE: FFB0 _H PF: FFB2 _H PG: FFB4 _H PH: FFB6 _H PJ: FFB8 _H		
复位值	XXXX_XXXX _B		
Px	bit7-0	R/W	Px 端口电平状态 0: 低电平 1: 高电平

寄存器名称		Px 端口输入输出控制寄存器 (PAT/PBT/PCT/PDT/PET/PFT/PGT)	
地址	PAT: FFA9 _H PBT: FFAB _H PCT: FFAD _H PDT: FFAF _H PET: FFB1 _H PFT: FFB3 _H PGT: FFB5 _H PHT: FFB7 _H PJT: FFB9 _H		
复位值	1111_1111 _B		
PxT	bit7-0	R/W	Px 端口输入输出选择 0: 相应 Px 端口设置为输出 1: 相应 Px 端口设置为输入

寄存器名称		I/O 端口弱上拉使能控制寄存器 (N_PU)	
地址	FFBB _H		
复位值	1111_1111 _B		
N_PDU	bit7-0	R/W	PDx 弱上拉使能位 0: 弱上拉使能 1: 弱上拉禁止

寄存器名称		I/O 端口数模选择寄存器 (ANS)	
地址	FFBC _H		
复位值	0000_0000 _B		
ANPB5	bit0	R/W	PB5 端口数模选择位(AIN0) 0: 模拟端口 1: 数字端口
ANPB7	bit1	R/W	PB7 端口数模选择位(AIN1) 0: 模拟端口 1: 数字端口
ANPA1	bit2	R/W	PA1 端口数模选择位(AIN2) 0: 模拟端口 1: 数字端口
ANPA2	bit3	R/W	PA2 端口数模选择位(AIN3) 0: 模拟端口 1: 数字端口
ANPA3	bit4	R/W	PA3 端口数模选择位(AIN4) 0: 模拟端口 1: 数字端口
ANPA4	bit5	R/W	PA4 端口数模选择位(AIN5) 0: 模拟端口 1: 数字端口
ANPA5	bit6	R/W	PA5 端口数模选择位(AIN6) 0: 模拟端口 1: 数字端口
ANPA6	bit7	R/W	PA6 端口数模选择位(AIN7) 0: 模拟端口 1: 数字端口

第 5 章 外设

5.1 定时器/计数器 (Timer/Counter)

5.1.1 8 位定时器/计数器 (T8N)

5.1.1.1 概述

- ◇ 8 位定时器/计数器模块
- ◇ 支持定时器模式 (时钟源为系统时钟二分频, $F_{osc}/2$)
- ◇ 支持计数器模式 (时钟源为外部计数时钟, T8NCKI)
- ◇ 支持 1 组 8 位可配置预分频器 (T8NPRS)
- ◇ 支持 1 组 8 位计数器 (T8N)
- ◇ 支持 1 组 8 位控制寄存器 (T8NC)
- ◇ 支持溢出中断标志 (T8NIF)
- ◇ T8N 在 IDLE 模式下不工作

5.1.1.2 内部结构图

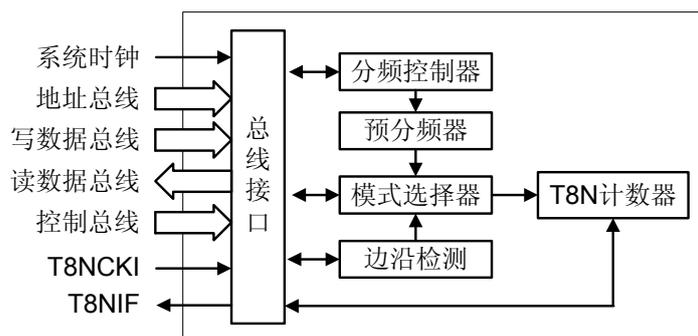


图 5-1 T8N 内部结构图

5.1.1.3 工作模式

T8N 有定时器和计数器两种工作模式。通过 T8NM 进行选择。定时器和计数器计数模式均支持预分频器。

配置为定时器模式时, T8N 计数器的时钟源为系统时钟 2 分频 ($F_{osc}/2$);

配置为计数器模式时, T8N 计数器的时钟源为经系统机器周期同步的外部输入时钟 T8NCKI。因此, T8NCKI 输入的高电平和低电平时间都至少为一个机器周期。通过 T8NEG (T8NC<4>)选择外部时钟的计数边沿为上升沿或下降沿。T8NCKI 所在 IO 端口必须配置为输入状态。

工作模式	T8NM
定时器模式	0
同步计数模式	1

表 5-1 T8N 工作模式配置表

5.1.1.4 预分频器

当 T8NPRE=1 时，使能 T8N 预分频器，对 T8N 时钟源分频。

任何对 T8N 计数器的写操作都会清零预分频器，但不影响预分频器的分频比，预分频器的计数值无法读写。

T8N_CLK 代表 T8N 的时钟源频率。

T8N 定时器频率	T8NPRE	T8NPRS<2:0>
T8N_CLK	0	-
T8N_CLK /2	1	000
T8N_CLK /4	1	001
T8N_CLK /8	1	010
T8N_CLK /16	1	011
T8N_CLK /32	1	100
T8N_CLK /64	1	101
T8N_CLK /128	1	110
T8N_CLK /256	1	111

表 5-2 T8N 预分频器配置表

5.1.1.5 中断标志

T8N 提供了一个溢出中断标志。当 T8N 计数器递增计数，计数值由 FFH 变为 00H 时，T8N 计数器发生溢出，T8NIF 位置 1，如果 T8NIE 位和全局中断 GIE 位使能，则产生 T8N 溢出中断，否则中断不被响应。在重新使能这个中断之前，为了避免误触发中断，T8NIF 位必须软件清零。在 CPU 进入休眠模式后，T8N 模块不工作，因此不产生中断。

注：T8NIE 和 T8NIF 位请参考《中断处理》章节中的中断使能寄存器和中断标志寄存器。

5.1.1.6 特殊功能寄存器

寄存器名称	T8N 计数器 (T8N)		
地址	FFBD _H		
复位值	0000_0000 _B		
T8N	bit7-0	R/W	T8N 计数器 00 H ~ FF H

寄存器名称	T8N 控制寄存器 (T8NC)		
地址	FFBE _H		
复位值	0000_0000 _B		
T8NPRS	bit2-0	R/W	预分频器分频比选择位 000: 1:2 001: 1:4 010: 1:8 011: 1:16 100: 1:32 101: 1:64 110: 1:128 111: 1:256
T8NPRE	bit3	R/W	预分频器使能位 0: 禁止 1: 使能
T8NEG	bit4	R/W	T8NCKI 计数边沿选择位 0: T8NCKI 上升沿计数 1: T8NCKI 下降沿计数
T8NM	bit5	R/W	T8N 模式选择位 0: 定时器模式 (时钟源为系统时钟二分频, Fosc/2) 1: 计数器模式 (时钟源为 T8NCKI)
-	bit6	-	-
T8NEN	bit7	R/W	T8N 使能位 0: 关闭 T8N 模块 1: 使能 T8N 模块

5.1.2 8 位 PWM 时基定时器 (T8P1/T8P2)

5.1.2.1 概述

- ◇ T8Px 支持 3 种工作模式: 定时器模式, 单边 PWM 模式和双边 PWM 模式
- ◇ 计数时钟源为系统时钟二分频 (Fosc/2)
- ◇ T8Px 支持单边 PWM 模式和双边 PWM 模式
- ◇ T8Px 支持 2 个 PWM 输出端口, 并且每个端口可独立配置输出反向
- ◇ T8Px 支持一个可配置的预分频器和一个可配置的后分频器

- ◇ T8Px 包括 8 位计数器(T8Px), 精度寄存器(T8PxR)和周期寄存器(T8PxP)
- ◇ T8Px 计数器的初值可任意配置
- ◇ T8Px 支持中断产生 T8PxIF, (不同工作模式作用不同, 必须软件清零)
- ◇ T8Px 在低功耗模式下不工作

5.1.2.2 内部结构图

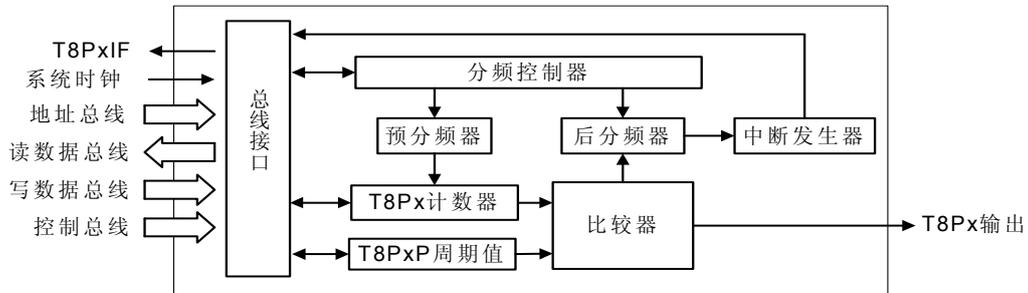


图 5-2 T8P1/T8P2 内部结构图

5.1.2.3 预分频器和后分频器

T8Px 包括 1 个可配置预分频器和 1 个可配置后分频器。预分频器与后分频器的计数值都无法读写，修改 T8Px 的控制寄存器或计数器都会把预分频器和后分频器清零，但不改变分频比设置。

T8Px 匹配中断	T8PxPOS<3:0>
计数器与周期寄存器匹配 1 次	0000
计数器与周期寄存器匹配 2 次	0001
计数器与周期寄存器匹配 3 次	0010
计数器与周期寄存器匹配 4 次	0011
计数器与周期寄存器匹配 5 次	0100
计数器与周期寄存器匹配 6 次	0101
计数器与周期寄存器匹配 7 次	0110
计数器与周期寄存器匹配 8 次	0111
计数器与周期寄存器匹配 9 次	1000
计数器与周期寄存器匹配 10 次	1001
计数器与周期寄存器匹配 11 次	1010
计数器与周期寄存器匹配 12 次	1011
计数器与周期寄存器匹配 13 次	1100
计数器与周期寄存器匹配 14 次	1101
计数器与周期寄存器匹配 15 次	1110
计数器与周期寄存器匹配 16 次	1111

表 5-3 T8P1/T8P2 后分频器配置表

T8Px 定时器频率	T8PxPRS<1:0>
Fosc/2	00
Fosc/8	01
Fosc/32	1x

表 5-4 T8P1/T8P2 预分频器配置表

5.1.2.4 工作模式配置

工作模式	T8PxM<1:0>
关闭模式	00
定时器模式	01
单边 PWM 模式	10
双边 PWM 模式	11

表 5-5 T8P1 工作模式配置表

5.1.2.5 定时器模式

T8PxM<1:0>=01 时，T8Px 为定时器模式。

T8Px 计数器的时钟源为系统时钟 2 分频 Fosc/2，可选择预分频器对计数时钟进行分频。T8Px 在定时器模式下对计数时钟进行递增计数，当 T8Px 的计数值与周期寄存器 T8PxP 相等时，T8Px 被自动清零并重新开始计数，同时后分频器加 1 计数。当后分频器的计数值与后分频器分频比相同时，复位后分频器，并将中断标志 T8PxIF 置 1，该中断标志需要软件清零。

5.1.2.6 单边PWM模式

T8PxM<1:0>=10 时，T8Px 为单边 PWM 模式。

使能单边 PWM 模式后，首先从一个起始周期开始，起始周期完成后不断循环 PWM 周期。

起始周期

T8Px 在起始周期内从初始值递增计数到与周期寄存器 T8PxP 相等，此时将精度寄存器 T8PxR 的数值载入精度缓冲器 resbuf 内，并产生 T8PxIF 中断标志。起始周期内 PWM 输出 pwmout 始终为 1。

PWM 周期

起始周期完成后，T8Px 从零开始重新递增计数，并保持 PWM 输出 pwmout 为 1，当 T8Px 与 resbuf 的值相等时，PWM 输出 pwmout 改变为 0，并继续递增计数。当 T8Px 的计数值与 T8PxP 再次相等时，PWM 输出 pwmout 恢复为 1，同时将当前 T8PxR 的数值载入 resbuf 内，并产生 T8PxIF 中断标志。再重新开始循环 PWM 周期。

特别的，若 resbuf 的值为 0，则当前 PWM 周期内 PWM 输出 pwmout 始终为 0；若 resbuf 的值大于 T8PxP，则当前 PWM 周期内 PWM 输出始终为 1。

单边 PWM 模式计数时钟源为系统时钟二分频 Fosc/2，并支持预分频器。此模式下，后分频比必须设置为 1:1，即 T8PxPOS<3:0> = 0000。

任何对 T8Px 或 T8PxC 的写操作，将使 PWM 重新从起始周期开始工作。

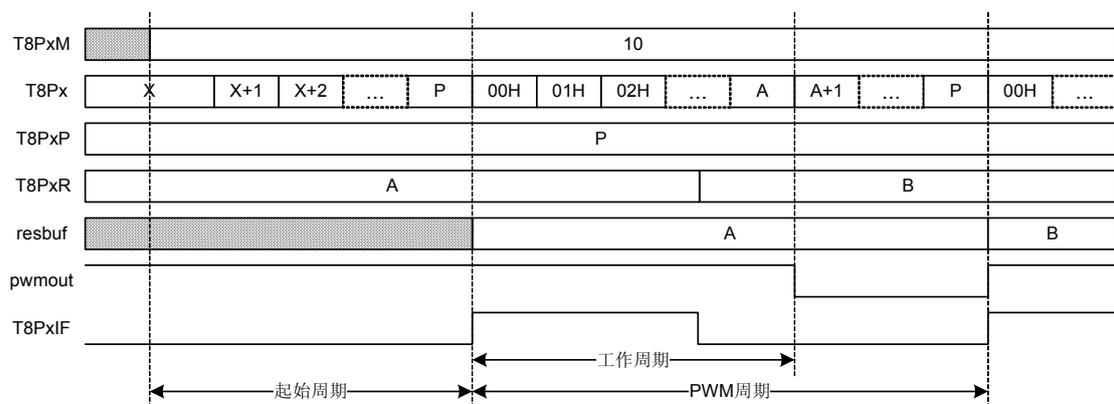


图 5-3 T8Px 单边 PWM 模式示意图

PWM 计算公式如下：

$$\text{PWM 周期} = [(T8PxP) + 1] \times 2 \times T_{osc} \times (\text{预分频器分频比})$$

$$\text{PWM 频率} = 1 / [\text{PWM 周期}]$$

$$\text{PWM 脉宽} = [(T8PxR) + 1] \times 2 \times T_{osc} \times (\text{预分频器分频比})$$

$$\text{PWM 占空比} = [\text{PWM 脉宽}] / [\text{PWM 周期}]$$

给定 PWM 频率，PWM 的最大分辨率可计算为：

$$\text{分辨率} = \frac{\log\left(\frac{F_{osc}/2}{F_{pwm} * F_{ckps}}\right)}{\log 2}$$

F_{CKPS} 是计数器的预分频器的分频比。

5.1.2.7 双边PWM模式

$T8PxM<1:0>=11$ 时，为双边 PWM 模式。

使能双边 PWM 模式后，首先从一个起始周期开始，起始周期完成后不断循环 PWM 周期。

起始周期

$T8Px$ 在起始周期内从初始值递增计数到与周期寄存器 $T8PxP$ 相等，此时将精度寄存器 $T8PxR$ 的数值载入精度缓冲器 $resbuf$ 内，并产生 $T8PxIF$ 中断标志。起始周期内 PWM 输出 $pwmout$ 始终为 1。

PWM 周期

起始周期完成后， $T8Px$ 从与 $T8PxP$ 相等的值开始递减计数，当 $T8Px$ 与 $resbuf$ 的值相等时，PWM 输出 $pwmout$ 被置 1，并继续递减直至减到零。

当 $T8Px$ 的计数值为零时，再进行递增计数。当 $T8Px$ 与 $resbuf$ 的值相等时，PWM 输出 $pwmout$ 被清 0。并继续递增计数直至与 $T8PxP$ 的值相等。

当 $T8Px$ 的计数值与 $T8PxP$ 相等时，将当前 $T8PxR$ 的数值载入 $resbuf$ 内，并产生 $T8PxIF$ 中断标志。再重新开始循环 PWM 周期。

特别的，若 $resbuf$ 的值为 0，则当前 PWM 周期内 PWM 输出 $pwmout$ 始终为 0；若 $resbuf$ 的值大于 $T8PxP$ ，则当前 PWM 周期内 PWM 输出始终为 1。

双边 PWM 模式计数时钟源为系统时钟二分频 $F_{osc}/2$ ，并支持预分频器。此模式下，后分频比必须设置为 1:1，即 $T8PxPOS<3:0> = 0000$ 。

任何对 $T8Px$ 或 $T8PxC$ 的写操作，将使 PWM 重新从起始周期开始工作。

注：应注意的是，紧随起始周期的第一个工作周期中， $T8Px$ 从与 $T8PxP$ 相等的值递减到与 $resbuf$ 相等的过程中，PWM 输出 $pwmout$ 保持起始周期的输出状态，即输出为 1。

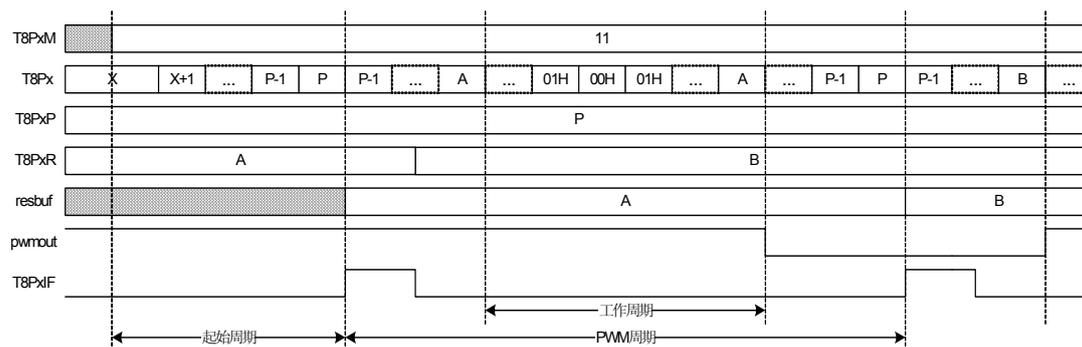


图 5-4 T8Px 双边 PWM 模式示意图

5.1.2.8 PWM输出端口

T8Px 支持 2 个 PWM 输出端口，T8Px0 与 T8Px1。可单独使能作为 PWM 输出端口，且可分别通过 T8Px0B 与 T8Px1B 选择 pwmout 正向输出或反向输出。

5.1.2.9 特殊功能寄存器

寄存器名称		T8Px 计数器 (T8P1/ T8P2)	
地址	T8P1: FFC0 _H T8P2: FFC4 _H		
复位值	0000_0000 _B		
T8Px	bit7-0	R/W	T8Px 计数器 00 H ~ FF H

寄存器名称		T8Px 周期寄存器 (T8P1P/ T8P2P)	
地址	T8P1P: FFC1 _H T8P2P: FFC5 _H		
复位值	1111_1111 _B		
T8PxP<7:0>	bit7-0	R/W	T8Px 周期寄存器 00 H ~ FF H

寄存器名称		T8Px 精度寄存器 (T8P1R/ T8P2R)	
地址	T8P1R: FFC2 _H T8P2R: FFC6 _H		
复位值	0000_0000 _B		
T8PxR<7:0>	bit7-0	R/W	T8Px 精度寄存器 00 H ~ FF H

寄存器名称		T8P 输出控制寄存器 (T8POC)	
地址	FFBF _H		
复位值	0000_0000 _B		
T8P10EN	bit0	R/W	T8P10 端口使能位 0: T8P10 用于通用 I/O 1: T8P10 用于 PWM 输出功能
T8P11EN	bit1	R/W	T8P11 端口使能位 0: T8P11 用于通用 I/O 1: T8P11 用于 PWM 输出功能
T8P10B	bit2	R/W	T8P10 输出反向控制位 0: T8P10 输出不反向 1: T8P10 输出反向
T8P11B	bit3	R/W	T8P11 输出反向控制位 0: T8P11 输出不反向 1: T8P11 输出反向
T8P20EN	bit4	R/W	T8P20 端口使能位 0: T8P20 用于通用 I/O 1: T8P20 用于 PWM 输出功能
T8P21EN	bit5	R/W	T8P21 端口使能位 0: T8P21 用于通用 I/O 1: T8P21 用于 PWM 输出功能
T8P20B	bit6	R/W	T8P20 输出反向控制位 0: T8P20 输出不反向 1: T8P20 输出反向
T8P21B	bit7	R/W	T8P21 输出反向控制位 0: T8P21 输出不反向 1: T8P21 输出反向

寄存器名称		T8P 控制寄存器 (T8P1C/T8P2C)	
地址	T8P1C: FFC3 _H T8P2C: FFC7 _H		
复位值	0000_0000 _B		
T8PxPRS	bit1-0	R/W	T8Px 预分频器分频比选择位 00: 预分频为 1:1 01: 预分频为 1:4 1x: 预分频为 1:16
T8PxM	bit3-2	R/W	T8Px 工作模式选择位 00: 关闭 T8Px 01: 定时器模式 10: 单边 PWM 输出模式 11: 双边 PWM 输出模式
T8PxPOS	bit7-4	R/W	T8Px 后分频器分频比选择位 0000: 后分频为 1:1 0001: 后分频为 1:2 ... 1111: 后分频为 1:16

5.1.3 16 位门控型定时器 (T16G1/T16G2)

5.1.3.1 概述

- ◇ T16Gx 支持 5 种工作模式: 定时器/计数器模式, 捕捉器模式, 比较器模式, 单边 PWM 模式和双边 PWM 模式
- ◇ 定时器/计数器模式可分为: 对系统时钟二分频 ($F_{osc}/2$) 定时, 对外部时钟 (T16GxCKI) 进行同步计数或者异步计数
- ◇ 捕捉器模式, 对外部输入信号进行捕捉, 满足捕捉条件时产生中断
- ◇ 比较器模式, 对计数器的计数值进行比较, 满足比较结果后输出波形。支持 2 个输出端, 并且输出可以反向
- ◇ 单边 PWM 模式和双边 PWM 模式, 支持 2 个输出端, 并且输出可以反向; 支持 17 位 PWM 输出精度
- ◇ T16Gx 支持一个可配置的预分频器
- ◇ T16Gx 包括 16 位计数器(T16GxH, T16GxL), 精度寄存器(T16GxRH, T16GxRL) 和周期寄存器(T16GxPH, T16GxPL)
- ◇ T16Gx 计数器的初值可配置
- ◇ T16Gx 支持中断产生 T16GxIF (必须软件清零)
- ◇ T16Gx 在低功耗模式下只支持异步计数模式, 并可产生中断唤醒 CPU。
- ◇ 支持门控设计, 通过门控信号 T16GxGI 控制 T16Gx 定时/计数

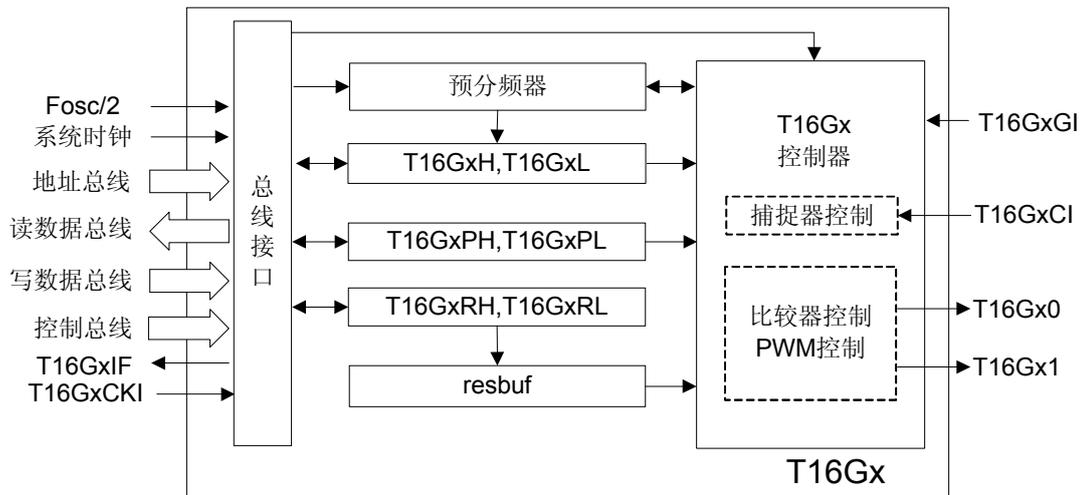


图 5-5 T16Gx 内部结构图

5.1.3.2 时钟源配置

T16Gx 支持 2 种时钟源：系统时钟二分频（Fosc/2）和 T16GxCKI。其中 T16GxCKI 为外部计数时钟输入，通过配置 T16GxCS<1:0>来选择时钟源。选择外部计数时钟源时，通过配置 T16GxSYN 选择计数时钟是否经系统时钟同步。当同步外部时钟时，外部时钟的高电平和低电平时间，都需要至少保持 1 个机器周期。

5.1.3.3 预分频器配置

T16Gx 支持一个可配置的预分频器，对选择的时钟源进行预分频，并产生计数器（T16GxH, T16GxL）的计数时钟。通过 T16GxPRS<1:0>配置预分频器的分频比。任何对计数器的写操作都会使预分频器清零，但不改变配置的分频比。预分频器的计数值不可读写。

5.1.3.4 定时器/计数器模式

当 T16GxM<3:0>=0000 时，T16Gx 配置为定时器/计数器模式。

当 T16GxCS<1:0>=01 时，T16Gx 为定时器模式，时钟源为系统时钟 2 分频。

当 T16GxCS<1:0>=10 时，T16Gx 为计数器模式，时钟源为外部输入时钟 T16GxCKI。在计数器模式下，T16GxSYN=1 表示外部输入时钟不经系统时钟同步，即异步计数；T16GxSYN=0 表示外部输入时钟经过系统时钟同步，此工作模式要求外部输入时钟的高/低电平时间，至少保持 1 个机器周期。

在定时器/计数器模式下，T16Gx 计数器（T16GxH, T16GxL）对时钟源进行递增计数，当计数值溢出时（即从 FFFFH 变为 0000H），产生 T16Gx 中断，该中断必须软件清零。

T16Gx 支持门控开关，通过 T16GxGI 门控信号对 T16Gx 计数进行门控。T16GxGB 位用于选择门控信号的极性。当 T16GxGB=0 时，T16GxGI 为低电平时使能计数，高电平暂停计数；当 T16GxGB=1 时，则相反。

当 T16Gx 处于异步计数模式时，可以在低功耗模式下继续工作，并且产生的中断可以唤醒 CPU。

5.1.3.5 捕捉器模式

T16GxM<3:2>=01 时，T16Gx 配置为捕捉器模式，T16GxCI 所在管脚作为捕捉输入端口。

T16GxM<1:0>用于设置捕捉条件，如下表。

T16GxM<1:0>	捕捉条件	备注
00	捕捉 T16GxCI 每 1 个下降沿脉冲	T16GxM<3:2>=01
01	捕捉 T16GxCI 每 1 个上升沿脉冲	
10	捕捉 T16GxCI 每 4 个上升沿脉冲	
11	捕捉 T16GxCI 每 16 个上升沿脉冲	

表 5-6 捕捉条件配置表

T16Gx 配置为捕捉模式时，时钟源必须配置为系统时钟 2 分频 Fosc/2，或经系统时钟同步后的外部时钟输入。在此模式下，16 位计数器（T16GxH, T16GxL）进行递增计数，当 T16GxCI 输入信号的变化状态满足捕捉条件时，计数器（T16GxH, T16GxL）的值将被分别捕捉到捕捉寄存器（T16GxRH, T16GxRL）中，并产生 T16Gx 中断，该中断必须由软件清零。计数器继续递增计数。若下一次捕捉事件发生时，捕捉寄存器（T16GxRH, T16GxRL）中的值未被及时读取，将被新捕捉的值覆盖。

T16Gx 支持 1 个边沿计数器。只有当 T16Gx 配置为捕捉器模式时，该边沿计数器才被使用。当 T16Gx 关闭或配置成其他模式时，该边沿计数器会被清零并且不被使用。但在 T16Gx 的 4 种捕捉模式相互切换时，该边沿计数器不会被清零。因此，当切换捕

捉模式后，首次捕捉可能存在误差，同时也可能导致错误的中断产生。为了避免产生错误中断，用户在改变模式时应该禁止 T16Gx 中断产生，并且清除中断标志。

5.1.3.6 比较器模式

当 $T16GxM<3:2>=10$ 时，T16Gx 配置为比较器模式，T16GxCO 所在管脚作为比较器输出端口。

T16GxM<1:0>用于设置匹配触发事件，如下表。

T16GxM<1:0>	匹配触发事件	备注
00	比较匹配时比较器输出 1	T16GxM<3:2>=10
01	比较匹配时比较器输出 0	
10	比较匹配时比较器输出不变	
11	比较匹配时复位 T16GxH/T16GxL，触发 ADC	

表 5-7 匹配触发事件配置表

T16Gx 配置为比较器模式时，时钟源必须配置为系统时钟 2 分频 $F_{osc}/2$ ，或经系统时钟同步后的外部时钟输入。在此模式下，16 位计数器（T16GxH,T16GxL）进行递增计数。当计数器（T16GxH,T16GxL）的计数值与比较寄存器（T16GxRH,T16GxRL）中的比较值相等时，执行相应的比较匹配事件，并产生比较匹配中断，该中断必须软件清零。

5.1.3.7 单边PWM模式

T16GxM<3:0>=1100 时，T16Gx 为单边 PWM 模式。

单边 PWM 模式计数时钟源为系统时钟二分频 $F_{osc}/2$ ，并支持预分频器。

PWM 周期

使能单边 PWM 模式后，T16Gx（T16GxH,T16GxL）从设定的初始值开始递增计数，当 T16Gx（T16GxH,T16GxL）及当前时钟相位与 17 位精度缓冲器 *resbuf* 的值相匹配时，PWM 输出 *pwmout* 改变为 0，并继续递增计数。当 T16Gx

（T16GxH,T16GxL）的计数值与 T16GxP（T16GxPH,T16GxPL）相等时，PWM 输出 *pwmout* 改变为 1，同时将当前 T16GxR（T16GxRH,T16GxRL）和扩展精度位 T16GxREX（T16GxCH<4>）的数值载入 *resbuf* 内，并产生 T16GxIF 中断标志。再重新开始循环 PWM 周期。

特别的，若 *resbuf* 的值为 0，则当前 PWM 周期内 PWM 输出 *pwmout* 始终为 0；若 *resbuf* 的高 16 位值（即上一次载入的 T16GxRH,T16GxRL）大于 T16GxP（T16GxPH,T16GxPL），则当前 PWM 周期内 PWM 输出始终为 1。

注：使能单边 PWM 模式后的第一个 PWM 周期内，由于 *resbuf* 的值不确定，所以 PWM 的输出也是不确定的。

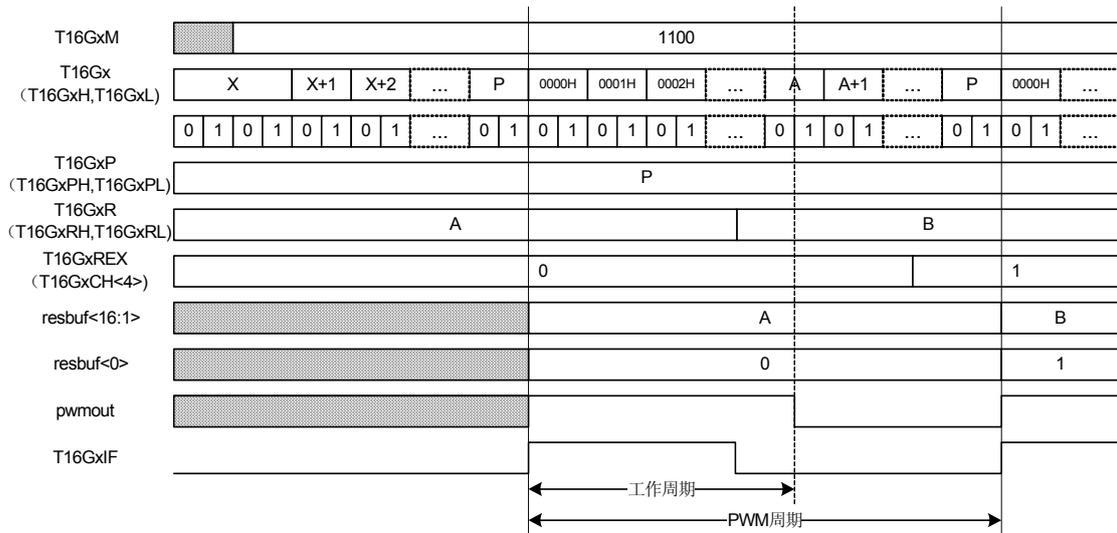


图 5-6 T16Gx 单边 PWM 模式示意图

PWM 计算公式如下：

$$\text{PWM 周期} = [(T16GxPH, T16GxPL) + 1] \times 2 \times T_{osc} \times (\text{预分频器分频比})$$

$$\text{PWM 频率} = 1 / [\text{PWM 周期}]$$

$$\text{PWM 脉宽} = [(T16GxRH, T16GxRL) \times 2 + T16GxREX] \times T_{osc} \times (\text{预分频器分频比})$$

$$\text{PWM 占空比} = [\text{PWM 脉宽}] / [\text{PWM 周期}]$$

给定 PWM 频率，PWM 的最大分辨率可计算为：

$$\text{分辨率} = \frac{\log\left(\frac{F_{osc}/2}{F_{pwm} * F_{ckps}}\right)}{\log 2}$$

F_{CKPS} 是计数器的预分频器的分频比。

5.1.3.8 双边 PWM 模式

T16GxM<3:0>=1101 时，为双边 PWM 模式。

使能双边 PWM 模式后，首先从一个起始周期开始，起始周期完成后不断循环 PWM 周期。

起始周期

T16Gx (T16GxH, T16GxL) 在起始周期内从初始值递增计数到与周期寄存器 T16GxP (T16GxPH, T16GxPL) 相等，此时将精度寄存器 T16GxR (T16GxRH, T16GxRL) 和扩展精度位 T16GxREX (T16GxCH<4>) 的数值载入 17 位精度缓冲器 resbuf 内，并产生 T16GxIF 中断标志。起始周期内 PWM 输出不确定。

PWM 周期

起始周期完成后，T16Gx (T16GxH, T16GxL) 从与 T16GxP 相等的值开始递减计数，当 T16Gx (T16GxH, T16GxL) 及当前时钟相位与 17 位精度缓冲器 resbuf 的值相匹配

时，PWM 输出 `pwmout` 被置 1，并继续递减计数直至减到零。
 当 T16Gx (T16GxH,T16GxL) 的计数值为零时，再进行递增计数。当 T16Gx (T16GxH,T16GxL) 及当前时钟相位与 17 位精度缓冲器 `resbuf` 的值相匹配时，PWM 输出 `pwmout` 被清 0。并继续递增计数直至与 T16GxP (T16GxPH,T16GxPL) 的值相等。
 当 T16Gx (T16GxH,T16GxL) 的计数值与 T16GxP (T16GxPH,T16GxPL) 相等时，将当前精度寄存器 T16GxR (T16GxRH,T16GxRL) 和扩展精度位 T16GxREX (T16GxCH<4>) 的数值载入 17 位精度缓冲器 `resbuf` 内，并产生 T16GxIF 中断标志。再重新开始循环 PWM 周期。
 特别的，若 `resbuf` 的值为 0，则当前 PWM 周期内 PWM 输出 `pwmout` 始终为 0；若 `resbuf` 的高 16 位值（即上一次载入的 T16GxRH,T16GxRL）大于 T16GxP (T16GxPH,T16GxPL)，则当前 PWM 周期内 PWM 输出始终为 1。

双边 PWM 模式计数时钟源为系统时钟二分频 $F_{osc}/2$ ，并支持预分频器。

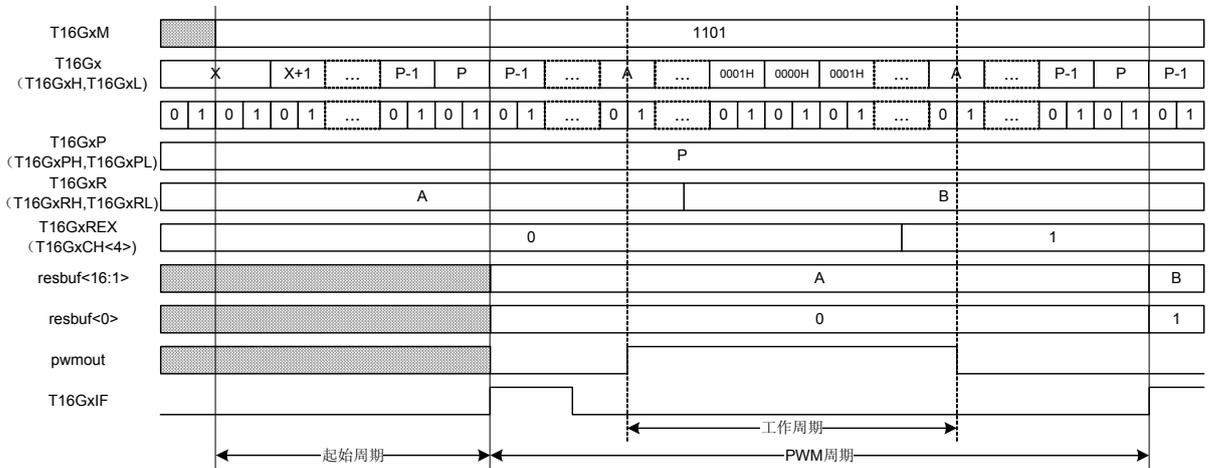


图 5-7 T16Gx 双边 PWM 模式示意图

5.1.3.9 T16Gx复用功能输出端口

T16Gx 的比较器模式或单/双边 PWM 模式，均支持 2 个输出端口 T16Gx0 与 T16Gx1。可单独使能作为 T16Gx 复用功能输出端口，且可分别通过 T16Gx0B 与 T16Gx1B 选择正向输出或反向输出。

注：只有在计数时钟源关闭 (T16GxCS<1:0>=00) 时，才可对 T16Gx (T16GxH,T16GxL) 计数器进行写操作，否则写操作无效。

5.1.3.10 特殊功能寄存器

寄存器名称		T16Gx 计数器<7:0> (T16G1L/ T16G2L)	
地址	T16G1L: FFC8 _H T16G2L: FFD0 _H		
复位值	xxxx_xxxx _B		
T16GxL	bit7-0	R/W	T16Gx 计数器低 8 位, 只在 T16GxCS<1:0>=00 时, 可写

寄存器名称		T16Gx 计数器<15:8> (T16G1H/ T16G2H)	
地址	T16G1H: FFC9 _H T16G2H: FFD1 _H		
复位值	xxxx_xxxx _B		
T16GxH	bit7-0	R/W	T16Gx 计数器高 8 位, 只在 T16GxCS<1:0>=00 时, 可写

寄存器名称		T16Gx 周期寄存器<7:0> (T16G1PL/ T16G2PL)	
地址	T16G1PL: FFCA _H T16G2PL: FFD2 _H		
复位值	1111_1111 _B		
T16GxPL	bit7-0	R/W	T16Gx 周期值低 8 位

寄存器名称		T16Gx 周期寄存器<15:8> (T16G1PH/ T16G2PH)	
地址	T16G1PH: FFCA _H T16G2PH: FFD3 _H		
复位值	1111_1111 _B		
T16GxPH	bit7-0	R/W	T16Gx 周期值高 8 位

寄存器名称		T16Gx 精度寄存器<7:0> (T16G1RL/ T16G2RL)	
地址	T16G1RL: FFCC _H T16G2RL: FFD4 _H		
复位值	0000_0000 _B		
T16GxRL	bit7-0	R/W	T16Gx 精度值低 8 位

寄存器名称		T16Gx 精度寄存器<15:8> (T16G1RH/ T16G2RH)	
地址	T16G1RH: FFCD _H T16G2RH: FFD5 _H		
复位值	0000_0000 _B		
T16GxRH	bit7-0	R/W	T16Gx 精度值高 8 位

寄存器名称	T16Gx 控制寄存器<7:0> (T16G1CL/ T16G2CL)		
地址	T16G1CL: FFCE _H T16G2CL: FFD6 _H		
复位值	0000_0000 _B		
T16GxCS	bit1-0	R/W	T16Gx 时钟源选择位 00: 关闭 T16Gx 计数器 01: 系统时钟二分频 (Fosc/2) 10: T16GxCKI (上升沿) 11: 保留未用
T16GxSYN	bit2	R/W	T16Gx 外部时钟输入同步控制位 0: 外部时钟输入经系统时钟同步 1: 外部时钟输入不经系统时钟同步
-	bit3	R/W	-
T16GxPRS	bit5-4	R/W	T16Gx 输入预分频选择位 00 = 1:1 01 = 1:2 10 = 1:4 11 = 1:8
T16GxGEN	bit6	R/W	T16Gx 门控使能位 0: 禁止 T16Gx 门控 1: 使能 T16Gx 门控
T16GxGB	bit7	R/W	T16Gx 门控信号极性位 0: T16Gx 门控信号为低时, T16Gx 计数 1: T16Gx 门控信号为高时, T16Gx 计数

寄存器名称	T16Gx 控制寄存器<15:8> (T16G1CH/ T16G2CH)		
地址	T16G1CH: FFCF _H T16G2CH: FFD7 _H		
复位值	0000_0000 _B		
T16GxM	bit3-0	R/W	T16Gx 工作模式选择位 0000 = 定时器/计数器模式 0001 = 保留 001x = 保留 0100 = 捕捉 T16GxCI 每 1 个脉冲下降沿 0101 = 捕捉 T16GxCI 每 1 个脉冲上升沿 0110 = 捕捉 T16GxCI 每 4 个脉冲上升沿 0111 = 捕捉 T16GxCI 每 16 个脉冲上升沿 1000 = 匹配时输出 1 1001 = 匹配时输出 0 1010 = 匹配时无输出 1011 = 匹配时复位 T16GxH/T16GxL, 触发 ADC 1100 = 单边 PWM 模式 1101 = 双边 PWM 模式 111x = 保留
T16GxREX	bit4	R/W	PWM 模式扩展精度位
-	bit7-5	-	保留未用

寄存器名称		T16G 输出控制寄存器 (T16GOC)	
地址	FFD8 _H		
复位值	0000_0000 _B		
T16G10EN	bit0	R/W	T16G10 端口使能位 0: 通用 I/O 1: 比较器/PWM 输出功能
T16G11EN	bit1	R/W	T16G11 端口使能位 0: 通用 I/O 1: 比较器/PWM 输出功能
T16G10B	bit2	R/W	T16G10 输出反向控制位 0: 输出不反向 1: 输出反向
T16G11B	bit3	R/W	T16G11 输出反向控制位 0: 输出不反向 1: 输出反向
T16G20EN	bit4	R/W	T16G20 端口使能位 0: 通用 I/O 1: 比较器/PWM 输出功能
T16G21EN	bit5	R/W	T16G21 端口使能位 0: 通用 I/O 1: 比较器/PWM 输出功能
T16G20B	bit6	R/W	T16G20 输出反向控制位 0: 输出不反向 1: 输出反向
T16G21B	bit7	R/W	T16G21 输出反向控制位 0: 输出不反向 1: 输出反向

5.2 模/数转换器 (ADC)

5.2.1 概述

- ◇ 10 位 AD 采样精度
- ◇ 8 个模拟输入端
- ◇ 支持 10 位转换结果，可选择高位对齐或低位对齐格式
- ◇ 支持 ADC 中断标志 ADIF，可唤醒 IDLE 模式
- ◇ 支持正向和负向可配置参考电压
- ◇ 支持可配置 AD 转换时钟

5.2.2 内部结构图

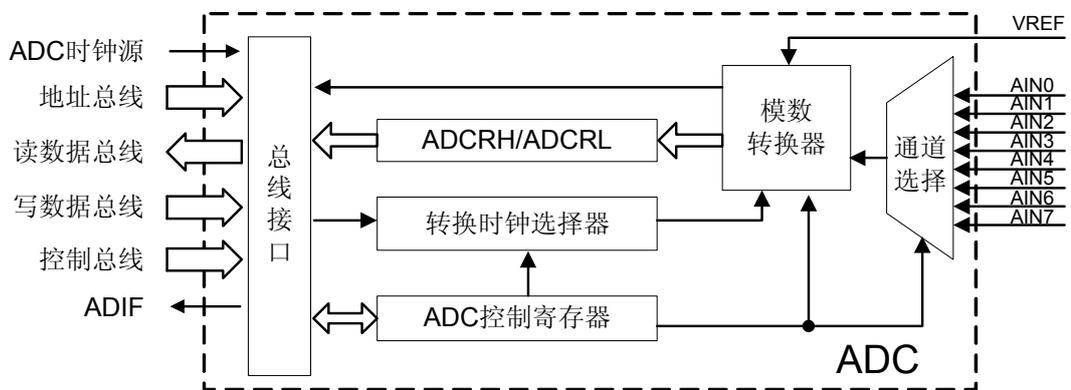


图 5-8 ADC 内部结构图

5.2.3 AD时序特征示意图

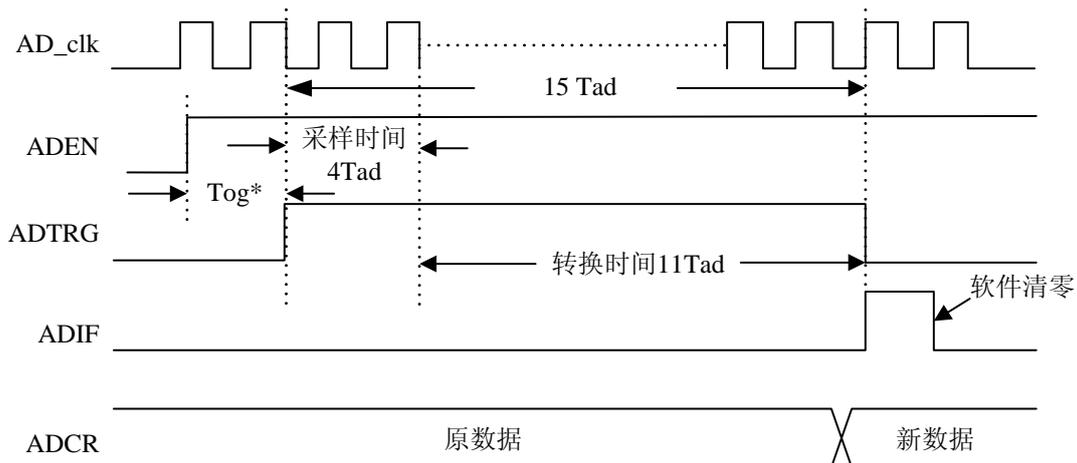


图 5-9 ADC 时序特征示意图

注：若 ADEN 保持开启，上一次 ADC 转换结束后需等待至少 1 个 TAD 时间才能开始下一次转换；若上一次 ADC 转换结束后关闭 ADEN，则重新开始下一次 ADC 转换不需要等待时间。

5.2.4 参考例程

应用例程：对模拟输入通道 0(AIN0)进行模数转换

```

BCC    ANS,0           ; AIN0 所在端口配置为模拟端口
BCC    ADCCH, ADFM     ; 转换结果高位对齐放置
MOVI   0X01
MOVA   ADCCL           ; 使能 ADC 转换器，选中通道 0
BSS    ADCCL, ADTRG    ; 触发 ADC 转换
AD_WAIT
JBC    ADCCL, ADTRG    ; 等待 ADC 转换完成
GOTO   AD_WAIT
MOV    ADCRH, 0        ; 读取高 8 位转换结果
... ..
MOV    ADCRL, 0        ; 读取低 2 位转换结果
... ..
    
```

注：ADC 中断可以唤醒 IDLE 模式。但在启动 ADC (ADTRG) 和执行 IDLE 指令之间必须保证 2 条指令的时间，可以插入 2 条 NOP 指令。

5.2.5 特殊功能寄存器

寄存器名称	ADC 转换值寄存器<7:0> (ADCRL)		
地址	FFDB _H		
复位值	XXXX_XXXX _B		
ADCRL	bit7-0	R/W	A/D 转换结果低 8 位

寄存器名称	ADC 转换值寄存器<15:8> (ADCRH)		
地址	FFDC _H		
复位值	XXXX_XXXX _B		
ADCRH	bit7-0	R/W	A/D 转换结果高 8 位

寄存器名称	ADC 控制寄存器<7:0> (ADCCL)		
地址	FFD9 _H		
复位值	0000_0000 _B		
ADEN	bit0	R/W	A/D 转换使能位 0: 关闭 A/D 转换器 1: 运行 A/D 转换器
ADTRG	bit1	R/W	A/D 转换状态位 0: A/D 未进行转换, 或 A/D 转换已完成 1: A/D 转换正在进行, 该位置 1 启动 A/D 转换
ADCHS	bit5-2	R/W	A/D 模拟通道选择位 0000 = 通道 0 (AIN0) 0001 = 通道 1 (AIN1) 0010 = 通道 2 (AIN2) 0011 = 通道 3 (AIN3) 0100 = 通道 4 (AIN4) 0101 = 通道 5 (AIN5) 0110 = 通道 6 (AIN6) 0111 = 通道 7 (AIN7) 1xxx = 保留未用
ADVREFN	bit6	R/W	A/D 负向参考电压选择位 0: 内部电源电压 VSS 1: 外部参考电压 VREFN
ADVREFP	bit7	R/W	A/D 正向参考电压选择位 0: 内部参考电压 VREF 2.5V 1: 外部参考电压 VREFP

寄存器名称	ADC 控制寄存器<15:8> (ADCCH)		
地址	FFDA _H		
复位值	0000_0000 _B		
-	bit3-0	-	
ADCS	bit6-4	R/W	A/D 时钟选择位 111 = Fosc 110 = Fosc/8 101 = Fosc/64 100 = Fosc/512 011 = F _{32K} 010 = F _{32K} /4 001 = F _{32K} /16 000 = F _{32K} /64
ADFM	bit7	R/W	A/D 转换数据放置格式选择位 0: 高位对齐 (ADCRH<7:0>, ADCRL<7:6>) 1: 低位对齐 (ADCRH<1:0>, ADCRL<7:0>)

5.3 通用异步接收/发送器 (UART1/UART2/UART3/UART4)

5.3.1 概述

- ◇ UARTx 支持异步接收和异步发送
- ◇ UARTx 支持全/半双工模式
- ◇ UARTx 支持 8/9 位模式
- ◇ UARTx 支持 1 组发送数据寄存器 (TXxB) 和接收数据寄存器 (RXxB)
- ◇ UARTx 支持高速模式和低速模式, 传输波特率可配置
- ◇ UARTx 支持 2 个中断, 发送中断和接收中断, 都必须软件清零
- ◇ UARTx 兼容 RS-232/RS-442/RS-485 的通讯接口
- ◇ UART1/UART2 支持发送脉宽调制模式

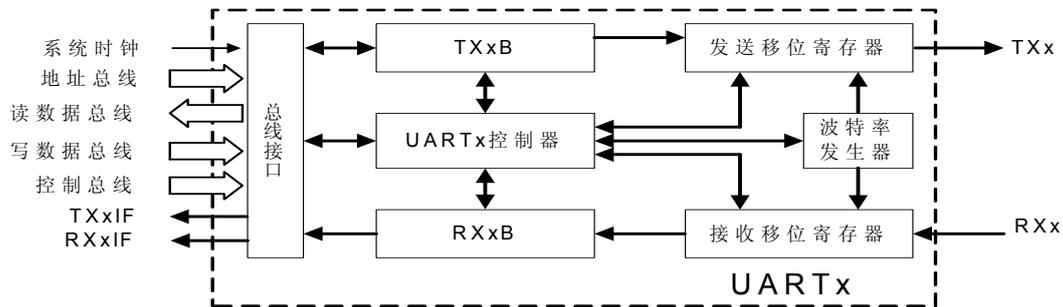


图 5-10 UARTx 结构框图

5.3.2 数据格式

UARTx 模块每帧数据由 1 位起始位, 8 位/9 位数据位和 1 位停止位组成。在没有数据发送/接收时, 管脚处于高电平状态。发送 8 位/9 位数据可以通过 TXxM 设置, 接收 8 位/9 位数据可以通过 RXxM 设置。

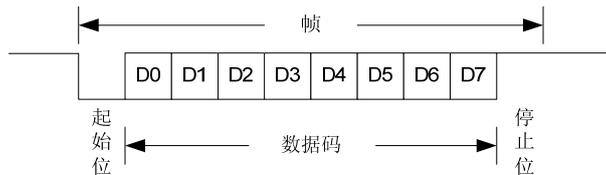


图 5-11 UARTx 8 位数据格式

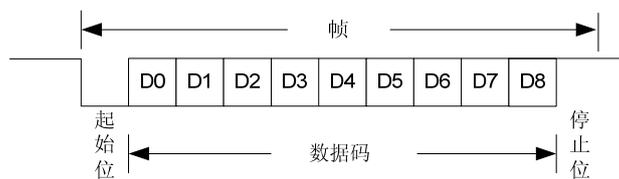


图 5-12 UARTx 9 位数据格式

5.3.3 UARTx异步发送器

异步发送器发送数据时，起始位 **Start** 和结束位 **Stop** 由芯片内部产生，用户只需要使能异步发送器，并将所要发送的数据写入 **TXxB** 和 **TXxR8** 内，就能实现异步发送，异步发送器还可以实现数据连续发送。操作流程如图如下：

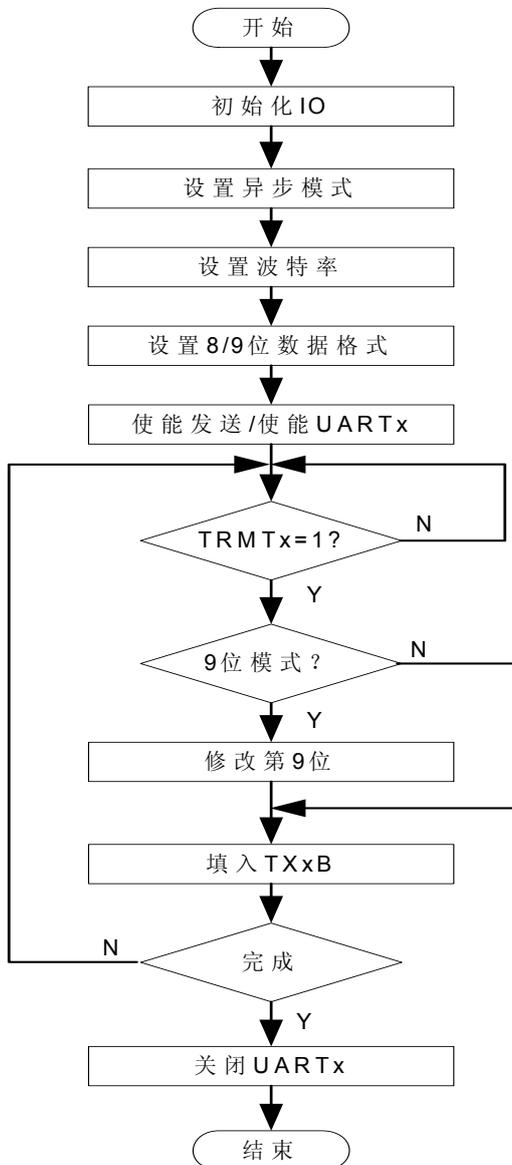


图 5-13 UARTx 发送器流程图

5.3.4 UARTx异步接收器

异步接收器接收数据时，用户可以查询 $RXxIF$ 中断标志位，来判断是否收到完整的一帧数据，并通过读取 $RXxB$ 和 $RXxR8$ 获得数据。芯片内部提供 2 级 9 位 FIFO 作为接收数据缓冲区，若用户在第三个数据接收完毕前，未读取 $RXxB$ ，则溢出标志位 $OERRx$ 将置 1。 $FERRx$ 在未接收到结束位 Stop 时置 1。操作流程图如下：

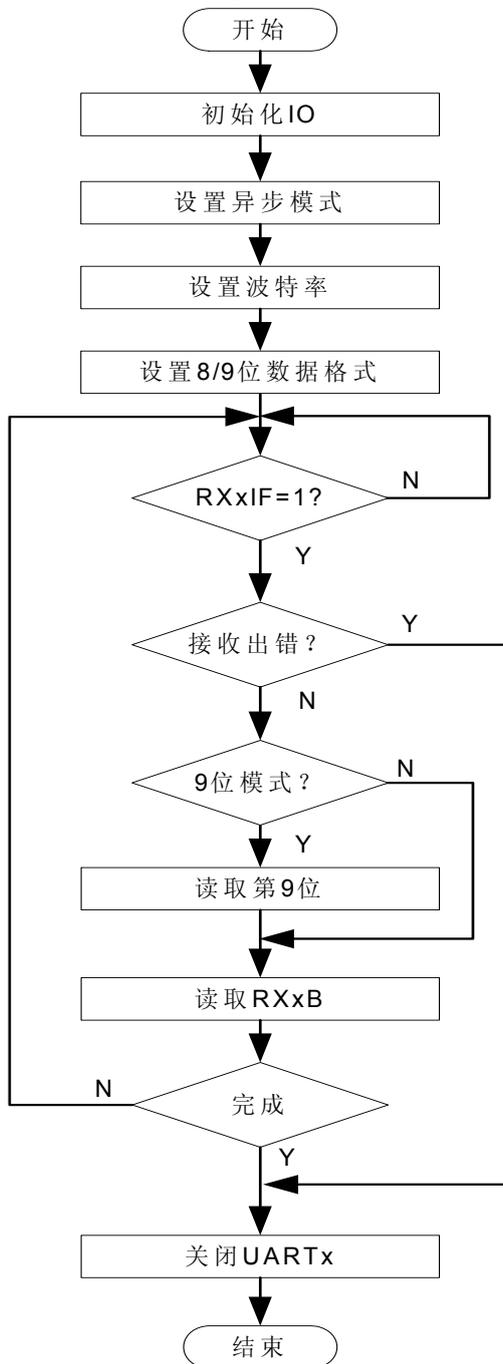


图 5-14 UARTx 接收器流程图

5.3.5 发送脉宽调制模式

UART1/UART2 支持发送脉宽调制模式。

当 TXxPEN=1 时，使能 UARTx 发送脉宽调制模式。发送脉宽调制模式是将 UART 发送端的电平与 PWM 调制信号源进行调制后再从发送端输出。

配置 TXxPLV，选择发送端的电平；当 TXxPLV=0 时，对 UART 发送的低电平进行 PWM 调制，当 TXxPLV=1 时，则是对 UART 发送的高电平进行 PWM 调制。

UART1 支持 T8P1 或 T16G1 的 PWM 调制功能，UART2 支持 T8P2 或 T16G2 的 PWM 调制功能。

示意图如下：

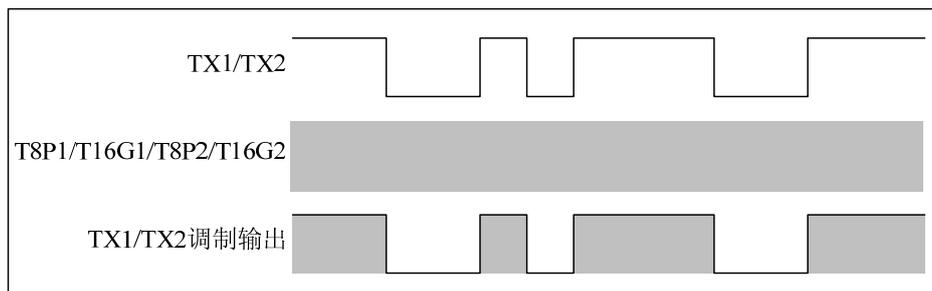


图 5-15 高电平调制输出波形图

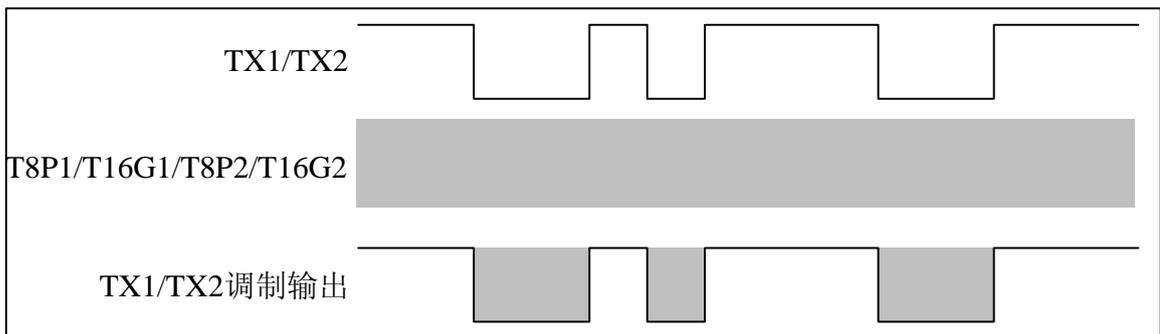


图 5-16 低电平调制输出波形图

5.3.6 特殊功能寄存器

寄存器名称	UARTx 接收数据寄存器 (RX1B/RX2B/RX3B/RX4B)		
地址	RX1B: FFE0 _H RX2B: FFE5 _H RX3B: FFEA _H RX4B: FFF0 _H		
复位值	0000_0000 _B		
RXxB	bit7-0	R/W	异步接收数据

寄存器名称		UARTx 接收状态寄存器 (RX1S/RX2S/RX3S/RX4S)	
地址	RX1S: FFE1 _H RX2S: FFE6 _H RX3S: FFEB _H RX4S: FFF1 _H		
复位值	0000_000x _B		
RXxR8	bit0	R	第 9 位接收数据 0: 第 9 位数据为 0 1: 第 9 位数据为 1
FERRx	bit1	R	帧格式错标志位 0: 无帧格式错误 1: 帧格式错 (读 RXxB, 该位被刷新)
OERRx	bit2	R	接收溢出标志位 0: 无溢出错误 1: 有溢出错误 (清 RXxEN 位可将此位清除)
-	bit5-3	-	-
RXxM	bit6	R/W	接收数据格式选择位 0: 8 位数据接收格式 1: 9 位数据接收格式
RXxEN	bit7	R/W	接收使能位 0: 禁止 1: 使能

寄存器名称		UARTx 发送数据寄存器 (TX1B/TX2B/TX3B/TX4B)	
地址	TX1B: FFE2 _H TX2B: FFE7 _H TX3B: FFEC _H TX4B: FFF2 _H		
复位值	0000_0000 _B		
TXxB	bit7-0	R/W	异步发送数据

寄存器名称	UARTx 发送状态寄存器 (TX1S/TX2S/TX3S/TX4S)		
地址	TX1S: FFE3 _H TX2S: FFE8 _H TX3S: FFED _H TX4S: FFF3 _H		
复位值	0000_0010 _B		
TXxR8	bit0	R/W	第 9 位发送数据 0: 第 9 位数据为 0 1: 第 9 位数据为 1
TRMTx	bit1	R	发送移位寄存器 (TSRx) 空标志位 0: TSR 不空 1: TSR 空
-	bit4-2	-	-
BRGHx	bit5	R/W	波特率选择位 0: 低速波特率 1: 高速波特率
TXxM	bit6	R/W	发送数据格式选择位 0: 8 位数据格式 1: 9 位数据格式
TXxEN	bit7	R/W	发送器使能位 0: 禁止 1: 使能

寄存器名称	UARTx 波特率寄存器 (BR1R/BR2R/BR3R/BR4R)		
地址	BR1R: FFE4 _H BR2R: FFE9 _H BR3R: FFEE _H BR4R: FFF4 _H		
复位值	0000_0000 _B		
BRxR	bit7-0	R/W	发送/接收波特率

注: UARTx 波特率计算公式如下:

BRGHx= 0 时: $F_{osc} / (64 (BRxR+1))$

BRGHx= 1 时: $F_{osc} / (16 (BRxR+1))$

寄存器名称		UART 发送脉宽调制控制寄存器 (TXPC)	
地址	FFEF _H		
复位值	0000_0000 _B		
TX1PEN	bit0	R/W	TX1 调制输出使能位 0: 禁止 1: 使能
TX1PLV	bit1	R/W	TX1 调制电平选择位 0: 输出低电平时进行 PWM 调制 1: 输出高电平时进行 PWM 调制
TX1PS	bit2	R/W	TX1 调制 PWM 选择位 0: 选择 T8P1 PWM 1: 选择 T16G1 PWM
-	bit3	-	-
TX2PEN	bit4	R/W	TX2 调制输出使能位 0: 禁止 1: 使能
TX2PLV	bit5	R/W	TX2 调制电平选择位 0: 输出低电平时进行 PWM 调制 1: 输出高电平时进行 PWM 调制
TX2PS	bit6	R/W	TX2 调制 PWM 选择位 0: 选择 T8P2 PWM 1: 选择 T16G2 PWM
-	bit7	-	-

5.4 I2C总线主控器 (I2CM)

5.4.1 概述

- ◇ 支持单主控制模式，不支持多主仲裁模式和从动模式
- ◇ 支持标准 I2C 协议，工作速率最大 400Kbit/s
- ◇ 支持 I2C 通讯信号发生完成中断标志，必须软件清零
- ◇ 由软件支持 7 位寻址方式或 10 位寻址方式
- ◇ 可选择通过 SCL/SDA 与片外通信的 I2C 接口通信
- ◇ 时钟线 (SCL) 不支持时钟线等待请求操作 (从动器下拉时钟线)
- ◇ 数据线 (SDA) 使用开漏设计，必须使用内部弱上拉或外部上拉电阻

5.4.2 I2CM端口配置

IO 端口 (I2CTE=0)	I2CM 模式 (I2CTE=1)	备注
PE6	SCL	I2CM 时钟端口
PE7	SDA	I2CM 数据端口 支持内部弱上拉使能

5.4.3 内部结构图

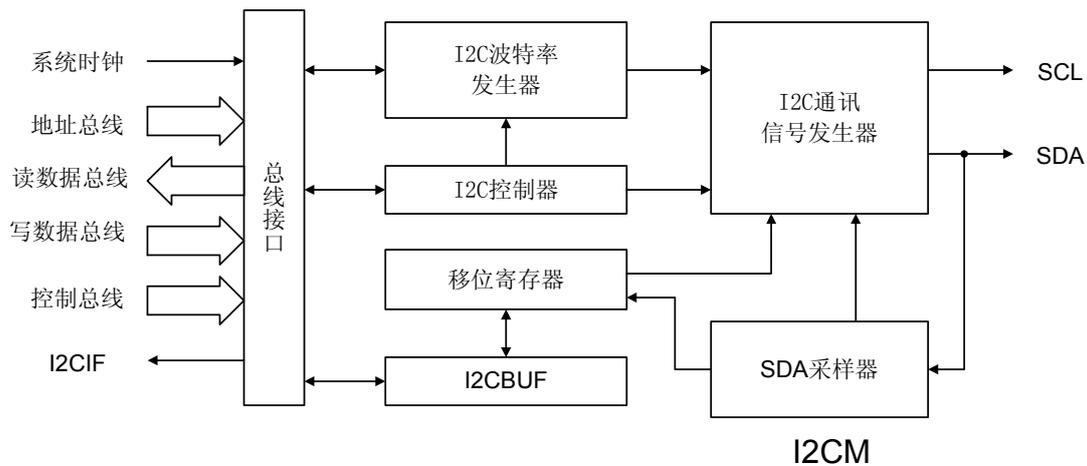


图 5-17 I2CM 内部结构图

5.4.4 总线基本原理

5.4.4.1 通讯协议

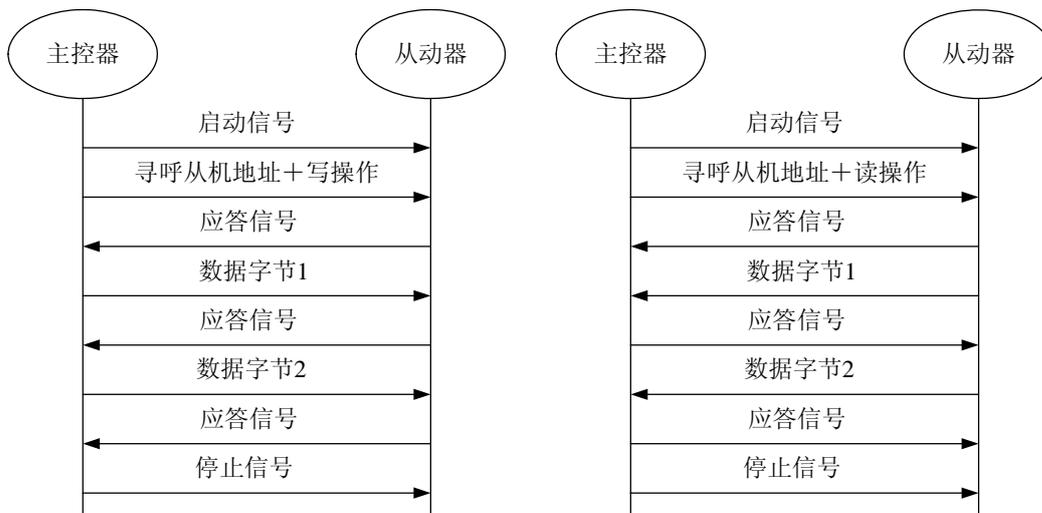


图 5-18 I2C 总线通讯协议示意图

注：I2C 通讯中，必须遵循以下协议

1. 通讯由主控器发起，发送启动信号 S（开始）控制总线，发送停止信号 P（结束）释放总线；
2. 总线上可以同时有多个主控器（前提是每个主控器都支持多主机仲裁机制），但至少需要一个从动器，且每一个从动器都必须有一个独立且唯一的寻呼地址。
3. 主控器在发送启动信号后，紧接着寻呼从动器地址以及发送读写方式位。（根据通讯协议可以支持 7 位地址或者 10 位地址，如果是 7 位地址只需要一个字节，10 位地址则需要 2 个字节）；
4. 读写控制位 R/#W（称为方向位）用于通知从动器数据传送的方向，“0”表示这次通讯是由主控器向从动器“写”数据，“1”表示这次通讯是由主控器向从动器“读”数据；
5. I2C 通讯协议支持应答机制，即发送方每传送一个字节的的数据（包括寻呼地址），接收方必须回答一个应答信号(ACK 或者 NACK)，发送方再根据应答信号进行下一步的操作。
6. 如果主控器和从动器的时钟线（SCL）都使用开漏设计，且主控器支持时钟线等待请求操作，那么从动器可以在时钟线为低电平时下拉时钟线，使主动器等待从动器，直到从动器释放时钟线；
7. 每个数据字节在传送时都是高位在前。

5.4.4.2 数据传输格式参考

由于各种从动器的数据格式不同，因此请参考所使用的 I2C 从动器的使用规格，确定实际的传输格式。在此只介绍一种经典的 I2C 存储器的数据传输格式：

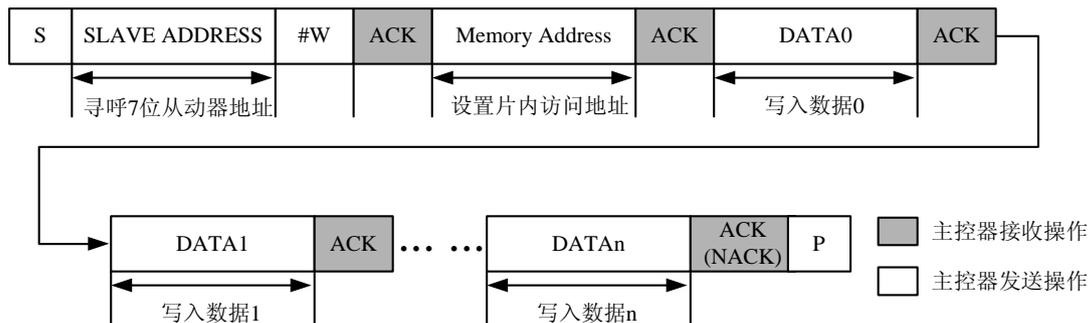


图 5-19 主控器写入从动器数据示意图

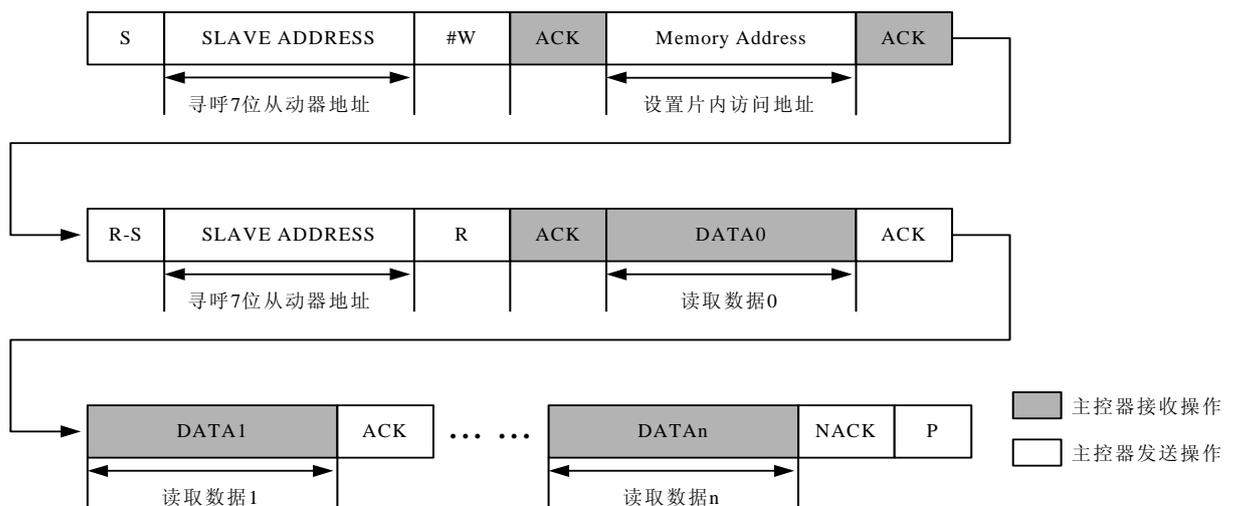


图 5-20 I2CM 读取从动器数据示意图

注：在寻呼 7 位从动器地址时，地址 32H（0110010）为本芯片保留地址，请用户不要使用该地址。

5.4.4.3 操作例程

应用例程 1: I2CM 初始化

```

MOVl    0x07           ; 系统时钟 13MHz, SCL 传输率 203KHz
MOVa    I2CMBRR
BSS     I2CMC, I2CEN   ; 使能 I2CM
BSS     I2CMC, I2CPU   ; 使能内部上拉（若有片外上拉，可以不设置）
BSS     I2CMC, I2CTE   ; I/O 端口设置为 SDA/SCL
    
```

应用例程 2: I2CM “发送启动/重新启动位”

```

BSS     I2CMC, I2CS
BSS     I2CMC, I2CTRIG
I2C_START_WAIT:
JBC     I2CMC, I2CTRIG ; 查询方式判断触发操作是否完成，也可以使用中断方式
GOTO    I2C_START_WAIT
    
```

应用例程 3: I2CM 发送 SLAVE_ADDR, 写/读操作

```

MOVl    0x66/0x67      ; 地址 0x33, 0 为写操作/1 为读操作
MOVa    I2CMB
BSS     I2CMC, I2CTRIG
I2C_SADD_WAIT:
JBC     I2CMC, I2CTRIG ; 查询方式判断触发操作是否完成，也可以使用中断方式
GOTO    I2C_SADD_WAIT
JBC     I2CMC, I2CA    ; 判断是否有应答信号
GOTO    NACK_OPERATION ; 未应答时执行相应操作，也可以“发送重新启动” + “发送
                        ; SLAVE_ADDR”，重复该操作直到对方发送 ACK 为止，
                        ; 通过这样的通讯查询方式，等待对方响应。
    
```

应用例程 4: I2CM 发送数据操作

```

MOVl    DATA
MOVa    I2CMB
BSS     I2CMC, I2CTRIG
I2C_TXDATA_WAIT:
    
```

JBC I2CMC, I2CTRIG ; 查询方式判断触发操作是否完成, 也可以使用中断方式

GOTO I2C_TXDATA_WAIT

JBC I2CMC, I2CA

GOTO NACK_OPERATION **应用例程 5: I2CM 接收数据, 发送 ACK 操作**

作

BCC I2CMC, I2CA ; 接收完成后发送 ACK

BSS I2CMC, I2CTRIG

I2C_RXDATA_WAIT:

JBC I2CMC, I2CTRIG ; 查询方式判断触发操作是否完成, 也可以使用中断方式

GOTO I2C_RXDATA_WAIT

MOV I2CMB, 0 ; 将接收到的数据放入 A 寄存器

应用例程 6: I2CM 接收数据, 发送 NACK 操作

BSS I2CMC, I2CA ; 接收完成后发送 NACK

BSS I2CMC, I2CTRIG

I2C_RXDATA_WAIT:

JBC I2CMC, I2CTRIG ; 查询方式判断触发操作是否完成, 也可以使用中断方式

GOTO I2C_RXDATA_WAIT

MOV I2CMB, 0 ; 将接收到的数据放入 A 寄存器

应用例程 7: I2CM “发送停止位”

BSS I2CMC, I2CP

BSS I2CMC, I2CTRIG

I2C_STOP_WAIT:

JBC I2CMC, I2CTRIG ; 查询方式判断触发操作是否完成, 也可以使用中断方式

GOTO I2C_STOP_WAIT

5.4.5 波特率配置

参数名称	参数符号	参数公式
启动/重新启动建立时间	TSU:S	$T_{osc} \times (I2CMBRR+1) \times 8$
启动/重新启动保持时间	THD:S	$T_{osc} \times (I2CMBRR+1) \times 8$
停止建立时间	TSU:P	$T_{osc} \times (I2CMBRR+1) \times 8$
停止保持时间	THD:P	$T_{osc} \times (I2CMBRR+1) \times 8$
发送数据/应答建立时间	TSU:DA	$T_{osc} \times (I2CMBRR+1) \times 3$
发送数据/应答保持时间	THD:DA	$T_{osc} \times (I2CMBRR+1) \times 1$
接收数据/应答建立时间	TSU:DA	0
接收数据/应答保持时间	THD:DA	0
时钟高电平脉宽	THIGH	$T_{osc} \times (I2CMBRR+1) \times 4$
时钟低电平脉宽	TLOW	$T_{osc} \times (I2CMBRR+1) \times 4$

表 5-8 I2CM 波特率配置表

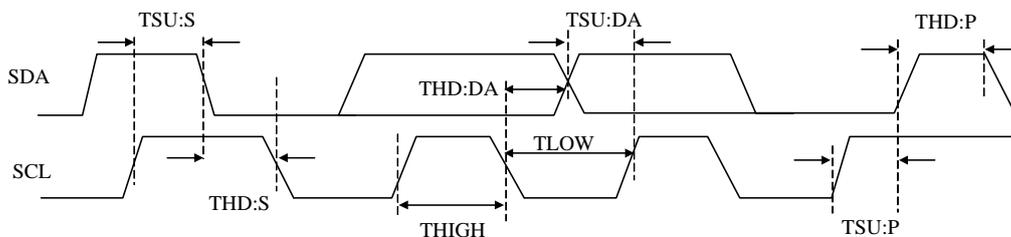


图 5-21 I2CM 波特率时序参数示意图

注：I2CM 主控时钟传输率

$F_{SCL} = F_{osc} / ((I2CMBRR+1) \times 8)$ ，其中 F_{osc} 为系统时钟频率。

5.4.6 特殊功能寄存器

寄存器名称	I2CM 数据缓冲寄存器 (I2CMB)		
地址	FFDE _H		
复位值	0000_0000 _B		
I2CMB	bit7-0	R/W	I2CM 发送/接收数据

寄存器名称	I2CM 波特率寄存器 (I2CMBRR)		
地址	FFDF _H		
复位值	1111_1111 _B		
I2CMBRR	bit7-0	R/W	I2CM 波特率

寄存器名称		I2CM 控制寄存器 (I2CMC)	
地址	FFDD _H		
复位值	0000_0000 _B		
I2CTE	bit0	R/W	I2CM 端口使能位 0: I/O 功能 1: I2CM 功能
I2CA	bit1	R	I2CM “应答位” 接收标志位 (硬件自动清零) 0: 接收到 ACK 1: 接收到 NACK 发送完数据后, 自动接收 “应答位”, 触发数据发送完成后, I2CA 将自动更新, 表示 ACK/NACK
		W	I2CM “应答位” 发送位 0: 接收数据字节后, 自动发送 ACK 1: 接收数据字节后, 自动发送 NACK 接收完数据后, 硬件自动发送 “应答位”, 触发数据接收前预先设置发送 ACK/NACK。
I2CEN	bit2	R/W	I2CM 使能位 0: 禁止 1: 使能
I2CTRIG	bit3	R/W	I2CM 操作触发位 (硬件自动清零) 0: I2CM 处于空闲状态 1: 置 “1” 将触发 I2CM 操作, 读 “1” 表示 I2CM 正处于操作状态。完成 I2CM 操作, 硬件自动清零, 同时 I2CIF 置 “1”。 若使能 I2CS, 将触发 “发送启动/重启动位” 操作 若使能 I2CP, 将触发 “发送停止位” 操作 若设置 I2CA, 将触发 “收数据发应答” 操作 若 I2CB 写入数据, 将触发 “发数据收应答” 操作 (软件保证以上设置不能同时进行)
I2CP	bit4	R/W	I2CM “发送停止位” 使能位 (硬件自动清零) 0: 完成后硬件自动清零 1: 使能 “发送停止位” 功能, 然后将 I2CTRIG 置 “1” 触发 “发送停止位” 操作。发送完成后, 自动清零。
I2CS	bit5	R/W	I2CM “发送启动/重启动位” 使能位 (硬件自动清零) 0: 完成后硬件自动清零 1: 使能 “发送启动/重启动位” 功能, 然后将 I2CTRIG 置 “1” 触发 “发送启动/重启动位” 操作。发送完成后, 自动清零。
I2CPU	bit6	R/W	SDA 内部上拉使能位 (I2CEN 使能后有效) 0: 禁止 1: 使能
-	bit7	-	-

5.5 LCD驱动模块 (LCDC)

5.5.1 LCD模块I2C从动接口

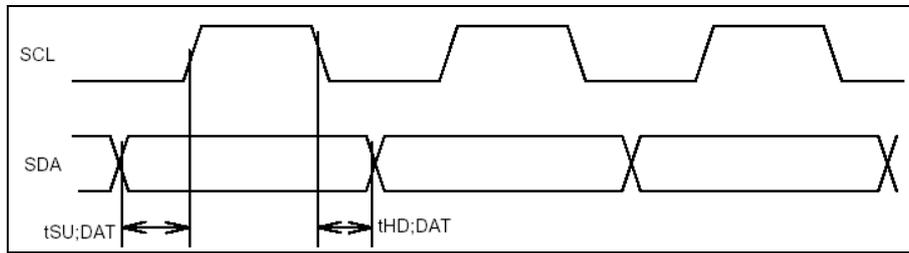


图 5-22 I2C 从动波形图

5.5.1.1 起始位START和停止位STOP

根据 I2C 协议：在数据传输期间，当 SCL 为高电平时，SDA 必须保持固定电平，波形如图所示；在没有数据传输期间，SCL 和 SDA 应该保持高电平。当 SCL 线是高电平时，SDA 线从高电平向低电平切换表示起始条件 (S)。当 SCL 是高电平时，SDA 线由低电平向高电平切换表示停止条件 (P)。起始和停止条件一般由主机产生，如图所示。

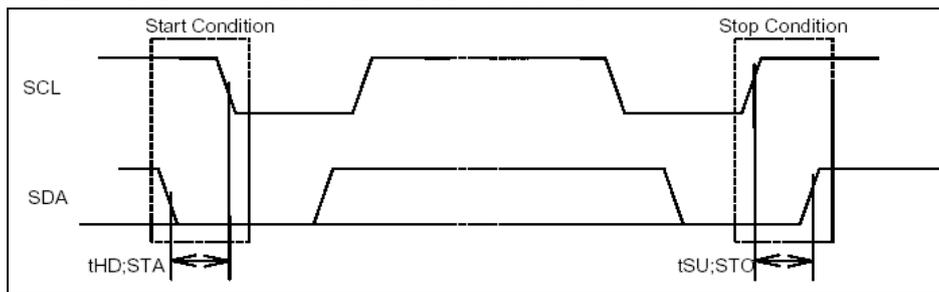


图 5-23 I2C 起始位和停止位

5.5.1.2 数据传输和应答

进入起始条件 (S) 之后，数据按照一个字节串行传输 (8 位)。接收方每次接收完毕 8 位数据之后，需要发送应答信号给发送方。当数据传输到第 8 个 SCL 下降沿时，接收方立即发送应答信号，此时发送方释放 SDA 控制权，而接收方将 SDA 变为低电平。当发送一个字节的的数据紧邻于先前一个字节的接收 (或者当接收方切换到发送方，并开始数据传输) 时，接收方在第 9 个 SCL 下降沿释放 SDA 控制权。当主机为接收方时，接收到从机的最后一个字节后不产生应答信号，以告知发送设备数据传输完成。在第 9 个 SCL 下降沿，从机 (发送方) 继续释放 SDA 控制权以便主机可以产生停止条件 (P)。

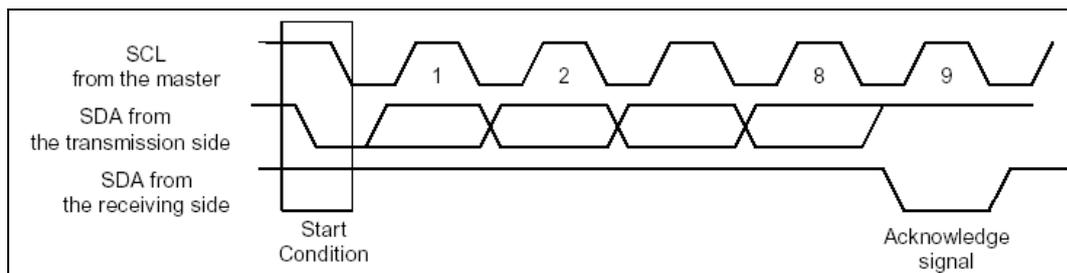


图 5-24 数据传输和应答

5.5.1.3 数据传输格式

I2C 总线通过 7 位广播地址进行寻址。传输的第 1 个字节内，包括 7 位地址(从最高位到最低位)和读写(读为高电平、写为低电平)命令，并决定数据的传输方向。LCD 驱动模块 I2C 接口从机模块地址为 32H (0110010)；DFTA=1 时，为软件地址模式，从机模块地址由 I2C Slave Address 寄存器内的值决定，此时 I2C Slave Address 寄存器被硬件写保护，无法再修改。

注：

LCD 驱动模块 I2C 接口可以通过两种方式访问，通过软件方式操作 BATSDA 与 BATSCL 来访问，或者通过 I2CM 模块进行访问。由于 I2C 总线支持多从机设备通讯；因此，当使用 I2CM 来访问时，不可避免的 I2C 总线上还会连接其他片外 I2C 从机设备，若此时片外 I2C 从机设备的地址为 32H，就会造成冲突。为了避免冲突的发生，请使用 I2C Slave Address 寄存器来配置 LCD 驱动模块的从机地址。由于 I2C Slave Address 寄存器只有当 DFTA=0 时才能进行设置，即在默认地址模式下设置修改。所以，在设置 I2C Slave Address 地址时，先设置 I2CMC 内的 I2CTE=0，断开 I2CM 与片外 I2C 从机设备的连接，等设置完 I2C Slave Address 并且 DFTA=1 后，再设置 I2CTE=1。此时 I2CM、LCD 驱动模块和片外 I2C 从机设备都连接在 I2C 总线上，并且各个从机设备地址不发生冲突。

在数据传输最后，产生一个停止条件 (P) 来表示本次传输数据完毕，而如果在传输过程中，如果没有产生停止条件，产生起始条件表示产生重复起始 (Sr) 条件，此时需要重新设置从机地址，继续传输数据。在一次传输中，当数据传输方向需要发生改变时，可以利用这个方法

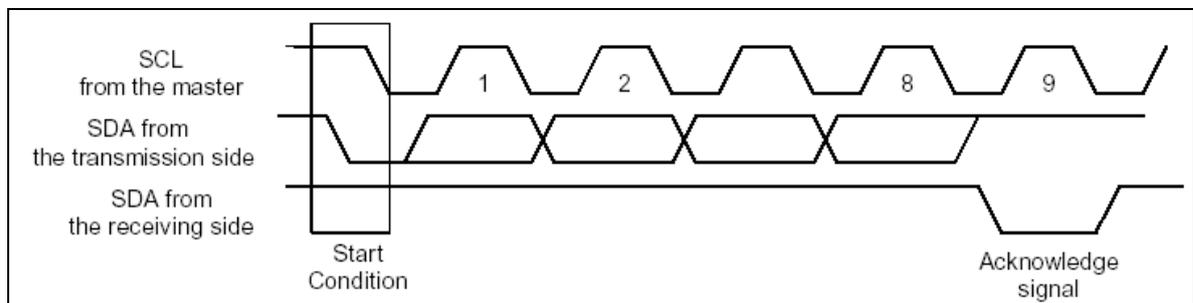


图 5-25 数据传输和应答

写数据格式

虽然标准 I2C 协议定义了从设备的数据传输格式，但是没有定义从设备地址信息的传输方法。LCD 驱动模块 I2C 总线接口按照下述方式对 LCD 驱动模块的寄存器进行写操作：

第 1 个字节发送从机地址和写命令；第 2 个字节 I2C 写地址指针(如 0EH, 0001110)和传输格式寄存器位(写 0)；第 3 个字节写入地址指针寄存器的数据(如 0EH 地址的数据)；由于内部电路根据所设置的地址指针会进行地址自加，第 4 个字节继续写入下一个地址指针寄存器的数据。

如下图所示。需要注意的是，LCD 驱动模块 I2C 从设备可以访问 16 个寄存器，如果内部地址指针设为 0FH，那么下一个传输数据将被写入 00H。

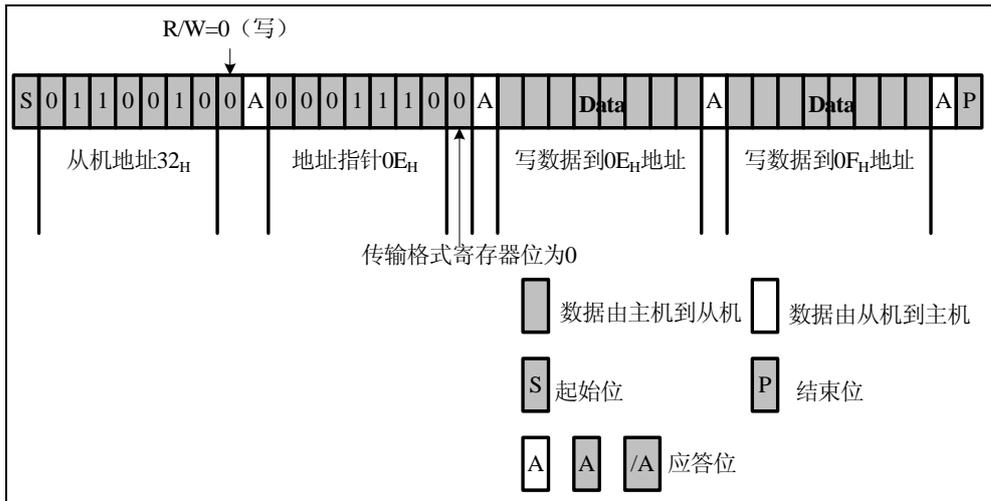


图 5-26 写数据举例（地址指针从 0E_H 到 0F_H）

读数据格式

通过 LCD 驱动模块 I2C 总线接口对 LCD 驱动模块的寄存器数据进行读取可以采用两种方法。

第一种方法从 LCD 驱动模块的寄存器读取数据：先设置从机地址 32_H 和写命令（R/W=0），然后通过设置地址指针（如 02_H）和传输格式寄存器位（写 0）来定位 LCD 驱动模块内部地址，接着产生重复起始（Sr）条件来改变数据传输方向以实现读操作。当产生停止条件（P）时，地址指针被设置为 0F_H。因此，这种方法不允许在产生重复起始（Sr）条件之前，产生停止条件（P）。

如下图所示，从 02_H 到 04_H 地址读取数据。

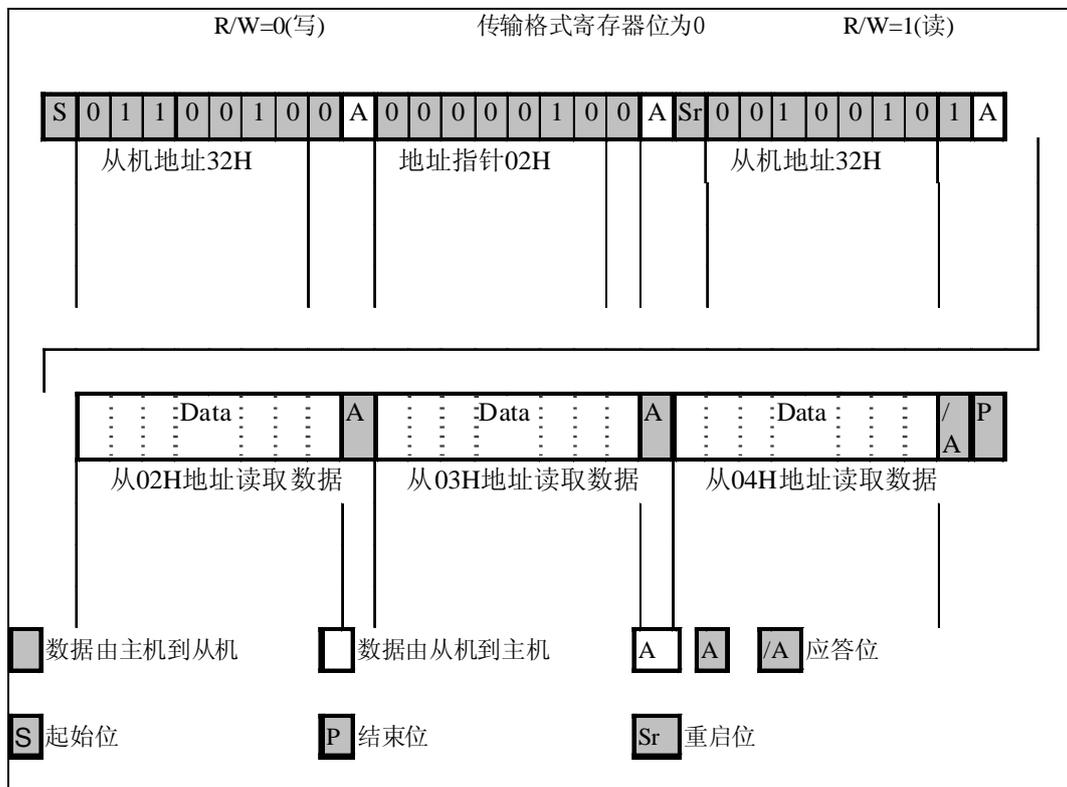


图 5-27 读取方法一协议举例

第二种方法从 LCD 驱动模块的寄存器读取数据：首先设置从机地址 32_H 和写命令 (RW = 0)，然后通过设置地址指针 (如 03_H) 和传输格式寄存器位 (写 1)，接着直接读取数据。这种方法不是基于严格意义上的 I2C 标准协议，但是从机能够实时有效的将所需数据传送给主机。当使用这种方法进行内部寄存器数据读取时，传输格式寄存器位要设为“1”。

如下图所示，从 03_H 到 06_H 地址读取数据。

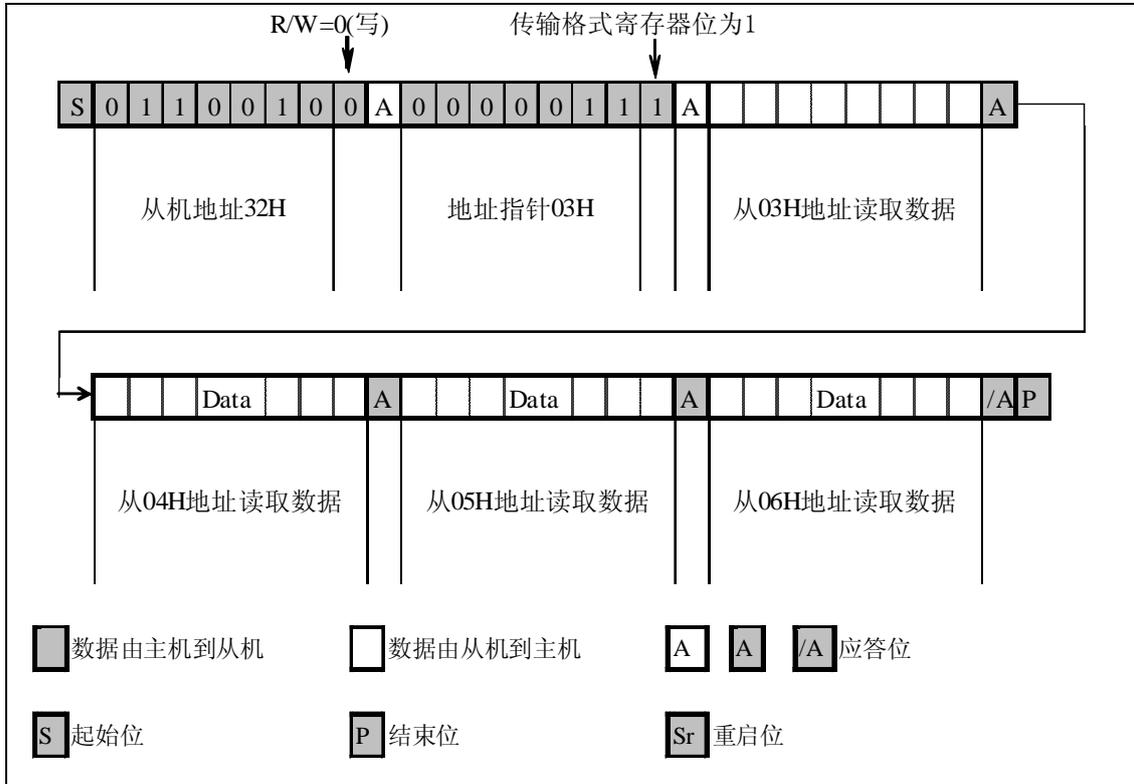


图 5-28 读取方法二协议举例

5.5.1.4 I2C访问地址列表

地址	寄存器名称	寄存器值							
		D7	D6	D5	D4	D3	D2	D1	D0
16H	I2CSA	I2C Slave Address (当 DFTA=0 时, 从机地址为 32H, 此寄存器无效, 但可以被改写; 当 DFTA=1 时, 该寄存器的值将被用作 I2C 接口的从机地址, 此时该寄存器将被硬件保护不能改写)							
17H	LCDCDCL	LCDDEN	LCDDWFS	LCDFLIK	LCDDLVDV	LCDCDBSS	LCDCCOMS<2:0>		
18H	LCDCDCH	BVS<3:0>				LCDPRS<3:0>			
19H	LCDDTON	TON<7:0>							
1AH	LCDDTOFF	TOFF<7:0>							
1BH	LCDDSE0	LCDDSEG7	LCDDSEG6	LCDDSEG5	LCDDSEG4	LCDDSEG3	LCDDSEG2	LCDDSEG1	LCDDSEG0
1CH	LCDDSE1	LCDDSEG15	LCDDSEG14	LCDDSEG13	LCDDSEG12	LCDDSEG11	LCDDSEG10	LCDDSEG9	LCDDSEG8
1DH	LCDDSE2	LCDDSEG23	LCDDSEG22	LCDDSEG21	LCDDSEG20	LCDDSEG19	LCDDSEG18	LCDDSEG17	LCDDSEG16
1EH	LCDDSE3	LCDDSEG31	LCDDSEG30	LCDDSEG29	LCDDSEG28	LCDDSEG27	LCDDSEG26	LCDDSEG25	LCDDSEG24
1FH	LCDDSE4	LCDDSEG39	LCDDSEG38	LCDDSEG37	LCDDSEG36	LCDDSEG35	LCDDSEG34	LCDDSEG33	LCDDSEG32
20H	LCDD0	COM7-SEG0	COM6-SEG0	COM5-SEG0	COM4-SEG0	COM3-SEG0	COM2-SEG0	COM1-SEG0	COM0-SEG0
21H	LCDD1	COM7-SEG1	COM6-SEG1	COM5-SEG1	COM4-SEG1	COM3-SEG1	COM2-SEG1	COM1-SEG1	COM0-SEG1
22H	LCDD2	COM7-SEG2	COM6-SEG2	COM5-SEG2	COM4-SEG2	COM3-SEG2	COM2-SEG2	COM1-SEG2	COM0-SEG2
23H	LCDD3	COM7-SEG3	COM6-SEG3	COM5-SEG3	COM4-SEG3	COM3-SEG3	COM2-SEG3	COM1-SEG3	COM0-SEG3
24H	LCDD4	COM7-SEG4	COM6-SEG4	COM5-SEG4	COM4-SEG4	COM3-SEG4	COM2-SEG4	COM1-SEG4	COM0-SEG4
25H	LCDD5	COM7-SEG5	COM6-SEG5	COM5-SEG5	COM4-SEG5	COM3-SEG5	COM2-SEG5	COM1-SEG5	COM0-SEG5
26H	LCDD6	COM7-SEG6	COM6-SEG6	COM5-SEG6	COM4-SEG6	COM3-SEG6	COM2-SEG6	COM1-SEG6	COM0-SEG6
27H	LCDD7	COM7-SEG7	COM6-SEG7	COM5-SEG7	COM4-SEG7	COM3-SEG7	COM2-SEG7	COM1-SEG7	COM0-SEG7
28H	LCDD8	COM7-SEG8	COM6-SEG8	COM5-SEG8	COM4-SEG8	COM3-SEG8	COM2-SEG8	COM1-SEG8	COM0-SEG8
29H	LCDD9	COM7-SEG9	COM6-SEG9	COM5-SEG9	COM4-SEG9	COM3-SEG9	COM2-SEG9	COM1-SEG9	COM0-SEG9
2AH	LCDD10	COM7-SEG10	COM6-SEG10	COM5-SEG10	COM4-SEG10	COM3-SEG10	COM2-SEG10	COM1-SEG10	COM0-SEG10
2BH	LCDD11	COM7-SEG11	COM6-SEG11	COM5-SEG11	COM4-SEG11	COM3-SEG11	COM2-SEG11	COM1-SEG11	COM0-SEG11
2CH	LCDD12	COM7-SEG12	COM6-SEG12	COM5-SEG12	COM4-SEG12	COM3-SEG12	COM2-SEG12	COM1-SEG12	COM0-SEG12
2DH	LCDD13	COM7-SEG13	COM6-SEG13	COM5-SEG13	COM4-SEG13	COM3-SEG13	COM2-SEG13	COM1-SEG13	COM0-SEG13

2EH	LCDD14	COM7- SEG14	COM6- SEG14	COM5- SEG14	COM4- SEG14	COM3- SEG14	COM2- SEG14	COM1- SEG14	COM0- SEG14
2FH	LCDD15	COM7- SEG15	COM6- SEG15	COM5- SEG15	COM4- SEG15	COM3- SEG15	COM2- SEG15	COM1- SEG15	COM0- SEG15
30H	LCDD16	COM7- SEG16	COM6- SEG16	COM5- SEG16	COM4- SEG16	COM3- SEG16	COM2- SEG16	COM1- SEG16	COM0- SEG16
31H	LCDD17	COM7- SEG17	COM6- SEG17	COM5- SEG17	COM4- SEG17	COM3- SEG17	COM2- SEG17	COM1- SEG17	COM0- SEG17
32H	LCDD18	COM7- SEG18	COM6- SEG18	COM5- SEG18	COM4- SEG18	COM3- SEG18	COM2- SEG18	COM1- SEG18	COM0- SEG18
33H	LCDD19	COM7- SEG19	COM6- SEG19	COM5- SEG19	COM4- SEG19	COM3- SEG19	COM2- SEG19	COM1- SEG19	COM0- SEG19
34H	LCDD20	COM7- SEG20	COM6- SEG20	COM5- SEG20	COM4- SEG20	COM3- SEG20	COM2- SEG20	COM1- SEG20	COM0- SEG20
35H	LCDD21	COM7- SEG21	COM6- SEG21	COM5- SEG21	COM4- SEG21	COM3- SEG21	COM2- SEG21	COM1- SEG21	COM0- SEG21
36H	LCDD22	COM7- SEG22	COM6- SEG22	COM5- SEG22	COM4- SEG22	COM3- SEG22	COM2- SEG22	COM1- SEG22	COM0- SEG22
37H	LCDD23	COM7- SEG23	COM6- SEG23	COM5- SEG23	COM4- SEG23	COM3- SEG23	COM2- SEG23	COM1- SEG23	COM0- SEG23
38H	LCDD24	COM7- SEG24	COM6- SEG24	COM5- SEG24	COM4- SEG24	COM3- SEG24	COM2- SEG24	COM1- SEG24	COM0- SEG24
39H	LCDD25	COM7- SEG25	COM6- SEG25	COM5- SEG25	COM4- SEG25	COM3- SEG25	COM2- SEG25	COM1- SEG25	COM0- SEG25
3AH	LCDD26	COM7- SEG26	COM6- SEG26	COM5- SEG26	COM4- SEG26	COM3- SEG26	COM2- SEG26	COM1- SEG26	COM0- SEG26
3BH	LCDD27	COM7- SEG27	COM6- SEG27	COM5- SEG27	COM4- SEG27	COM3- SEG27	COM2- SEG27	COM1- SEG27	COM0- SEG27
3CH	LCDD28	COM7- SEG28	COM6- SEG28	COM5- SEG28	COM4- SEG28	COM3- SEG28	COM2- SEG28	COM1- SEG28	COM0- SEG28
3DH	LCDD29	COM7- SEG29	COM6- SEG29	COM5- SEG29	COM4- SEG29	COM3- SEG29	COM2- SEG29	COM1- SEG29	COM0- SEG29
3EH	LCDD30	COM7- SEG30	COM6- SEG30	COM5- SEG30	COM4- SEG30	COM3- SEG30	COM2- SEG30	COM1- SEG30	COM0- SEG30
3FH	LCDD31	COM7- SEG31	COM6- SEG31	COM5- SEG31	COM4- SEG31	COM3- SEG31	COM2- SEG31	COM1- SEG31	COM0- SEG31
40H	LCDD32	COM7- SEG32	COM6- SEG32	COM5- SEG32	COM4- SEG32	COM3- SEG32	COM2- SEG32	COM1- SEG32	COM0- SEG32
41H	LCDD33	COM7- SEG33	COM6- SEG33	COM5- SEG33	COM4- SEG33	COM3- SEG33	COM2- SEG33	COM1- SEG33	COM0- SEG33
42H	LCDD34	COM7- SEG34	COM6- SEG34	COM5- SEG34	COM4- SEG34	COM3- SEG34	COM2- SEG34	COM1- SEG34	COM0- SEG34

43H	LCDD35	COM7- SEG35	COM6- SEG35	COM5- SEG35	COM4- SEG35	COM3- SEG35	COM2- SEG35	COM1- SEG35	COM0- SEG35
44H	LCDD36	COM7- SEG36	COM6- SEG36	COM5- SEG36	COM4- SEG36	COM3- SEG36	COM2- SEG36	COM1- SEG36	COM0- SEG36
45H	LCDD37	COM7- SEG37	COM6- SEG37	COM5- SEG37	COM4- SEG37	COM3- SEG37	COM2- SEG37	COM1- SEG37	COM0- SEG37
46H	LCDD38	COM7- SEG38	COM6- SEG38	COM5- SEG38	COM4- SEG38	COM3- SEG38	COM2- SEG38	COM1- SEG38	COM0- SEG38
47H	LCDD39	COM7- SEG39	COM6- SEG39	COM5- SEG39	COM4- SEG39	COM3- SEG39	COM2- SEG39	COM1- SEG39	COM0- SEG39

注 1*: 表中列出的寄存器都可以对其进行读写操作。

注 2*: 使用 I2C 通讯方式, 对上述寄存器进行写操作时, 单个字节的写操作时间不能超过 1 秒钟, 否则写操作无效。即 I2C 接口, 对芯片内部寄存器进行操作时, 最低通讯波特率需要大于 10bps。

5.5.1.5 特殊功能寄存器

LCD 驱动模块 I2C 接口控制寄存器 (LCDI2C)			
寄存器名称	LCD 驱动模块 I2C 接口控制寄存器 (LCDI2C)		
地址	FF9C _H		
复位值	0000_0011 _B		
LCSDA	bit0	R/W	仅 I2CMS=0 时有效 LCD 驱动模块 I2C 接口数据端
LCDSCL	bit1	R/W	仅 I2CMS=0 时有效 LCD 驱动模块 I2C 接口时钟端
DFTA	bit2	R/W	I2C 接口从地址选择 0: 从地址为缺省地址 32H 1: 从地址为用户设置地址
I2CMS	bit3	R/W	LCD 驱动模块 I2C 接口主控器选择位 0: 通过 LCDSCL 和 LCSDA 软件模拟 I2C 协议访问 1: 通过 I2CM 模块访问
WP	bit4	R/W	I2C 接口写保护位 0: LCD 驱动模块 I2C 接口关闭 1: LCD 驱动模块 I2C 接口使能
-	bit7-5	-	-

5.5.2 液晶显示控制器 (LCDC)

5.5.2.1 概述

液晶显示器驱动模块 (LCD) 产生时序控制信号来驱动 LCD 面板。

该模块同时还可以控制 LCD 的像素数据。

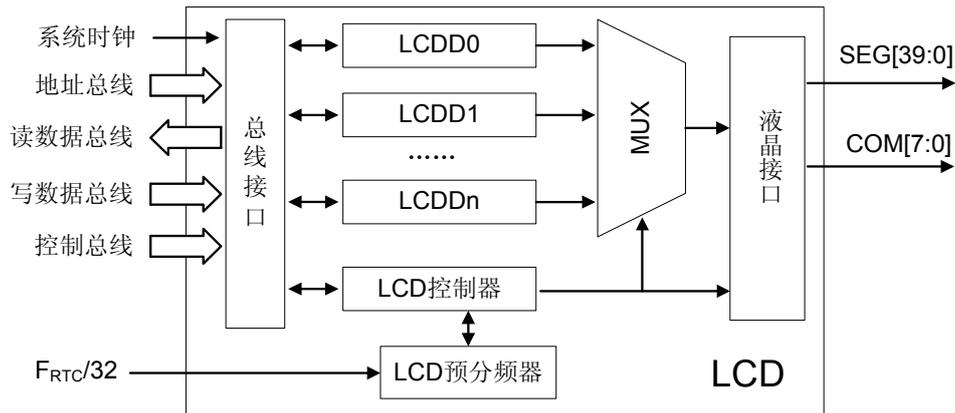


图 5-29 LCD 驱动模块框图

5.5.2.2 LCD基本设置

配置 LCD 模块的步骤如下：

- 1、设置 LCD 的帧时钟预分频比；
- 2、设置相应的引脚为段驱动引脚；
- 3、设置 LCD 复用和时钟源，配置偏置模式；
- 4、初始化 LCD 像素数据寄存器 LCDDx；
- 5、使能 LCD 模块。

5.5.2.3 COM选择

LCD 驱动模块可支持的 COM 类型，可以通过 LCDCOMS<2:0>来配置：

LDCOMS<2:0>	COM 类型	支持像素	像素使能
000	COM<0>	SEG<39:0>	LCDSEG<39:0>
001	COM<1:0>	SEG<39:0>	LCDSEG<39:0>
010	COM<2:0>	SEG<39:0>	LCDSEG<39:0>
011	COM<3:0>	SEG<39:0>	LCDSEG<39:0>
100	COM<5:0>	SEG<39:0>	LCDSEG<39:0>
101	COM<7:0>	SEG<39:0>	LCDSEG<39:0>
11x	保留	保留	保留

5.5.2.4 偏置选择

内部偏置类型：

静态偏置（2 种电压等级：VSS 和 V_{BIAS} ）

1/2 偏置（3 种电压等级：VSS、 $1/2 V_{BIAS}$ 和 V_{BIAS} ）

1/3 偏置（4 种电压等级：VSS、 $1/3 V_{BIAS}$ 、 $2/3 V_{BIAS}$ 和 V_{BIAS} ）

1/4 偏置（5 种电压等级：VSS、 $1/4 V_{BIAS}$ 、 $2/4 V_{BIAS}$ 、 $3/4 V_{BIAS}$ 和 V_{BIAS} ）

用户只需设置所需的偏置类型，无需进行各个偏置电压的设置，偏置电压由内部电路自动产生。

静态偏置	1/2 偏置	1/3 偏置	1/4 偏置
-	$1/2 V_{BIAS}$	$1/3 V_{BIAS}$	$1/4 V_{BIAS}$
-	$1/2 V_{BIAS}$	$2/3 V_{BIAS}$	$2/4 V_{BIAS}$
VDD	V_{BIAS}	V_{BIAS}	$3/4 V_{BIAS}$
-	-	-	V_{BIAS}

5.5.2.5 LCDDx像素对照表

	COM7	COM6	COM5	COM4	COM3	COM2	COM1	COM0	
LCDD39	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG39
LCDD38	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG38
LCDD37	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG37
LCDD36	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG36
LCDD35	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG35
LCDD34	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG34
LCDD33	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG33
LCDD32	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG32
LCDD31	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG31
LCDD30	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG30
LCDD29	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG29
LCDD28	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG28
LCDD27	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG27
LCDD26	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG26
LCDD25	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG25
LCDD24	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG24
LCDD23	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG23
LCDD22	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG22
LCDD21	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG21
LCDD20	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG20
LCDD19	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG19
LCDD18	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG18
LCDD17	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG17
LCDD16	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG16
LCDD15	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG15
LCDD14	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG14
LCDD9	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG9
LCDD8	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG8
LCDD7	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG7
LCDD6	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG6
LCDD3	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG3
LCDD2	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG2
LCDD1	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG1
LCDD0	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]	SEG0

5.5.2.6 LCD端口的I/O复用设置

通过 LCDCOMS 设置 COM 端口的 I/O 复用功能。

通过 LCDSEG 设置 SEG 端口的 I/O 复用功能。

LCDSEG<39:0>是 LCD 像素段 SEG<39:0>的段使能信号。

当 LCDSEG<n>为 0 时，SEG<n>的管脚将配置成 I/O 功能。

当 LCDSEG<n>为 1 时，SEG<n>的管脚将配置成 LCD 段功能。也就是说 SEG<n>的管脚显示的像素是有效的。

5.5.2.7 LCD时钟源

LCD 驱动模块提供了一个 4 位预分频器。预分频器可以由 LCDPRS<3:0>进行配置。

预分频器的分频比从 1:1 到 1:16。

LCD 预分频器时钟源为 $F_{32k}/32$ 。即 32.768KHz 晶体振荡器时钟的 32 分频,约为 1KHz 输出。

5.5.2.8 LCD接口信号

LCD 的显示帧频率如下：

LCDCOMS<2:0> = 000 帧频率 = 时钟源 / (4 × 1 × (LCDPRS<3:0>+1))

LCDCOMS<2:0> = 001 帧频率 = 时钟源 / (2 × 2 × (LCDPRS<3:0>+1))

LCDCOMS<2:0> = 010 帧频率 = 时钟源 / (1 × 3 × (LCDPRS<3:0>+1))

LCDCOMS<2:0> = 011 帧频率 = 时钟源 / (1 × 4 × (LCDPRS<3:0>+1))

LCDCOMS<2:0> = 100 帧频率 = 时钟源 / (1 × 6 × (LCDPRS<3:0>+1))

LCDCOMS<2:0> = 1xx 帧频率 = 时钟源 / (1 × 8 × (LCDPRS<3:0>+1))

注：LCDPRS<3:0>为预分频器的分频比。

5.5.2.9 LCD闪烁配置

通过设置显示控制寄存器(LCDCL)的 FLIK 位为 1，可启用显示闪烁功能。FLIK 使能后，根据显示点亮时间寄存器(LCDTON)和显示熄灭时间寄存器(LCDTOFF)的内容确定闪烁频率。在使能 FLIK 功能之前，应先设置 LCDTON/LCDTOFF 寄存器。如果没有设置 LCDTON/LCDTOFF 寄存器，其复位值为 0，会按照 64Hz 的频率闪烁；如果没有打开显示，则 FLIK 设置无效，不会有显示。

5.5.2.10 特殊功能寄存器

寄存器名称	LCD 像素寄存器 (LCDDn)		
地址	参考 I2C 访问地址列表 (LCDD0-LCDD39)		
复位值	XXXX_XXXX _B		
SEGx-COMy	bit7-0	R/W	像素点亮位 0: 不点亮像素 (透明) 1: 点亮像素 (不透明)

寄存器名称		LCD 段使能寄存器<7:0> (LCDSE0)	
地址		参考 I2C 访问地址列表	
复位值		0000_0000 _B	
LCDSEG	bit7-0	R/W	段使能位<7:0> 0: 端口作 I/O 功能 1: 端口作 LCD 段功能

寄存器名称		LCD 段使能寄存器<15:8> (LCDSE1)	
地址		参考 I2C 访问地址列表	
复位值		0000_0000 _B	
LCDSEG	bit7-0	R/W	段使能位<15:8> 0: 端口作 I/O 功能 1: 端口作 LCD 段功能

寄存器名称		LCD 段使能寄存器<23:16> (LCDSE2)	
地址		参考 I2C 访问地址列表	
复位值		0000_0000 _B	
LCDSEG	bit7-0	R/W	段使能位<23:16> 0: 端口作 I/O 功能 1: 端口作 LCD 段功能

寄存器名称		LCD 段使能寄存器<31:24> (LCDSE3)	
地址		参考 I2C 访问地址列表	
复位值		0000_0000 _B	
LCDSEG	bit7-0	R/W	段使能位<31:24> 0: 端口作 I/O 功能 1: 端口作 LCD 段功能

寄存器名称		LCD 段使能寄存器<39:32> (LCDSE4)	
地址		参考 I2C 访问地址列表	
复位值		0000_0000 _B	
LCDSEG	bit7-0	R/W	段使能位<39:32> 0: 端口作 I/O 功能 1: 端口作 LCD 段功能

注：使能 SEG32 输出时，必须将 ADVREFP 位置 1

寄存器名称	LCD 控制寄存器<7:0> (LCDCL)		
地址	参考 I2C 访问地址列表		
复位值	0000_0000 _B		
LCDCOMS	bit2-0	R/W	公共端选择位, 见下表
LCDBSS	bit3	R/W	偏置模式选择位 当LCDCOMS<2:0> = 000 时: 0 = 静态偏置模式 (不要将该位置1) 当LCDCOMS<2:0> = 001 时: 1 = 1/2 偏置模式 0 = 1/3 偏置模式 当LCDCOMS<2:0> = 010 时: 1 = 1/2 偏置模式 0 = 1/3 偏置模式 当LCDCOMS<2:0> = 011时: 0 = 1/3 偏置模式 (不要将该位置1) 当LCDCOMS<1:0> = 1xx 时: 0 = 1/4 偏置模式 (不要将该位置 1)
LPDV	bit4	R/W	低功耗驱动模式使能位 0: 不使能低功耗驱动模式 1: 使能低功耗驱动模式
FLIK	bit5	R/W	显示闪烁使能位 0: 关闭闪烁功能 1: 使能闪烁功能 (闪烁周期由 LCDTON/LCDDTOFF 寄存器决定)
LCDWFS	bit6	R/W	波形类型选择位 0: A 型波形 (在每一公共端类型内改变相位) 1: B 型波形 (在每一帧边界改变相位)
LCDEN	bit7	R/W	LCD 驱动使能位 0: 禁止 LCD 驱动模块 1: 使能 LCD 驱动模块

LCDCOMS<2:0>	复用	最大像素数	偏置
000	静态 (COM0)	40	静态
001	1/2 (COM<1:0>)	80	1/2 或 1/3
010	1/3 (COM<2:0>)	120	1/2 或 1/3
011	1/4 (COM<3:0>)	160	1/3
100	1/6 (COM<5:0>)	240	1/4
101	1/8 (COM<7:0>)	320	1/4
11x	保留	保留	保留

注: 配置 COM 数目时, 芯片内部自动将 COMx 设置为模拟输出。

寄存器名称	LCD 控制寄存器<15:8> (LCDCH)		
地址	参考 I2C 访问地址列表		
复位值	0000_0000 _B		
LCDPRS	bit3-0	R/W	LCD 预分频器分频比选择位 1111 = 1:16 0010 = 1:3 0001 = 1:2 0000 = 1:1
BVS	bit7-4	R/W	LCD 灰度控制 0000: $V_{BIAS} = VDD/2$ 0001: $V_{BIAS} = VDD \times (16/30)$ 0010: $V_{BIAS} = VDD \times (17/30)$ 0011: $V_{BIAS} = VDD \times (18/30)$ 0100: $V_{BIAS} = VDD \times (19/30)$ 0101: $V_{BIAS} = VDD \times (20/30)$ 0110: $V_{BIAS} = VDD \times (21/30)$ 0111: $V_{BIAS} = VDD \times (22/30)$ 1000: $V_{BIAS} = VDD \times (23/30)$ 1001: $V_{BIAS} = VDD \times (24/30)$ 1010: $V_{BIAS} = VDD \times (25/30)$ 1011: $V_{BIAS} = VDD \times (26/30)$ 1100: $V_{BIAS} = VDD \times (27/30)$ 1101: $V_{BIAS} = VDD \times (28/30)$ 1110: $V_{BIAS} = VDD \times (29/30)$ 1111: $V_{BIAS} = VDD$

寄存器名称	LCD 闪烁点亮时间寄存器 (LCDTON)		
地址	参考 I2C 访问地址列表		
复位值	0000_0000 _B		
TON	bit7-0	R/W	LCD 闪烁点亮时间= (TON + 1) x 0.25 秒; TON 为 FFH 时为 64 秒

寄存器名称	LCD 闪烁熄灭时间寄存器 (LCDTOFF)		
地址	参考 I2C 访问地址列表		
复位值	0000_0000 _B		
TOFF	bit7-0	R/W	LCD 闪烁熄灭时间= (TOFF + 1) x 0.25 秒 TOFF 为 FFH 时为 64 秒

第 6 章 特殊功能及操作特性

6.1 MCU系统时钟及WDT

6.1.1 概述

MCU 系统时钟支持以下两个时钟源，基准频率均为 32.768KHz。

- ◇ F_{32K} 晶体振荡器时钟
- ◇ 内部 WDT RC 振荡器时钟

注：由于内部 RC 时钟受环境温度影响时频率偏差较大，系统中推荐使用 F_{32K} 晶体振荡器作为系统时钟源。

6.1.2 内部结构图

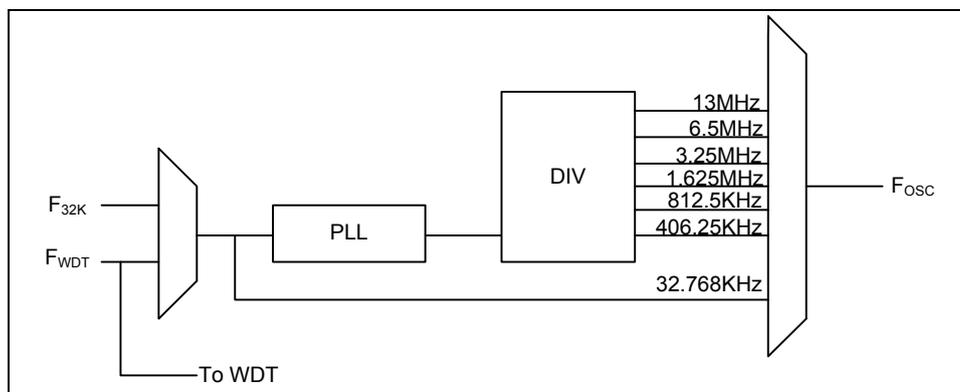


图 6-1 系统时钟内部结构图

6.1.3 看门狗定时器

6.1.3.1 概述

当芯片配置字看门狗使能位 WDTEN=1 时，看门狗使能；WDTEN=0 时，禁止。当看门狗超时溢出时，芯片复位或者唤醒 IDLE 模式。使用 CWDT 指令可将 WDT 计数器清零。WDT 支持一个预分频器，对 WDT 输入时钟进行预分频，再将分频后的时钟信号作为 WDT 定时器的计数时钟。在预分频器分频比为 1:1 时，WDT 使用内部 WDT 时钟进行计数，常温下时钟频率约为 32KHz，计数溢出时间约为 8ms，其它工作条件下的 WDT 计数溢出时间，可参考《附录 参数特性图》章节的相关图示。

6.1.3.2 内部结构图

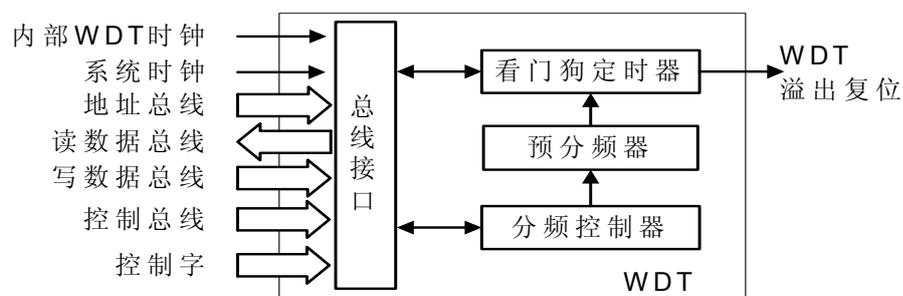


图 6-2 看门狗定时器内部结构图

6.1.4 特殊功能寄存器

寄存器名称		内部时钟校准寄存器 (CALR)	
地址	FF9F _H		
复位值	XXXX_XXXX _B		
CALR	bit7-0	R/W	用于 WDT 时钟校准，建议用户不要对该寄存器进行写操作。

寄存器名称		时钟控制寄存器 (OSCC)	
地址	FF9E _H		
复位值	0000_1111 _B		
WDTPRS	bit2-0	R/W	WDT 预分频器分频比选择位 000: 1:2 001: 1:4 010: 1:8 011: 1:16 100: 1:32 101: 1:64 110: 1:128 111: 1:256
WDTPRE	bit3	R/W	WDT 预分频器使能位 0: 禁止 1: 使能
FOSCS	bit6-4	R/W	系统时钟频率选择位 000 = 32.768KHz (选择此频率时, PLL 自动关闭) 001 = 406.25KHz 010 = 812.5KHz 011 = 1.625MHz 100 = 3.25MHz 101 = 6.5MHz 110 = 13MHz 111 = (保留)
CLKSS	bit7	R/W	系统时钟源选择 0: 选择 WDT 振荡器时钟源 1: 选择 F _{32K} 振荡器时钟源

寄存器名称		时钟控制写保护寄存器 (OSCP)	
地址	FF9D _H		
复位值	1111_1111 _B		
OSCP	bit7-0	R/W	OSCP 为 55h 时, 可以改变 FOSCS 和 CLKSS 位。 当 FOSCS 和 CLKSS 被写时, OSCP 自动复位为 FFh。 OSCP 不为 55h 时, 对 FOSCS 和 CLKSS 的写操作将被忽略。

6.2 MCU复位

6.2.1 概述

- ◇ 支持 POR 上电复位
- ◇ 支持 BOR 低电压检测复位
- ◇ 支持 MRST 外部管脚复位
- ◇ 支持 WDT 看门狗溢出复位

6.2.2 内部结构图

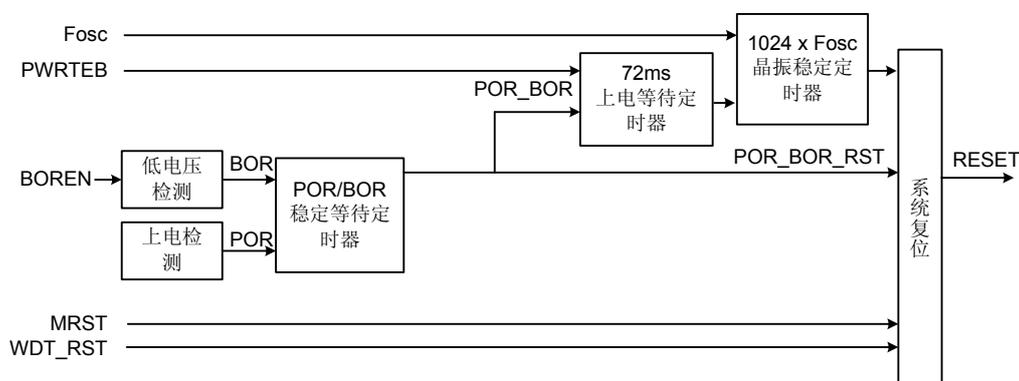


图 6-3 系统复位内部结构图

6.2.3 复位时序图

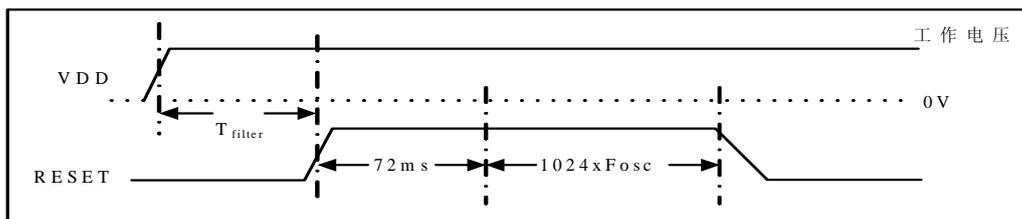


图 6-4 上电复位时序示意图

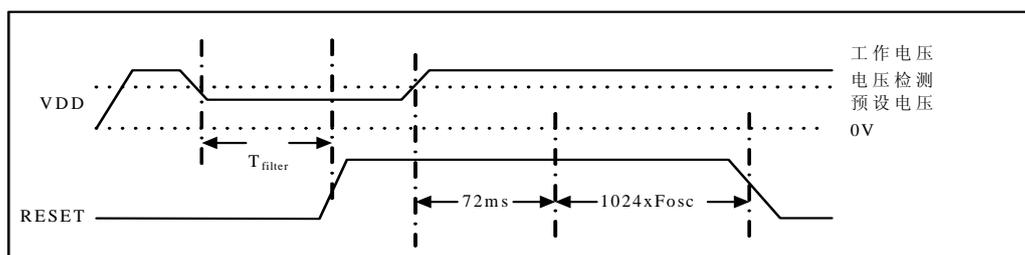


图 6-5 低电压复位时序示意图

注：72ms 上电等待时间可以通过 PWRTEB 屏蔽。

6.2.4 低电压复位配置

BORVS<1:0>	低电压检测配置
11	低于 2.3V 时芯片复位
10	低于 3.7V 时芯片复位
01	低于 4.0V 时芯片复位
00	低于 4.5V 时芯片复位

表 6-1 低电压检测配置表

6.2.5 特殊功能寄存器

寄存器名称	电源控制寄存器 (PWRC)		
地址	FF9A _H		
复位值	0001_1101 _B		
N_BOR	bit0	R/W	低电压复位状态位 0: 低电压复位发生 (低电压复位后, 必须软件置位) 1: 无低电压复位发生
N_POR	bit1	R/W	上电复位状态位 0: 上电复位发生 (上电复位后, 必须软件置位) 1: 无上电复位发生
N_PD	bit2	R	低功耗标志位 0: 执行 IDLE 指令后清零 1: 上电复位或执行 CWDT 指令后置 1
N_TO	bit3	R	WDT 溢出标志位 0: WDT 计数溢出时被清零 1: 上电复位或执行 CWDT、IDLE 指令后被置 1
N_RSTI	bit4	R/W	复位指令标志位 0: 执行复位指令 (必须用软件置位) 1: 未执行复位指令
-	bit6-5	-	-
LPM	bit7	R/W	休眠模式选择位 0: IDLE0 模式 1: IDLE1 模式

6.3 中断处理

6.3.1 内部结构图

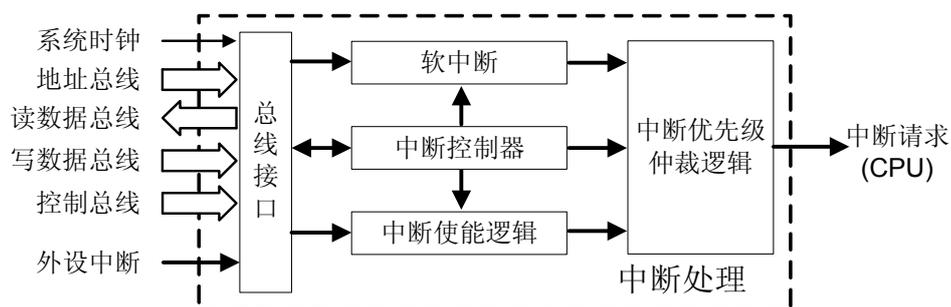


图 6-6 中断控制逻辑

6.3.2 中断模式配置

{INTVEN1,INTVEN0}	中断模式
00	默认中断模式
01	
10	
11	向量中断模式

表 6-2 中断处理模式配置表

注：INTG 控制寄存器 INTVEN0 位与配置字 INTVEN1 位必须同时为 1 才能使用向量中断模式。

6.3.3 默认中断模式

序号	中断名	中断标志	中断使能	全局使能	备注
1	软中断	SOFTIF	-	GIE	-
2	PINT0	PIF0	PIE0	GIE	-
3	PINT1	PIF1	PIE1	GIE	-
4	PINT2	PIF2	PIE2	GIE	-
5	PINT3	PIF3	PIE3	GIE	-
6	PINT4	PIF4	PIE4	GIE	-
7	PINT5	PIF5	PIE5	GIE	-
8	PINT6	PIF6	PIE6	GIE	-
9	PINT7	PIF7	PIE7	GIE	-
10	KINT	KIF	KIE	GIE	-
11	T8NINT	T8NIF	T8NIE	GIE	-
12	T8P1INT	T8P1IF	T8P1IE	GIE	-
13	T8P2INT	T8P2IF	T8P2IE	GIE	-
14	T16G1INT	T16G1IF	T16G1IE	GIE	-
15	T16G2INT	T16G2IF	T16G2IE	GIE	-
16	TX1INT	TX1IF	TX1IE	GIE	-
17	RX1INT	RX1IF	RX1IE	GIE	-
18	TX2INT	TX2IF	TX2IE	GIE	-
19	RX2INT	RX2IF	RX2IE	GIE	-
20	TX3INT	TX3IF	TX3IE	GIE	-
21	RX3INT	RX3IF	RX3IE	GIE	-
22	TX4INT	TX4IF	TX4IE	GIE	-
23	RX4INT	RX4IF	RX4IE	GIE	-
24	I2CINT	I2CIF	I2CIE	GIE	-
25	ADINT	ADIF	ADIE	GIE	-

表 6-3 默认中断模式使能配置表

注：当配置为默认中断模式时，所有中断向量的入口地址均位于 0004H。用户需通过中断服务程序对各中断标志及中断使能进行判断，确认引起中断操作的中断源，从而执行相应的中断服务子程序。该模式不支持中断优先级配置。

6.3.4 向量中断模式

6.3.4.1 向量表配置

优先级	0 (高)	1	2	3	4	5	6	7	8 (低)	
入口地址	0004H	0008H	000CH	0010H	0014H	0018H	001CH	0020H	0024H	
INTV	00	软中断	IG0	IG1	IG2	IG3	IG4	IG5	IG6	IG7
	01		IG0	IG1	IG6	IG7	IG4	IG5	IG2	IG3
	10		IG4	IG5	IG2	IG3	IG0	IG1	IG6	IG7
	11		IG7	IG6	IG5	IG4	IG3	IG2	IG1	IG0

表 6-4 向量表配置表

注：当配置为向量中断模式时，系统支持中断向量表。此时，各中断源按组划分，每组中断对应一个中断向量入口地址。软中断入口地址为 0004H，优先级最高；其他硬件中断分 8 组(IG0~IG7)，配置 INTV<1:0> 支持不同的向量表优先级排序，并对应 8 个中断入口地址。每组硬件中断可以分别设置高低优先级，响应中断嵌套。通过配置 IGPx 将所有硬件中断源分为高低两个优先级仲裁区。根据 INTV<1:0> 的设置，对处于该仲裁区内的硬件中断组，进行优先级排序，并响应优先级最高的。高低两个优先级仲裁区分别由 GIE 和 GIEL 来使能。在执行低优先级中断服务程序时，可嵌套响应高优先级中断组。

6.3.4.2 中断分组配置

中断组号	优先级设置	中断名	备注
IG0	IGP0	KINT	-
		ADINT	-
		I2CINT	-
		T8NINT	-
IG1	IGP1	T8P1INT	-
		T8P2INT	-
		T16G1INT	-
		T16G2INT	-
IG2	IGP2	PINT0	-
		PINT1	-
		PINT2	-
		PINT3	-
		PINT4	-
		PINT5	-
		PINT6	-
		PINT7	-
IG3	IGP3	-	-
IG4	IGP4	TX1INT	-
		RX1INT	-
IG5	IGP5	TX2INT	-
		RX2INT	-
IG6	IGP6	TX3INT	-
		RX3INT	-
IG7	IGP7	TX4INT	-
		RX4INT	-

表 6-5 中断分组配置表

6.3.4.3 中断使能配置

序号	中断名	中断标志	中断使能	IGPx	高/低优先级 中断使能位	备注
1	软中断	SOFTIF	-	-	GIE	SOFTIF 软件置 1
2	PINT0	PIF0	PIE0	0	GIEL	-
				1	GIE	-
3	PINT1	PIF1	PIE1	0	GIEL	-
				1	GIE	-
4	PINT2	PIF2	PIE2	0	GIEL	-
				1	GIE	-
5	PINT3	PIF3	PIE3	0	GIEL	-
				1	GIE	-
6	PINT4	PIF4	PIE4	0	GIEL	-
				1	GIE	-
7	PINT5	PIF5	PIE5	0	GIEL	-
				1	GIE	-
8	PINT6	PIF6	PIE6	0	GIEL	-
				1	GIE	-
9	PINT7	PIF7	PIE7	0	GIEL	-
				1	GIE	-
10	KINT	KIF	KIE	0	GIEL	-
				1	GIE	-
11	T8NINT	T8NIF	T8NIE	0	GIEL	-
				1	GIE	-
12	T8P1INT	T8P1IF	T8P1IE	0	GIEL	-
				1	GIE	-
13	T8P2INT	T8P2IF	T8P2IE	0	GIEL	-
				1	GIE	-
14	T16G1INT	T16G1IF	T16G1IE	0	GIEL	-
				1	GIE	-
15	T16G2INT	T16G2IF	T16G2IE	0	GIEL	-
				1	GIE	-
16	TX1INT	TX1IF	TX1IE	0	GIEL	-
				1	GIE	-
17	RX1INT	RX1IF	RX1IE	0	GIEL	-
				1	GIE	-
18	TX2INT	TX2IF	TX2IE	0	GIEL	-
				1	GIE	-

表 6-6 向量中断模式使能配置表

[续]

序号	中断名	中断标志	中断使能	IGPx	高/低优先级 中断使能位	备注
19	RX2INT	RX2IF	RX2IE	0	GIEL	-
				1	GIE	-
20	TX3INT	TX3IF	TX3IE	0	GIEL	-
				1	GIE	-
21	RX3INT	RX3IF	RX3IE	0	GIEL	-
				1	GIE	-
22	TX4INT	TX4IF	TX4IE	0	GIEL	-
				1	GIE	-
23	RX4INT	RX4IF	RX4IE	0	GIEL	-
				1	GIE	-
24	I2CINT	I2CIF	I2CIE	0	GIEL	-
				1	GIE	-
25	ADINT	ADIF	ADIE	0	GIEL	-
				1	GIE	-

表 6-7 向量中断模式使能配置表[续]

6.3.5 特殊功能寄存器

寄存器名称	中断全局寄存器 (INTG)		
地址	FF8E _H		
复位值	0000_0000 _B		
INTV	bit1-0	R/W	中断向量表选择位, 参考下表
INTVEN0	bit2	R/W	中断向量表 0: 默认中断模式 1: 向量中断模式 (芯片配置字 INTVEN1 必须为 1)
SOFTIF	bit3	R/W	软中断标志位 0: 无软中断 1: 有软中断
-	bit5-4	-	-
GIEL	bit6	R/W	低优先级中断使能位 (向量中断模式) 0: 禁止低优先级中断 1: 使能低优先级中断
GIE	bit7	R/W	全局中断使能位, 或高优先级中断使能位 0: 禁止所有的中断, 或禁止高优先级中断 1: 使能所有未屏蔽的中断, 或使能高优先级中断

优先级	0 (高)	1	2	3	4	5	6	7	8 (低)	
入口地址	0004H	0008H	000CH	0010H	0014H	0018H	001CH	0020H	0024H	
INTV	00	软中断	IG0	IG1	IG2	IG3	IG4	IG5	IG6	IG7
	01		IG0	IG1	IG6	IG7	IG4	IG5	IG2	IG3
	10		IG4	IG5	IG2	IG3	IG0	IG1	IG6	IG7
	11		IG7	IG6	IG5	IG4	IG3	IG2	IG1	IG0

寄存器名称	中断优先级寄存器 (INTP)		
地址	FF8F _H		
复位值	0000_0000 _B		
IGP7-0	bit7-0	R/W	IG7-IG0 中断优先级设置 0: 低优先级 1: 高优先级

寄存器名称	中断控制寄存器 (INTC0)		
地址	FF90 _H		
复位值	0000_0000 _B		
PEGx	bit7-0	R/W	PINTx 触发边沿选择位 0: PINTx 下降沿触发 1: PINTx 上升沿触发

寄存器名称	中断控制寄存器 (INTC1)		
地址	FF91 _H		
复位值	0000_0000 _B		
KMSKx	bit7-0	R/W	KINx 按键输入屏蔽位 0: 屏蔽 1: 不屏蔽

寄存器名称		中断使能寄存器 0 (INTE0)	
地址	FF92 _H		
复位值	0000_0000 _B		
KIE	bit0	R/W	外部按键中断使能位 0: 禁止 1: 使能
ADIE	bit1	R/W	ADC 中断使能位 0: 禁止 1: 使能
I2CIE	bit2	R/W	I2C 中断使能位 0: 禁止 1: 使能
T8NIE	bit3	R/W	T8N 溢出中断使能位 0: 禁止 1: 使能
T8P1IE	bit4	R/W	T8P1 中断使能位 0: 禁止 1: 使能
T8P2IE	bit5	R/W	T8P2 中断使能位 0: 禁止 1: 使能
T16G1IE	bit6	R/W	T16G1 中断使能位 0: 禁止 1: 使能
T16G2IE	bit7	R/W	T16G2 中断使能位 0: 禁止 1: 使能

寄存器名称		中断标志寄存器 0 (INTF0)	
地址	FF93 _H		
复位值	0000_0000 _B		
KIF	bit0	R/W	外部按键中断标志位 0: 外部按键端口无电平变化 1: 外部按键端口有电平变化 (必须软件清零)
ADIF	bit1	R/W	ADC 中断标志位 0: 正在进行 A/D 转换 1: A/D 转换已完成 (必须软件清零)
I2CIF	bit2	R/W	I2C 中断标志位 0: I2C 未产生中断 1: I2C 产生中断 (必须软件清零)
T8NIF	bit3	R/W	T8N 溢出中断标志位 0: T8N 计数未溢出 1: T8N 计数溢出 (必须软件清零)
T8P1IF	bit4	R/W	T8P1 中断标志位 0: T8P1 未产生中断 1: T8P1 产生中断 (必须软件清零)
T8P2IF	bit5	R/W	T8P2 中断标志位 0: T8P2 未产生中断 1: T8P2 产生中断 (必须软件清零)
T16G1IF	bit6	R/W	T16G1 中断标志位 0: T16G1 未产生中断 1: T16G1 产生中断 (必须软件清零)
T16G2IF	bit7	R/W	T16G2 中断标志位 0: T16G2 未产生中断 1: T16G2 产生中断 (必须软件清零)

寄存器名称		中断使能寄存器 1 (INTE1)	
地址	FF94 _H		
复位值	0000_0000 _B		
PIEx	bit7-0	R/W	PINTx 外部端口中断使能位 0: 禁止 1: 使能

寄存器名称		中断标志寄存器 1 (INTF1)	
地址	FF95 _H		
复位值	xxxx_xxxx _B		
PIFx	bit7-0	R/W	PINTx 外部端口中断标志位 0: 外部端口上无中断信号 1: 外部端口上有中断信号 (必须用软件清零)

寄存器名称	中断使能寄存器 2 (INTE2)		
地址	FF96 _H		
复位值	0000_0000 _B		
TX1IE	bit0	R/W	UART1 发送中断使能位 0: 禁止 1: 使能
RX1IE	bit1	R/W	UART1 接收中断使能位 0: 禁止 1: 使能
TX2IE	bit2	R/W	UART2 发送中断使能位 0: 禁止 1: 使能
RX2IE	bit3	R/W	UART2 接收中断使能位 0: 禁止 1: 使能
TX3IE	bit4	R/W	UART3 发送中断使能位 0: 禁止 1: 使能
RX3IE	bit5	R/W	UART3 接收中断使能位 0: 禁止 1: 使能
-	bit7-6	-	-

寄存器名称		中断标志寄存器 2 (INTF2)	
地址	FF97 _H		
复位值	0000_0000 _B		
TX1IF	bit0	R	UART1 发送中断标志位 0: 发送缓冲区满 (发送未完成) 1: 发送缓冲区空 (发送完成), 写 TX1B 清零
RX1IF	bit1	R	UART1 接收中断标志位 0: 接收缓冲区空 (接收未完成) 1: 接收缓冲区满 (接收完成), 读 RX1B 清零
TX2IF	bit2	R	UART2 发送中断标志位 0: 发送缓冲区满 (发送未完成) 1: 发送缓冲区空 (发送完成), 写 TX2B 清零
RX2IF	bit3	R	UART2 接收中断标志位 0: 接收缓冲区空 (接收未完成) 1: 接收缓冲区满 (接收完成), 读 RX2B 清零
TX3IF	bit4	R	UART3 发送中断标志位 0: 发送缓冲区满 (发送未完成) 1: 发送缓冲区空 (发送完成), 写 TX3B 清零
RX3IF	bit5	R	UART3 接收中断标志位 0: 接收缓冲区空 (接收未完成) 1: 接收缓冲区满 (接收完成), 读 RX3B 清零
-	bit7-6	-	-

寄存器名称		中断使能寄存器 3 (INTE3)	
地址	FF98 _H		
复位值	0000_0000 _B		
TX4IE	bit0	R/W	UART4 发送中断使能位 0: 禁止 1: 使能
RX4IE	bit1	R/W	UART4 接收中断使能位 0: 禁止 1: 使能
-	bit7-2	-	-

寄存器名称		中断标志寄存器 3 (INTF3)	
地址	FF99 _H		
复位值	0000_0000 _B		
TX4IF	bit0	R	UART4 发送中断标志位 0: 发送缓冲区满 (发送未完成) 1: 发送缓冲区空 (发送完成), 写 TX4B 清零
RX4IF	bit1	R	UART4 接收中断标志位 0: 接收缓冲区空 (接收未完成) 1: 接收缓冲区满 (接收完成), 读 RX4B 清零
-	bit7-2	-	-

6.4 MCU低功耗操作

6.4.1 MCU低功耗模式

- ◇ 支持 IDLE0 模式
 - 当 LPM = 0 时, 执行 IDLE 指令, 芯片进入 IDLE0 模式:
 - PLL 关闭, 主系统时钟暂停
 - 程序暂停、同步模块暂停、异步模块运行, 器件功耗降低
 - 支持低功耗唤醒, 唤醒时间可配, 需计算 PLL 稳定时间
 - 所有 I/O 端口将保持进入 IDLE0 模式前的状态
 - 若使能 WDT, 则 WDT 将被清零并保持运行
 - N_PD 位被清零, N_TO 位被置 1
- ◇ 支持 IDLE1 模式
 - 当 LPM = 1 时, 执行 IDLE 指令, 芯片进入 IDLE1 模式
 - PLL 保持运行, 主系统时钟暂停
 - 程序暂停、同步模块暂停、异步模块运行, 器件功耗降低
 - 支持低功耗唤醒, 唤醒时间可配, 最小 1 个机器周期
 - 所有 I/O 端口将保持进入 IDLE1 前的状态
 - 若使能 WDT, 则 WDT 将被清零并保持运行
 - N_PD 位被清零, N_TO 位被置 1

注: 配置 LPM (PWRC<7>) 选择低功耗模式, 执行 IDLE 指令进入低功耗模式。为了降低功耗, 所有 I/O 管脚都应保持为 VDD 或 VSS。为了避免输入管脚悬空而引入开关电流, 应在外部将高阻输入的 I/O 管脚拉为高电平或低电平, MRST 管脚必须处于逻辑低电平。

6.4.2 IDLE唤醒方式配置

序号	唤醒方式	中断使能	中断模式	备注
1	MRST	-	-	-
2	WDT	-	-	WDT 溢出
3	KINT	KIE	默认/向量	-
4	PINT0	PIE0	默认/向量	-
5	PINT1	PIE1	默认/向量	-
6	PINT2	PIE2	默认/向量	-
7	PINT3	PIE3	默认/向量	-
8	PINT4	PIE4	默认/向量	-
9	PINT5	PIE5	默认/向量	-
10	PINT6	PIE6	默认/向量	-
11	PINT7	PIE7	默认/向量	-
12	T16G1INT	T16G1IE	默认/向量	异步计数模式
13	T16G2INT	T16G2IE	默认/向量	异步计数模式
14	ADINT	ADIE	默认/向量	使用 F _{32K} 分频时钟

表 6-8 唤醒方式配置表

注：低功耗唤醒与全局中断使能无关。在低功耗模式时，若外设产生中断信号，即使默认中断模式下，全局中断使能 GIE 为 0，或向量中断模式下，高优先级中断使能 GIE 和低优先级中断使能 GIEL 均为 0，低功耗模式依然会被唤醒，只是唤醒后不会执行中断程序。

6.4.3 唤醒时间计算

低功耗模式	计算公式
IDLE1 模式	$(WKDC[7:0]+1) \times 2 T_{osc}$
IDLE0 模式	$(WKDC[7:4] + 1) \times 16 \times 2 T_{osc}$

表 6-9 唤醒时间计算表

注：当唤醒事件发生后，需要在主时钟运行 n 个时钟周期后，才执行 IDLE 指令的下一条指令。n 可以通过 WKDC 进行设置；在 IDLE1 模式下，支持最小 1 个机器周期唤醒；在 IDLE0 模式下，需要先等主时钟源稳定后，再计算 n 个周期。

6.4.4 特殊功能寄存器

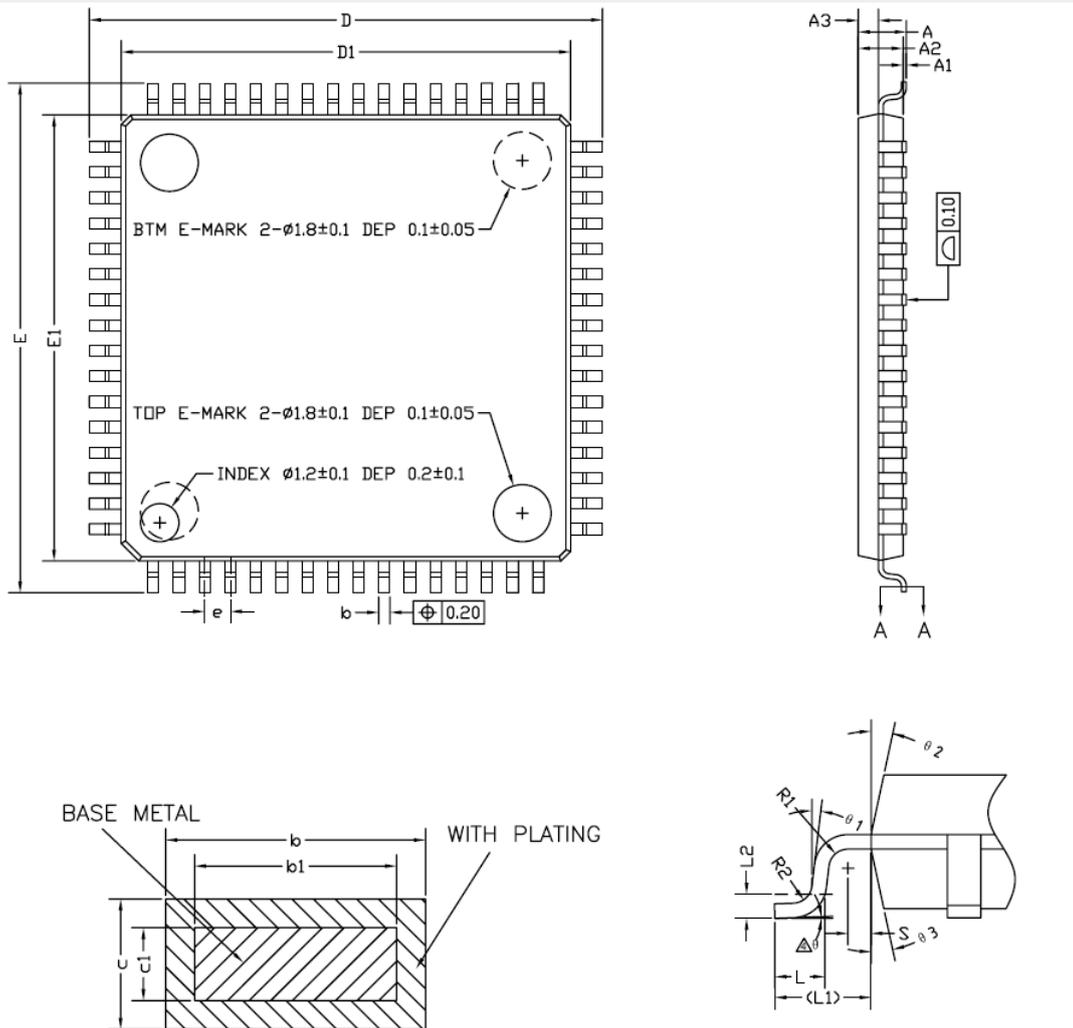
寄存器名称		唤醒延时控制寄存器 (WKDC)	
地址	FF9B _H		
复位值	1111_1111 _B		
WKDC	bit7-0	R/W	唤醒延时时钟设置位 当 WKDC<7:0> = FFH 时, 延时最长 当 WKDC<7:0> = 00H 时, 延时最短

6.5 芯片配置字

寄存器名称	芯片配置字 (CFG_WD)	
地址	8000_0001H	
-	bit0	(保留, 默认为 1)
-	bit1	(保留, 默认为 1)
-	bit2	(保留, 默认为 0)
WDTEN	bit3	硬件看门狗使能位 0: 不使能硬件看门狗 1: 使能硬件看门狗
PWRTEB	bit4	上电定时器使能位 0: 使能上电定时器 1: 不使能上电定时器
BOREN	bit5	低电压复位使能位 0: 禁止 1: 使能
-	bit6	(保留, 默认为 1)
BORVS	bit8-7	检测电压选择位 11: BORV = 2.3V 10: BORV = 3.7V 01: BORV = 4.0V 00: BORV = 4.5V
FREN	bit9	FLASH 查表功能使能位 0: 禁止 1: 使能
ICDEN	bit10	调试模式使能位 0: 使能 1: 禁止
INTVEN1	bit11	中断模式选择位 0: 默认中断模式 1: 向量中断模式 (控制寄存器位 INTVEN0 也必须为 1)
FWPS	bit13-12	FLASH 查表写保护区选择 11: 无写保护区 10: FLASH 地址 (0000H~03FFH) 为查表写保护区 01: FLASH 地址 (0000H~07FFH) 为查表写保护区 00: FLASH 地址 (0000H~0FFFH) 为查表写保护区
-	bit14	(保留, 默认为 1)
-	bit15	(保留, 默认为 1)

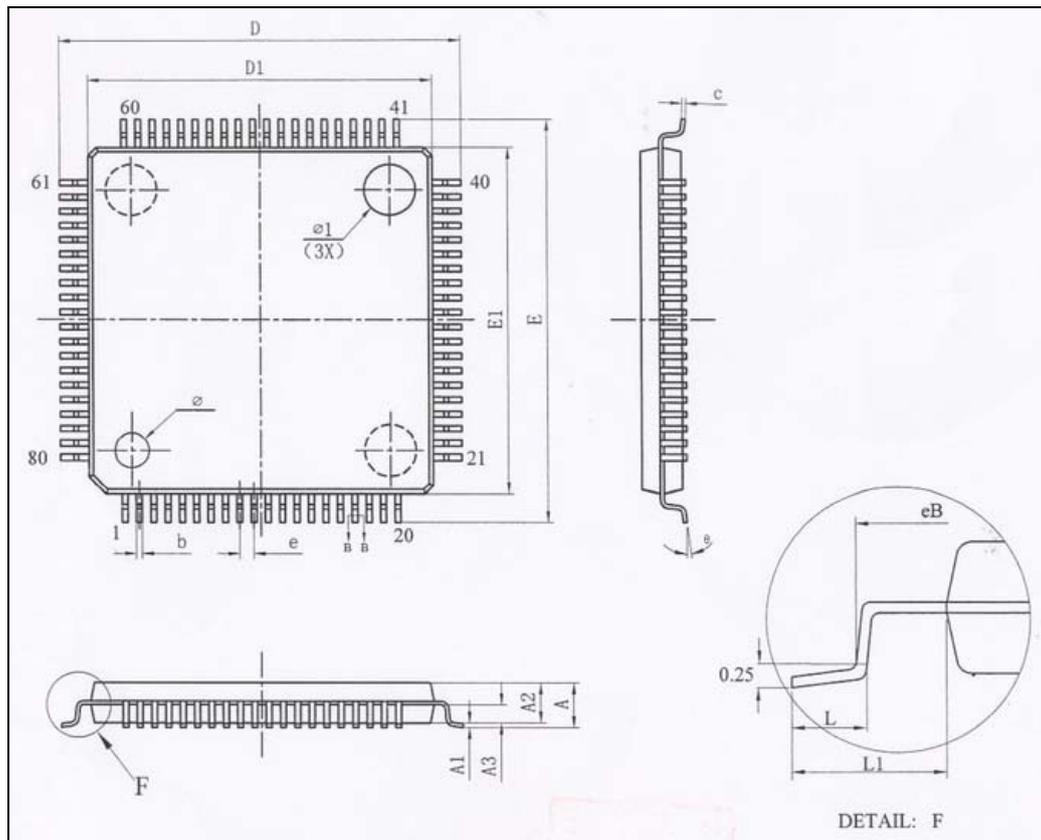
第 7 章 芯片封装图

7.1 HR7P196FLL 封装图



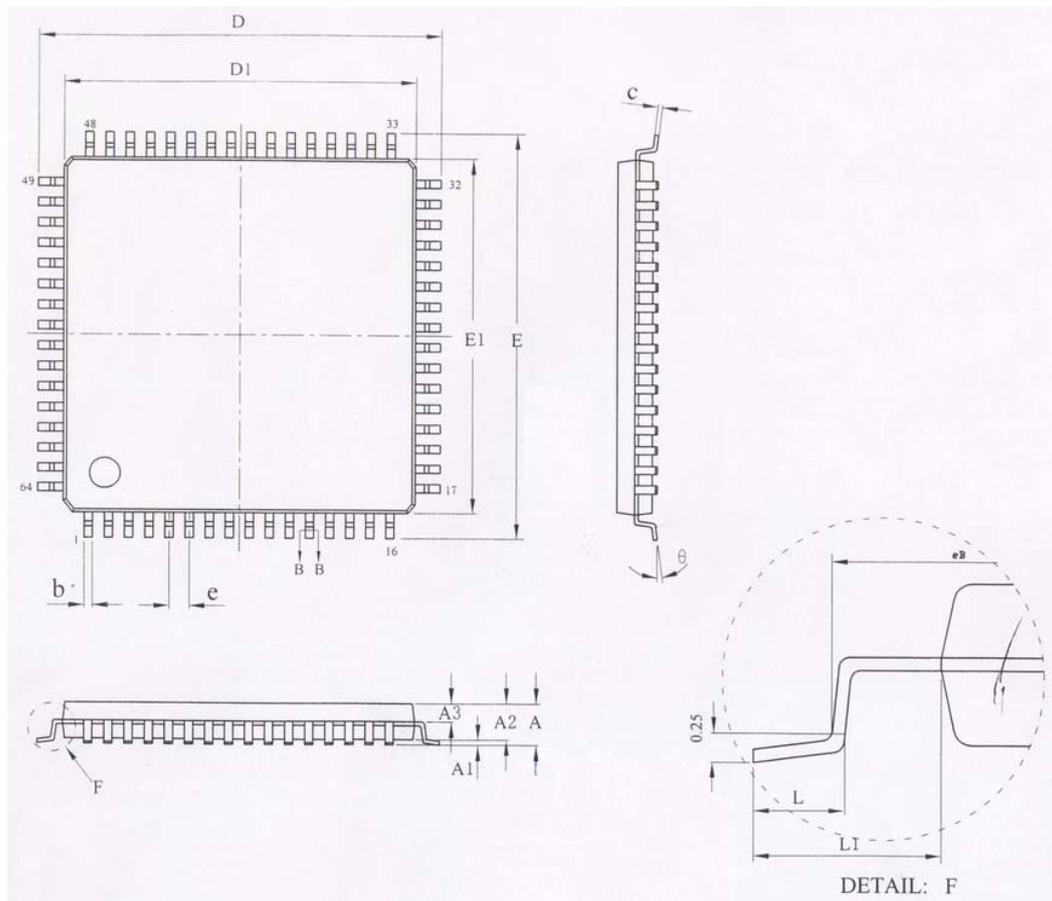
标号	公制 (mm)		
	MIN	NOM	MAX
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.31	-	0.44
b1	0.30	0.35	0.40
c	0.13	-	0.18
c1	0.12	0.127	0.134
D	15.80	16.00	16.20
D1	13.90	14.00	14.10
E	15.80	16.00	16.20
E1	13.90	14.00	14.10
e	0.70	0.80	0.90
L	0.45	0.60	0.75
L1	1.00REF		
L2	0.25BSC		
R1	0.08	-	-
R2	0.08	-	0.20
S	0.20	-	-
θ	0°	3.5°	7°
$\theta 1$	0°	-	-
$\theta 2$	11°	12°	13°
$\theta 3$	11°	12°	13°

7.2 HR7P196FLL1 封装图



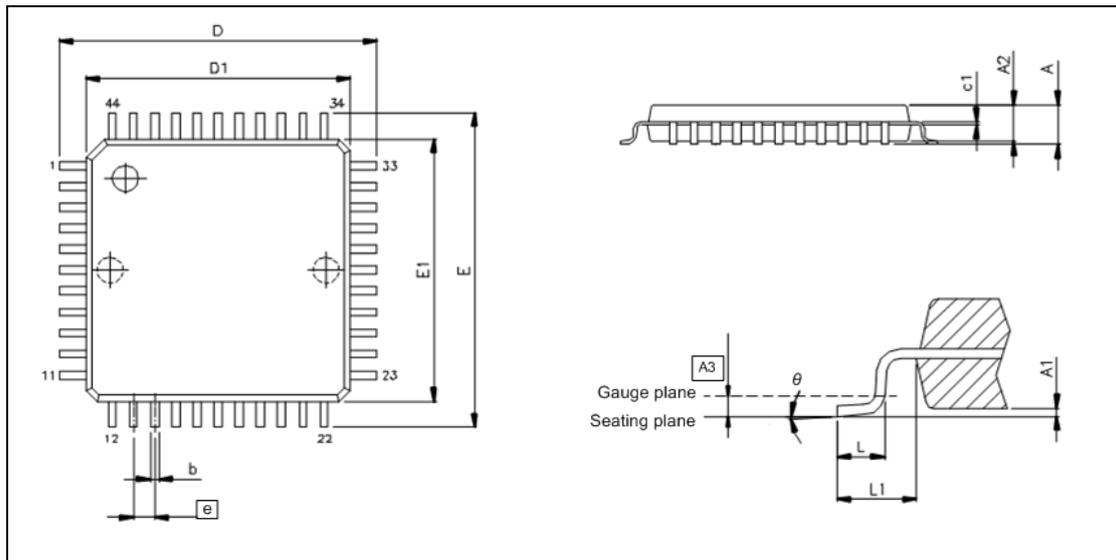
标号	公制 (mm)			英制 (inch)		
	MIN	NOM	MAX	MIN	NOM	MAX
A	-	-	1.60	-	-	0.063
A1	0.05	-	0.15	0.002	-	0.006
A2	1.35	1.40	1.45	0.053	0.055	0.057
A3	0.59	0.64	0.69	0.023	0.025	0.027
b	0.17	-	0.27	0.007	-	0.011
c	0.09	-	0.20	0.004	-	0.008
D	13.80	14.00	14.20	0.543	0.551	0.559
D1	11.90	12.00	12.10	0.469	0.472	0.476
E	13.80	14.00	14.20	0.543	0.551	0.559
E1	11.90	12.00	12.10	0.469	0.472	0.476
eB	13.05	-	13.25	0.514	-	0.522
e	0.50BSC			0.50BSC		
L	0.45	0.60	0.75	0.018	0.024	0.030
L1	1.00BSC			1.00BSC		
θ	0	-	7°	0	-	7°
φ	φ 1.20x 0.05~0.10(DP)			φ 1.20x 0.05~0.10(DP)		
φ1	φ 1.80x 0.05~0.10(DP)			φ 1.80x 0.05~0.10(DP)		

7.3 HR7P196FLL2 封装图



标号	公制 (mm)			英制 (inch)		
	MIN	NOM	MAX	MIN	NOM	MAX
A	-	-	1.60	-	-	0.063
A1	0.05	-	0.20	0.002	-	0.008
A2	1.35	1.40	1.45	0.053	0.055	0.057
A3	0.59	0.64	0.69	0.023	0.025	0.027
b	0.19	-	0.27	0.007	-	0.011
c	0.13	-	0.18	0.005	-	0.007
D	11.80	12.00	12.20	0.465	0.472	0.480
D1	9.90	10.00	10.10	0.390	0.394	0.398
E	11.80	12.00	12.20	0.465	0.472	0.480
E1	9.90	10.00	10.10	0.390	0.394	0.398
eB	11.25	-	11.45	0.443	-	0.451
e	0.50BSC			0.50BSC		
L	0.45	-	0.75	0.018	-	0.030
L1	1.00BSC			1.00BSC		
θ	0	-	7°	0	-	7°

7.4 HR7P192FLL1 封装图



标号	公制 (mm)			英制 (inch)		
	MIN	NOM	MAX	MIN	NOM	MAX
A	1.45	1.55	1.65	0.057	0.061	0.065
A1	0.015	-	0.21	0.0005	-	0.0083
A2	1.30	1.40	1.50	0.050	0.055	0.060
A3	-	0.254	-	-	0.010	-
c1	-	0.127	-	-	0.005	-
D	11.75	12.52	13.30	0.462	0.493	0.524
D1	9.85	9.95	10.05	0.388	0.392	0.396
E	11.75	12.52	13.30	0.462	0.493	0.524
E1	9.85	9.95	10.05	0.388	0.392	0.396
b	0.25	0.30	0.35	0.009	0.012	0.014
e	-	0.8	-	-	0.032	-
L	0.42	-	0.72	0.016	-	0.029
L1	0.95	1.32	1.70	0.037	0.052	0.067
θ	0	-	10°	0	-	10°

附录1. 指令集

附录1.1 寄存器操作指令

序号	指令		影响 状态位	机器周期	操作
1	SECTION	I<7:0>	-	1	I<7:0>->BKSR<7:0>
2	PAGE	I<8:0>	-	1	I<4:0>->PCRH<7:3> I<8:5>->PCRU<3:0>
3	ISTEP	I<7:0>	-	1	IAA+i->IAA(-128≤i≤127)
4	MOVI	I<7:0>	-	1	I<7:0>->(A)
5	MOV	R<7:0>,F	Z,N	1	(R)->(目标)
6	MOVA	R<7:0>	-	1	(A)->(R)
7	MOVAR	R<10:0>	-	1	(A)->({BKSR<4>, R<10:7>,1'b0,R<6:0>})
8	MOVRA	R<10:0>	-	1	({BKSR<4>,R<10:7>, 1'b0,R<6:0>})->(A)

附录1.2 程序控制指令

序号	指令		影响 状态位	机器周期	操作
9	JUMP	I<7:0>	-	2	PC+1+i<7:0>->PC (-128≤i≤127)
10	AJMP	I<19:0>	-	2	I<19:0>->PC<19:0> I<15:8>->PCRH<7:0> I<19:16>->PCRU<3:0>
11	GOTO	I<10:0>	-	2	I<10:0>->PC<10:0>, PCRH<7:3>->PC<15:11> PCRU<3:0>->PC<19:16>
12	CALL	I<10:0>	-	2	PC+1->TOS,I<10:0>->PC<10:0> PCRH<7:3>->PC<15:11> PCRU<19:16>->PC<19:16>
13	LCALL	I<19:0>	-	2	PC+2->TOS,I<16:0>->PC<16:0> I<15:8>->PCRH<7:0> I<19:16>->PCRU<3:0>
14	RCALL	R<7:0>	-	2	PC+1->TOS, (R)->PC<7:0>, PCRH<7:0>->PC<15:8>, PCRU<3:0>->PC<19:16>
15	JBC	R<7:0>, B<2:0>	-	2	当 R = 0 时跳过下一条指令

[续]

序号	指令		影响 状态位	机器周期	操作
16	JBS	R<7:0>, B<2:0>	-	2	当 R = 1 时跳过下一条指令
17	JCAIE	I<7:0>	-	2	当(A) = I 时跳过下一条指令
18	JCAIG	I<7:0>	-	2	当(A) > I 时跳过下一条指令
19	JCAIL	I<7:0>	-	2	当(A) < I 时跳过下一条指令
20	JCRAE	R<7:0>	-	2	当(R) = (A)时跳过下一条指令
21	JCRAG	R<7:0>	-	2	当(R) > (A)时跳过下一条指令
22	JCRAL	R<7:0>	-	2	当(R) < (A)时跳过下一条指令
23	JCCRE	R<7:0>, B<2:0>	-	2	当 C = R(B)时跳过下一条指令
24	JCCRG	R<7:0>, B<2:0>	-	2	当 C > R(B)时跳过下一条指令
25	JCCRL	R<7:0>, B<2:0>	-	2	当 C < R(B)时跳过下一条指令
26	JDEC	R<7:0>, F	-	2	(R-1)->(目标寄存器), 当目标寄存器的值为 0 时则跳过下一条指令
27	JINC	R<7:0>, F	-	2	(R+1)->(目标寄存器), 当目标寄存器的值为 0 时则跳过下一条指令
28	NOP	-	-	1	空操作
29	POP	-	-	1	AS->A, BKSRS->BKSR PSWS->PSW, PCRHS->PCRH PCRUS->PCRU
30	PUSH	-	-	1	A->AS, BKSR->BKSRS, PSW->PSWS, PCRH->PCRHS PCRU->PCRUS
31	RET		-	2	TOS->PC
32	RETIA	I<7:0>	-	2	I->(A), TOS->PC
33	RETIE		-	2	TOS->PC, 1->GIE
34	RST	-	全部状态位均被影响	1	软件复位指令
35	CWDT	-	N_TO, N_PD	1	00H->WDT, 0->WDT Prescaler, 1-> N_TO, 1-> N_PD
36	IDLE	-	N_TO, N_PD	1	00H->WDT, 0->WDT Prescaler, 1-> N_TO, 0-> N_PD

附录1.3 算术/逻辑运算指令

序号	指令		影响 状态位	机器周期	操作
37	ADD	R<7:0>,F	C, DC, Z,OV,N	1	(R)+(A)->(目标)
38	ADDC	R<7:0>,F	C, DC, Z,OV,N	1	(R)+(A)+C->(目标)
39	ADDCI	I<7:0>	C, DC, Z,OV,N	1	I+(A)+C->(A)
40	ADDI	I<7:0>	C, DC, Z,OV,N	1	I+(A)->(A)
41	AND	R<7:0>,F	Z,N	1	(A).AND.(R)->(目标)
42	ANDI	I<7:0>	Z,N	1	I.AND.(A)->(A)
43	BCC	R<7:0>,B<2:0>	-	1	0->R
44	BSS	R<7:0>,B<2:0>	-	1	1->R
45	BTT	R<7:0>,B<2:0>	-	1	(~R)->R
46	CLR	R<7:0>	Z	1	(R)=0
47	SETR	R<7:0>	-	1	FF _H ->(R)
48	NEG	R<7:0>	C, DC, Z,OV,N	1	~(R)+1->(R)
49	COM	R<7:0>,F	Z,N	1	(~R)->(目标)
50	DAR	R<7:0>,F	C	1	对(R)十进制调整->(目标)
51	DAA	-	C	1	对(A)十进制调整->(A)
52	DEC	R<7:0>,F	C, DC, Z,OV,N	1	(R-1)->(目标)
53	INC	R<7:0>,F	C, DC, Z,OV,N	1	(R+1)->(目标)
54	IOR	R<7:0>,F	Z,N	1	(A).OR.(R)->(目标)
55	IORI	I<7:0>	Z,N	1	I.OR.(A)->(A)
56	RLB	R<7:0>,F,B<2:0>	C,Z,N	1	C<< R<7:0> <<C
57	RLBNC	R<7:0>,F,B<2:0>	Z,N	1	R<7:0> << R<7>
58	RRB	R<7:0>,F,B<2:0>	C,Z,N	1	C>> R<7:0> >>C
59	RRBNC	R<7:0>,F,B<2:0>	Z,N	1	R<0> >> R<7:0>
60	SUB	R<7:0>,F	C, DC, Z,OV,N	1	(R)-(A)->(目标)

[续]

序号	指令	影响状态位	机器周期	操作	
61	SUBC	R<7:0>,F	C, DC, Z,OV,N	1	(R)-(A)- (~C)->(目标)
62	SUBCI	I<7:0>	C, DC, Z,OV,N	1	I-(A)- (~C)->(A)
63	SUBI	I<7:0>	C, DC, Z,OV,N	1	I-(A)->(A)
64	SSUB	R<7:0>,F	C, DC, Z,OV,N	1	(A)-(R)->(目标)
65	SSUBC	R<7:0>,F	C, DC, Z,OV,N	1	(A)-(R)- (~C)->(目标)
66	SSUBCI	I<7:0>	C, DC, Z,OV,N	1	(A)-I- (~C)->(A)
67	SSUBI	I<7:0>	C, DC, Z,OV,N	1	(A)-I->(A)
68	SWAP	R<7:0>,F	-	1	R<3:0>->(目标)<7:4>, R<7:4>->(目标)<3:0>
69	TBR	-	-	2	Pmem(FRA)->ROMD
70	TBR#1	-	-	2	Pmem(FRA)-> ROMD, FRA+1->FRA
71	TBR_1	-	-	2	Pmem(FRA)-> ROMD, FRA-1->FRA
72	TBR1#	-	-	2	FRA+1->FRA, Pmem(FRA)-> ROMD
73	TBW	-	-	2	ROMD->prog buffer
74	TBW#1	-	-	2	ROMD>prog buffer, FRA+1->FRA
75	TBW_1	-	-	2	ROMD->prog buffer, FRA-1->FRA
76	TBW1#	-	-	2	FRA+1->FRA, ROMD->prog buffer
77	XOR	R<7:0>, F	Z,N	1	(A).XOR.(R)->(目标)
78	XORI	I<7:0>	Z,N	1	I.XOR.(A)->(A)

注：指令集说明

1. i—立即数，F—标志位，A—寄存器 A，R—寄存器 R，B—寄存器 R 的第 B 位。
2. C—进位/借位，DC—半进位/半借位，Z—零标志位，OV—溢出标志位，N—负标志位。
3. TOS—顶级堆栈。
4. 如果 F = 0，则目标寄存器为寄存器 A；如果 F = 1，则目标寄存器为寄存器 R。
5. 79 条指令中另有一条 NOP 指令未在上表中描述。
6. SECTION 指令中，N 的位数，视实际芯片而定。对 HR7P192/196 芯片，通用数据存储器 GPR 分为 32 个存储体组，所以 N 的位数是 5 位。

7. PAGE 指令中, N 的位数, 视实际芯片而定。对 HR7P192/196 芯片, 没有 PCRU 寄存器, N 的位数是 5 位。
8. 部分指令中, PC 的位数以及 PCRU 寄存器, 视实际芯片而定。对 HR7P192/196 芯片, PC 的位数是 16 位, 没有 PCRU 寄存器。

附录2. 特殊功能寄存器总表

地址	名称	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	上电复位值
FF80 _H	IAD	间接寻址数据寄存器								0000 0000
FF81 _H	IAAL	间接寻址索引寄存器<7:0>								0000 0000
FF82 _H	IAAH	间接寻址索引寄存器<15:8>								0000 0000
FF83 _H	BKSR	存储体组选择寄存器								0000 0000
FF84 _H	PSW	-	UF	OF	N	OV	Z	DC	C	x00x xxxx
FF85 _H	AREG	A 寄存器								xxxx xxxx
FF86 _H	MULA/MULL	乘数 A 寄存器/乘积寄存器<7:0>								xxxx xxxx
FF87 _H	MULB/MULH	乘数 B 寄存器/乘积寄存器<15:8>								xxxx xxxx
FF88 _H	DIVEL/DIVQL	被除数寄存器<7:0>/商寄存器<7:0>								xxxx xxxx
FF89 _H	DIVEH/DIVQH	被除数寄存器<15:8>/商寄存器<15:8>								xxxx xxxx
FF8A _H	DIVS/DIVR	除数寄存器/余数寄存器<7:0>								xxxx xxxx
FF8B _H	PCRL	程序计数器<7:0>								0000 0000
FF8C _H	PCRH	程序计数器<15:8>								0000 0000
FF8D _H	-	-								-
FF8E _H	INTG	GIE	GIEL	-	-	SOFTIF	INTVEN0	INTV		0000 0000
FF8F _H	INTP	IGP7	IGP6	IGP5	IGP4	IGP3	IGP2	IGP1	IGP0	0000 0000
FF90 _H	INTC0	PEG7	PEG6	PEG5	PEG4	PEG3	PEG2	PEG1	PEG0	0000 0000
FF91 _H	INTC1	KMSK7	KMSK6	KMSK5	KMSK4	KMSK3	KMSK2	KMSK1	KMSK0	0000 0000
FF92 _H	INTE0	T16G2IE	T16G1IE	T8P2IE	T8P1IE	T8NIE	I2CIE	ADIE	KIE	0000 0000
FF93 _H	INTF0	T16G2IF	T16G1IF	T8P2IF	T8P1IF	T8NIF	I2CIF	ADIF	KIF	0000 0000
FF94 _H	INTE1	PIE7	PIE6	PIE5	PIE4	PIE3	PIE2	PIE1	PIE0	0000 0000
FF95 _H	INTF1	PIF7	PIF6	PIF5	PIF4	PIF3	PIF2	PIF1	PIF0	0000 0000
FF96 _H	INTE2	-	-	RX3IE	TX3IE	RX2IE	TX2IE	RX1IE	TX1IE	0000 0000
FF97 _H	INTF2	-	-	RX3IF	TX3IF	RX2IF	TX2IF	RX1IF	TX1IF	0000 0000
FF98 _H	INTE3	-	-	-	-	-	-	RX4IE	TX4IE	0000 0000
FF99 _H	INTF3	-	-	-	-	-	-	RX4IF	TX4IF	0000 0000
FF9A _H	PWRC	LPM	-	-	N_RSTI	N_TO	N_PD	N_POR	N_BOR	0001 1101
FF9B _H	WKDC	唤醒延时控制寄存器								1111 1111
FF9C _H	LCDI2C	-	-	-	WP	I2CMS	DFTA	LCDSCL	LCSDA	0000 0000
FF9D _H	OSCP	时钟控制写保护寄存器								1111 1111
FF9E _H	OSCC	CLKSS	FOSCS			WDTPRE	WDTPRS			0000 1111
FF9F _H	CALR	内部时钟校准寄存器								xxxx xxxx
FFA0 _H	FRAL	程序存储器查表地址低 8 位								xxxx xxxx
FFA1 _H	FRAH	程序存储器查表地址高 8 位								xxxx xxxx
FFA2 _H	-	-								-
FFA3 _H	-	-								-
FFA4 _H	ROMDL	程序存储器查表数据低 8 位								xxxx xxxx
FFA5 _H	ROMDH	程序存储器查表数据高 8 位								xxxx xxxx

[续]

地址	名称	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	上电复位值
FFA6 _H	ROMCL	-	-	-	-	MEWS	MWEN	MRTG	-	0000 0000
FFA7 _H	ROMCH	程序存储器擦除/编程控制字								0000 0000
FFA8 _H	PA	PA7	PA6	PA5	PA4	PA3	PA2	PA1	PA0	xxxx xxxx
FFA9 _H	PAT	PAT7	PAT6	PAT5	PAT4	PAT3	PAT2	PAT1	PAT0	1111 1111
FFAA _H	PB	PB7	PB6	PB5	PB4	PB3	PB2	PB1	PB0	xxxx xxxx
FFAB _H	PBT	PBT7	PBT6	PBT5	PBT4	PBT3	PBT2	PBT1	PBT0	1111 1111
FFAC _H	PC	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0	xxxx xxxx
FFAD _H	PCT	PCT7	PCT6	PCT5	PCT4	PCT3	PCT2	PCT1	PCT0	1111 1111
FFAE _H	PD	PD7	PD6	PD5	PD4	PD3	PD2	PD1	PD0	xxxx xxxx
FFAF _H	PDT	PDT7	PDT6	PDT5	PDT4	PDT3	PDT2	PDT1	PDT0	1111 1111
FFB0 _H	PE	PE7	PE6	PE5	PE4	PE3	PE2	PE1	PE0	xxxx xxxx
FFB1 _H	PET	PET7	PET6	PET5	PET4	PET3	PET2	PET1	PET0	1111 1111
FFB2 _H	PF	PF7	PF6	PF5	PF4	PF3	PF2	PF1	PF0	xxxx xxxx
FFB3 _H	PFT	PFT7	PFT6	PFT5	PFT4	PFT3	PFT2	PFT1	PFT0	1111 1111
FFB4 _H	PG	PG7	PG6	PG5	PG4	PG3	PG2	PG1	PG0	xxxx xxxx
FFB5 _H	PGT	PGT7	PGT6	PGT5	PGT4	PGT3	PGT2	PGT1	PGT0	1111 1111
FFB6 _H	PH	PH7	PH6	PH5	PH4	PH3	PH2	PH1	PH0	xxxx xxxx
FFB7 _H	PHT	PHT7	PHT6	PHT5	PHT4	PHT3	PHT2	PHT1	PHT0	1111 1111
FFB8 _H	PJ	PJ7	PJ6	PJ5	PJ4	PJ3	PJ2	PJ1	PJ0	xxxx xxxx
FFB9 _H	PJT	PJT7	PJT6	PJT5	PJT4	PJT3	PJT2	PJT1	PJT0	1111 1111
FFBA _H	-	-								-
FFBB _H	N_PU	N_PDU7	N_PDU6	N_PDU5	N_PDU4	N_PDU3	N_PDU2	N_PDU1	N_PDU0	1111 1111
FFBC _H	ANS	ANPA6	ANPA5	ANPA4	ANPA3	ANPA2	ANPA1	ANPB7	ANPB5	0000 0000
FFBD _H	T8N	T8N 计数器								0000 0000
FFBE _H	T8NC	T8NEN	-	T8NM	T8NEG	T8NPRE	T8NPRS			0000 0000
FFBF _H	T8POC	T8P21B	T8P20B	T8P21EN	T8P20EN	T8P11B	T8P10B	T8P11EN	T8P10EN	0000 0000
FFC0 _H	T8P1	T8P1 计数器								0000 0000
FFC1 _H	T8P1P	T8P1 周期寄存器								1111 1111
FFC2 _H	T8P1R	T8P1 精度寄存器								0000 0000
FFC3 _H	T8P1C	T8P1POS				T8P1M		T8P1PRS		0000 0000
FFC4 _H	T8P2	T8P2 计数器								0000 0000
FFC5 _H	T8P2P	T8P2 周期寄存器								1111 1111
FFC6 _H	T8P2R	T8P2 精度寄存器								0000 0000
FFC7 _H	T8P2C	T8P2POS				T8P2M		T8P2PRS		0000 0000
FFC8 _H	T16G1L	T16G1 计数器低 8 位								xxxx xxxx
FFC9 _H	T16G1H	T16G1 计数器高 8 位								xxxx xxxx
FFCA _H	T16G1PL	T16G1 周期值低 8 位								1111 1111
FFCB _H	T16G1PH	T16G1 周期值高 8 位								1111 1111
FFCC _H	T16G1RL	T16G1 精度值低 8 位								0000 0000
FFCD _H	T16G1RH	T16G1 精度值高 8 位								0000 0000

[续]

地址	名称	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	上电复位值
FFCE _H	T16G1CL	T16G1GB	T16G1GEN	T16G1PRS		-	T16G1SYN	T16G1CS		0000 0000
FFCF _H	T16G1CH	-	-	-	T16G1REX	T16G1M				0000 0000
FFD0 _H	T16G2L	T16G2 计数器低 8 位								xxxx xxxx
FFD1 _H	T16G2H	T16G2 计数器高 8 位								xxxx xxxx
FFD2 _H	T16G2PL	T16G2 周期值低 8 位								1111 1111
FFD3 _H	T16G2PH	T16G2 周期值高 8 位								1111 1111
FFD4 _H	T16G2RL	T16G2 精度值低 8 位								0000 0000
FFD5 _H	T16G2RH	T16G2 精度值高 8 位								0000 0000
FFD6 _H	T16G2CL	T16G2GB	T16G2GEN	T16G2PRS		-	T16G2SYN	T16G2CS		0000 0000
FFD7 _H	T16G2CH	-	-	-	T16G2REX	T16G2M				0000 0000
FFD8 _H	T16GOC	T16G21B	T16G20B	T16G21EN	T16G20EN	T16G11B	T16G10B	T16G11EN	T16G10EN	0000 0000
FFD9 _H	ADCCL	ADVREFP	ADVREFN	ADCHS				ADTRG	ADEN	0000 0000
FFDA _H	ADCCH	ADFM	ADCS			-	-	-	-	0000 0000
FFDB _H	ADCRL	A/D 转换结果低 8 位								xxxx xxxx
FFDC _H	ADCRH	A/D 转换结果高 8 位								xxxx xxxx
FFDD _H	I2CMC	-	I2CPU	I2CS	I2CP	I2CTRIG	I2CEN	I2CA	I2CTE	0000 0000
FFDE _H	I2CMB	I2CM 发送/接收数据								0000 0000
FFDF _H	I2CMBRR	I2CM 波特率寄存器								1111 1111
FFE0 _H	RX1B	UART1 接收数据寄存器								0000 0000
FFE1 _H	RX1S	RX1EN	RX1M	-	-	-	OERR1	FERR1	RX1R8	0000 000x
FFE2 _H	TX1B	UART1 发送数据寄存器								0000 0000
FFE3 _H	TX1S	TX1EN	TX1M	BRGH1	-	-	-	TRMT1	TX1R8	0000 0010
FFE4 _H	BR1R	UART1 波特率寄存器								0000 0000
FFE5 _H	RX2B	UART2 接收数据寄存器								0000 0000
FFE6 _H	RX2S	RX2EN	RX2M	-	-	-	OERR2	FERR2	RX2R8	0000 000x
FFE7 _H	TX2B	UART2 发送数据寄存器								0000 0000
FFE8 _H	TX2S	TX2EN	TX2M	BRGH2	-	-	-	TRMT2	TX2R8	0000 0010
FFE9 _H	BR2R	UART2 波特率寄存器								0000 0000
FFEA _H	RX3B	UART3 接收数据寄存器								0000 0000
FFEB _H	RX3S	RX3EN	RX3M	-	-	-	OERR3	FERR3	RX3R8	0000 000x
FFEC _H	TX3B	UART3 发送数据寄存器								0000 0000
FFED _H	TX3S	TX3EN	TX3M	BRGH3	-	-	-	TRMT3	TX3R8	0000 0010
FFEE _H	BR3R	UART3 波特率寄存器								0000 0000
FFEF _H	TXPC	-	TX2PS	TX2PLV	PX2PEN	-	TX1PS	TX1PLV	PX1PEN	0000 0000
FFF0 _H	RX4B	UART4 接收数据寄存器								0000 0000
FFF1 _H	RX4S	RX4EN	RX4M	-	-	-	OERR4	FERR4	RX4R8	0000 000x
FFF2 _H	TX4B	UART4 发送数据寄存器								0000 0000
FFF3 _H	TX4S	TX4EN	TX4M	BRGH4	-	-	-	TRMT4	TX4R8	0000 0010
FFF4 _H	BR4R	UART4 波特率寄存器								0000 0000
FFF5 _H ~ FFFF _H	-	-								-

附录3. 电气特性

附录3.1 参数特性表

◇ 最大标称值

参数	符号	条件	标称值	单位
电源电压	VDD	-	-0.3 ~ 7.5	V
输入电压	V _{IN}	-	-0.3 ~ VDD + 0.3	V
输出电压	V _{OUT}	-	-0.3 ~ VDD + 0.3	V
存储温度	T _{STG}	-	-55 ~ 125	°C
操作温度	T _{OPR}	VDD: 2.5 ~ 5.5V	-40 ~ 85	°C

◇ 芯片功耗特性参数表

参数	符号	最小值	典型值	最大值	单位	工作条件
芯片供电电压	VDD	2.5	-	5.5	V	-40°C ~ 85°C
芯片静态电流	I _{DD}	-	350	-	uA	25°C, VDD= 5V, 所有的 I/O 端口输入低电平, MRSTN = 0, XTAL1 = 0, XTAL2 悬空
低功耗 IDLE0 模式芯片电流	I _{PD0}	-	20	-	uA	25°C, VDD= 5V, WDT 不使能
低功耗 IDLE1 模式芯片电流	I _{PD1}	-	210	-	uA	25°C, VDD= 5V, WDT 不使能
正常运行模式芯片电流	I _{OP1}	-	2.5	-	mA	25°C, VDD= 5V, 正常运行模式, 13MHz 系统时钟, I/O 端口输出固定电平, 无负载
VDD 管脚的最大输入电流	I _{MDD}	-	80	-	mA	25°C, VDD= 5V
VSS 管脚的最大输出电流	I _{MSS}	-	120	-	mA	25°C, VDD= 5V
I/O 端口灌电流	I _{OL}	-	16.3	-	mA	25°C, VDD= 5V, V _{OL} = 0.5V
I/O 端口拉电流	I _{OH}	-	9.3	-	mA	25°C, VDD= 5V, V _{OH} = 4.4V

◇ 芯片输入端口特性表

芯片工作温度范围：-40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口 输入高电平（有施密特输入特性）	V_{IH}	0.8VDD	-	VDD	V	2.5V ≤ VDD ≤ 5.5V
主复位信号 MRST 输入高电平（有施密特输入特性）		0.8VDD	-	VDD	V	
I/O 端口 输入低电平	V_{IL}	VSS	-	0.18VDD	V	
主复位信号 MRST 输入低电平		VSS	-	0.2VDD	V	
I/O 端口 输入漏电流	I_{IL}	-	-	±1	μA	2.5V ≤ VDD ≤ 5.5V (端口处于高阻状态) VSS ≤ V _{PIN} ≤ VDD
主复位信号、 MRST 漏电流		-	-	5	μA	
I/O 端口 输入弱上拉电流	I_{WPU}	28.6	145	200	μA	2.5V ≤ VDD ≤ 5.5V V _{PIN} = VSS

◇ 芯片输出端口特性表

芯片工作温度范围：-40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口 输出高电平	V_{OH}	VDD-0.7	-	-	V	2.5V ≤ VDD ≤ 5.5V I _{OH} = 4.0mA
I/O 端口 输出低电平	V_{OL}	-	-	0.6	V	2.5V ≤ VDD ≤ 5.5V I _{OL} = 8.5mA

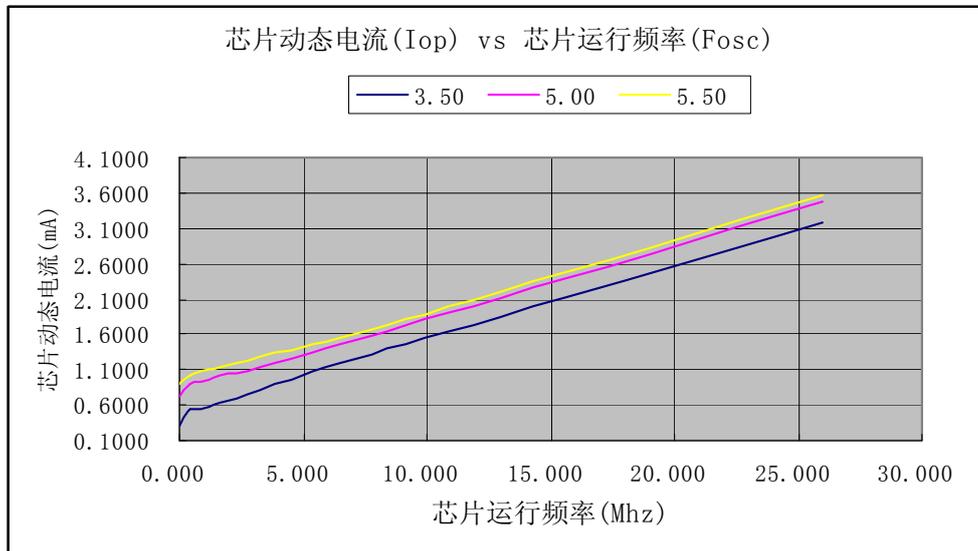
◇ ADC 交流特性表

参数名称	最小值	典型值	最大值	单位
分辨率	-	-	10	bit
差分线性度 (DNL)	-	±1	±2	LSB
积分线性度 (INL)	-	±1	±3	LSB
失调误差 (Offset Error)	-	2.5	4	LSB
参考电压范围 (VREF)	2.5	-	VDD	V
模拟电压输入范围 (V _{in})	0	-	VREF	V
输入电容	-	40	-	pF
模拟输入推荐输入电阻	-	-	10k	Ω
转换时钟周期 (T _{ad})	1.5	-	-	μs

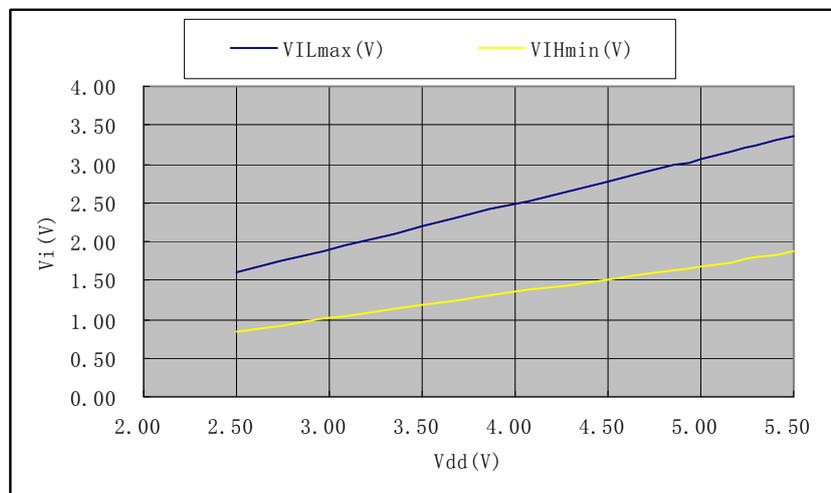
附录3.2 参数特性图

本节中所列图示未经过量产测试，仅作为设计参考之用。其中部分图示中所列的数据已超出指定的操作范围，此类信息也仅供参考，芯片只保证在指定的范围内正常工作。

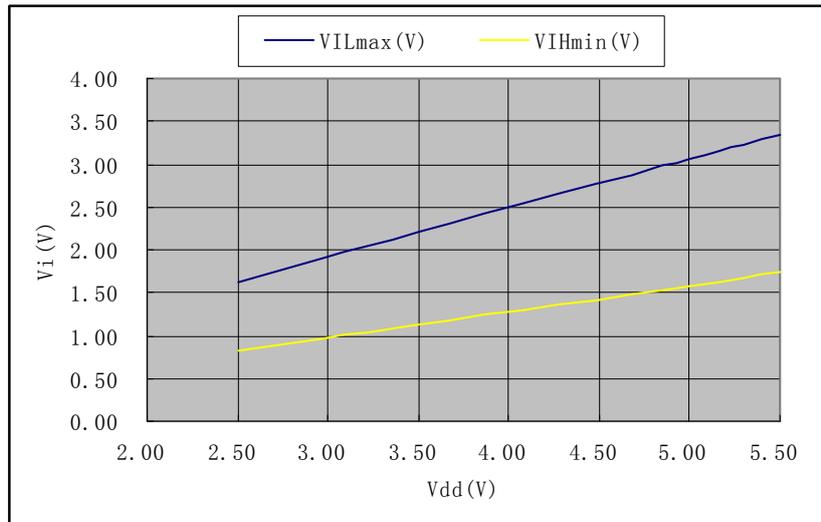
- ◇ 正常运行模式，无时钟输出，芯片电流随时钟频率变化图（室温 25℃）



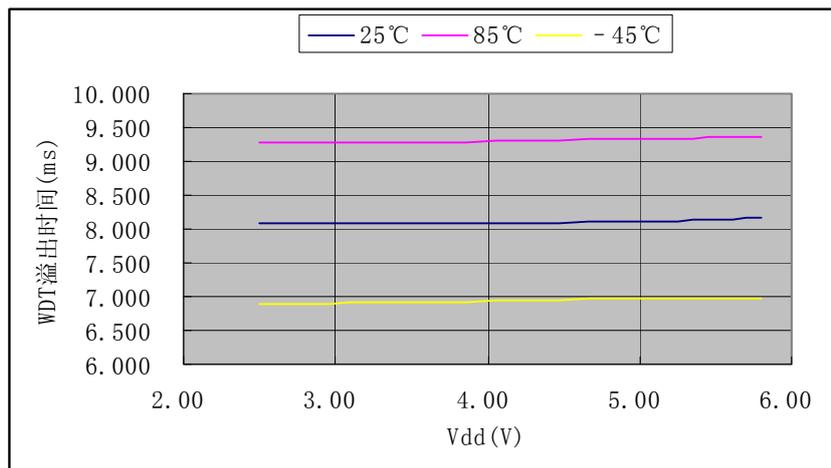
- ◇ 外部复位信号输入特性图（室温 25℃）



◇ I/O 端口信号输入特性图 (室温 25°C)

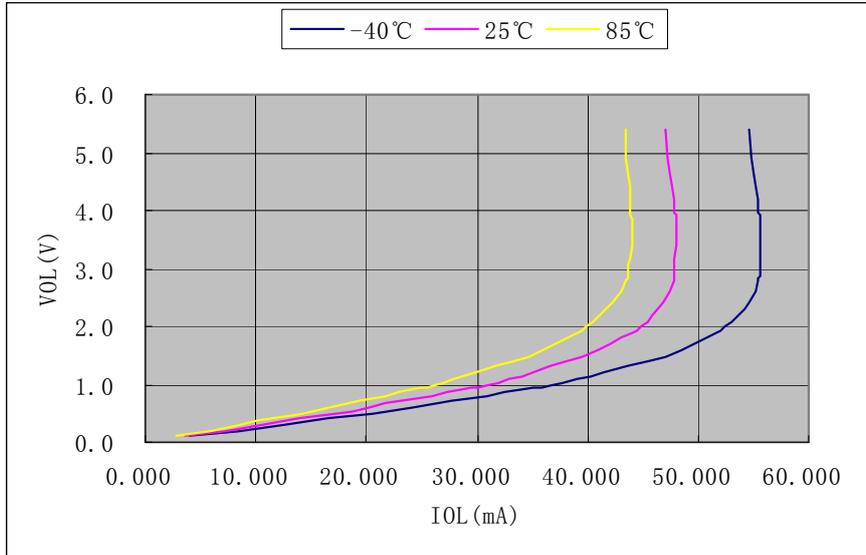


◇ WDT 溢出时间随电压温度变化曲线图

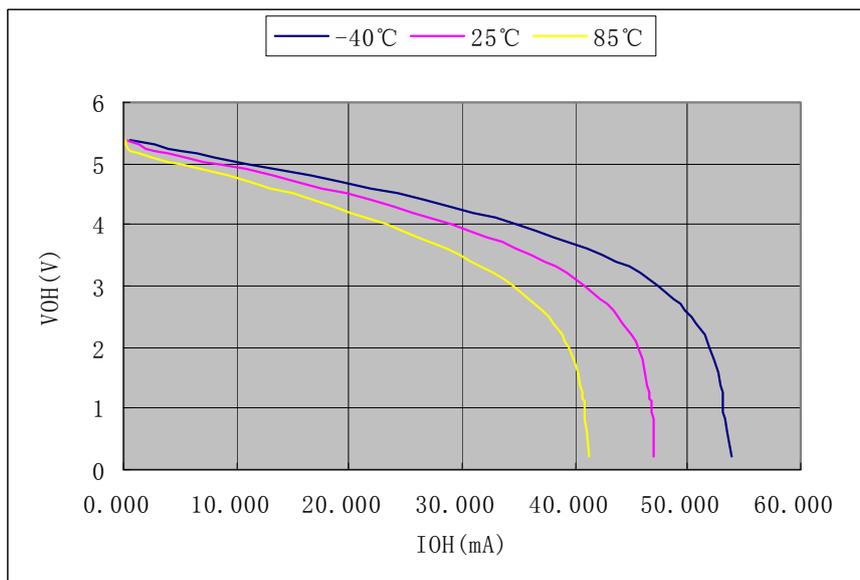


◇ I/O 端口信号输出特性图

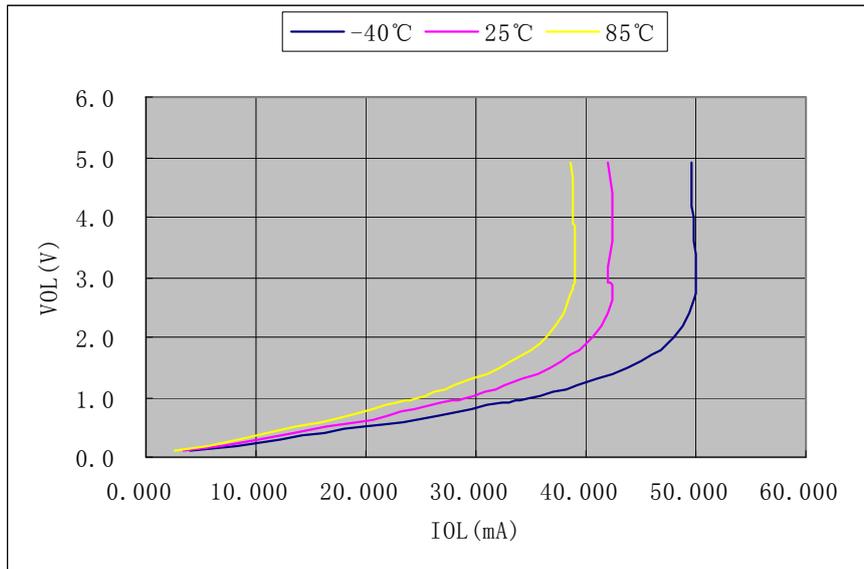
A: V_{OL} vs. I_{OL} @VDD = 5.5V



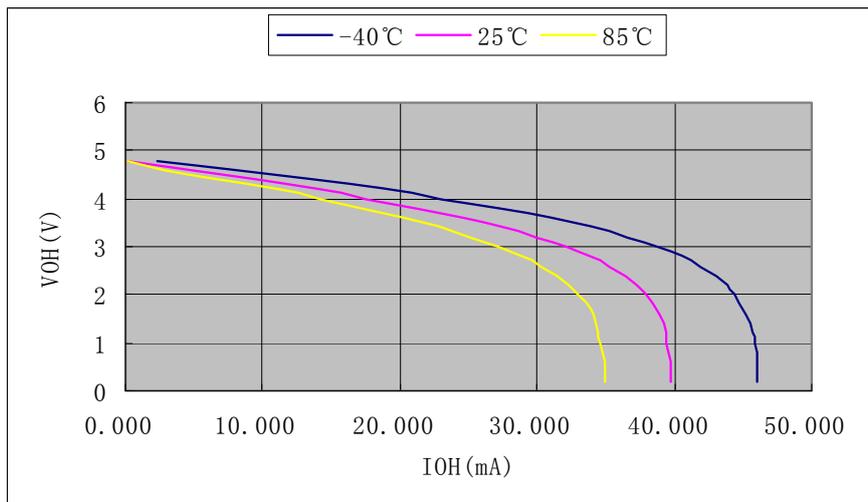
B: V_{OH} vs. I_{OH} @VDD = 5.5V



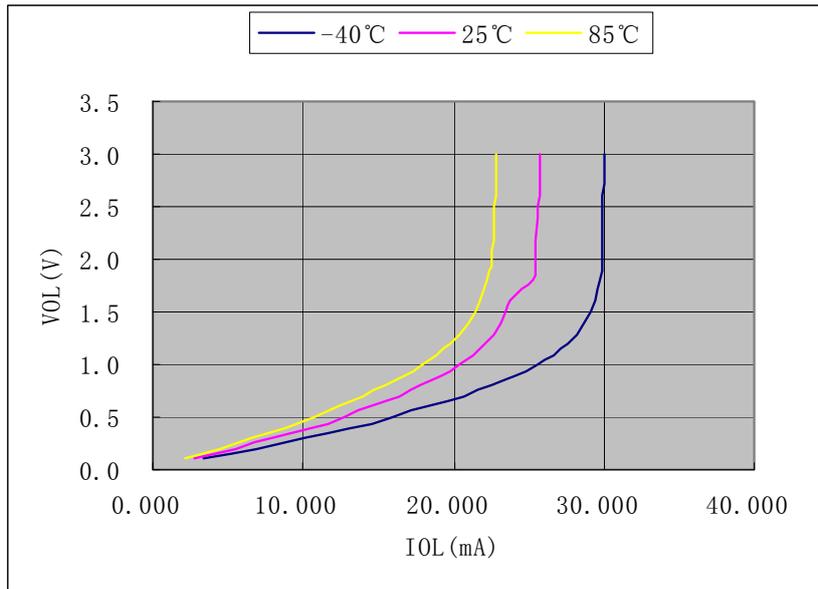
C: V_{OL} vs. I_{OL} @VDD = 5.0V



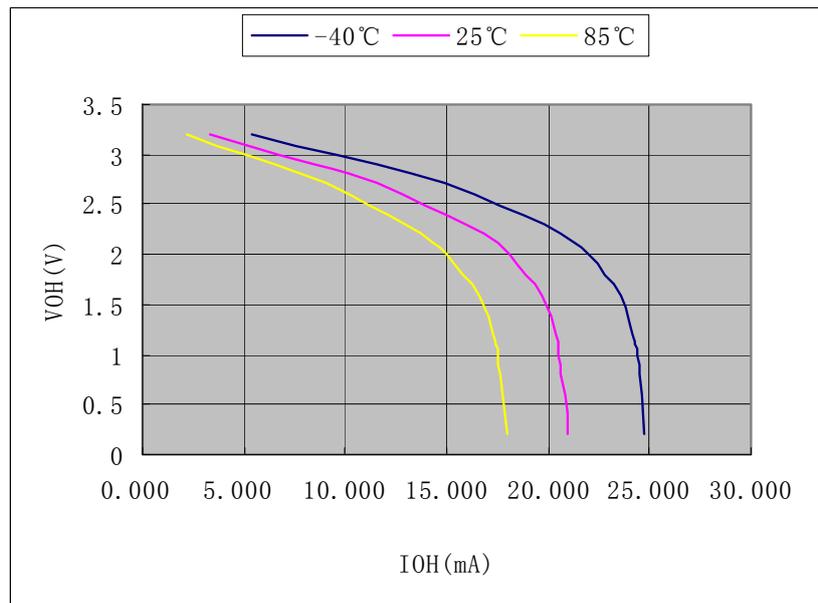
D: V_{OH} vs. I_{OH} @VDD = 5.0V



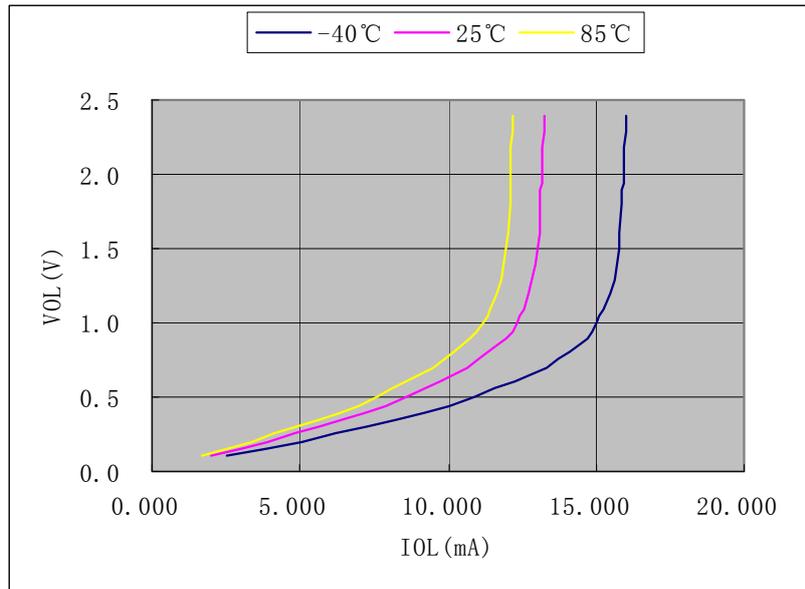
E: V_{OL} vs. I_{OL} @VDD = 3.5V



F: V_{OH} vs. I_{OH} @VDD = 3.5V



G: V_{OL} vs. I_{OL} @VDD = 2.5V



H: V_{OH} vs. I_{OH} @VDD = 2.5V

