

同步整流 DC/DC 升压芯片中驱动电路的设计*

程 帅 邹雪城 陈卫洁 邓 敏

(华中科技大学 电子科学与技术系 武汉 430074)

摘 要 在 DC/DC 转换芯片中, 为了保证功率开关管及时导通和截止, 需要设计专门的驱动电路。本文设计了同步整流驱动电路, 通过引入负跳沿延时单元, 消除了 CMOS 瞬态短路导通现象, 降低了功耗, 保护了输出级。HSPICE 仿真表明, 驱动电路延时小于 14ns 能满足较高开关频率的要求; 同时, 开关转换时的尖峰电流减小了 56%, 功耗也降低了 19.3%。

关键词 驱动电路 同步整流 直流/直流 衬底控制

中图分类号 TN431

1 引言

如今低压大电流已成为 DC/DC 变换器的一种趋势, 在这种情况下, 传统的采用肖特基二极管的整流方式已经不能满足高效率的要求, 用通态电阻极低的功率 MOSFET 来取代整流二极管的同步整流技术应用越来越普遍。这不仅可以大大降低整流器的损耗, 提高 DC/DC 变换器的效率^[1], 而且还不存在二极管的死区电压问题。

对于 DC/DC 转换芯片中驱动电路的设计而言, 驱动能力和功耗指标是至关重要的。驱动能力主要体现在从发出控制信号到功率 MOS 管完成开关转换所需的延迟时间, 驱动能力越强, 延迟时间越小。目前开关电源的高频化的趋势, 使得对驱动能力指标的要求变得更加苛刻。另外, 如何在保证驱动能力的前提下降低驱动电路的功耗也是 DC/DC 开关电源驱动电路设计时必须着重考虑的一个方面。本文针对同步整流升压芯片, 设计了其同步整流管的驱动电路, 然后, 在满足驱动能力的前提下, 通过引入负跳沿延时单元, 消除了 CMOS 瞬态短路导通现象, 降低了功耗, 保护了输出级。

2 驱动电路的设计

图 1 为同步整流升压式 DC/DC 电路的拓扑图, 功率 NMOS 管 M1 为开关管, PMOS 管 M2 为整流管。通过给 M1 管和 M2 管施加同步驱动电压, 可以使电路有效地工作。为了简化系统设计, 减小体积, 提高集成度, 在我们设计的同步整流升压芯片中, 将开关管和同步整流 PMOS 管都集成在了芯

片里。芯片中开关管和整流管的驱动电路如图 2 所示。

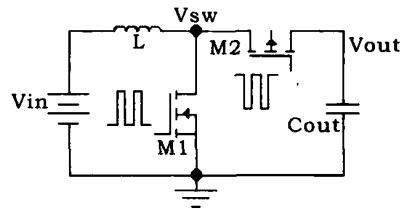


图 1 同步整流 DC/DC 升压电路原理图

片里。芯片中开关管和整流管的驱动电路如图 2 所示。DriveN 和整流管驱动电路 DriveP 后转换成栅驱动信号 NG 和 PG。

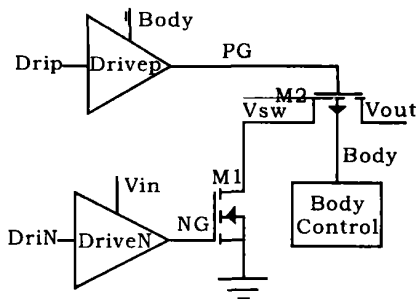


图 2 同步整流 DC/DC 升压芯片驱动电路图

DriveP 后转换成栅驱动信号 PG 和 NG。Body Control 电路为整流 PMOS 管的衬底控制电路, 同时为 DriveP 提供电源, 其 Body 用来跟随输入电压 Vin 和输出电压 Vout 中的较大者。

2.1 整流管驱动电路

如图 3

DriveP 电路分

为电平转换和驱动增强两个部分。由于逻辑控制信号 DriveP 和整流 PMOS 管栅极驱动信号 PG 间存在电平不匹配, 需要电平转换。图中, M1、M2、M3、M4 和反相器 inv2 构成一个基本的电平转换电路, 能够将逻辑高电平从 Vin 电压转换成 Body 电压。同时 M1、M3 的交叉耦合正反馈结构, 既可以提高转换速度, 又可以起到波形整形的作用。另外, 该电路还有抗噪声干扰能力强, 尤其是电源和地的噪

* 收到本文时间: 2006 年 4 月 21 日

作者简介: 程帅, 男, 硕士研究生。邹雪城, 男, 教授, 博士生导师。陈卫洁, 男, 硕士研究生。邓敏, 男, 硕士研究生。

声, 静态功耗小等优点。

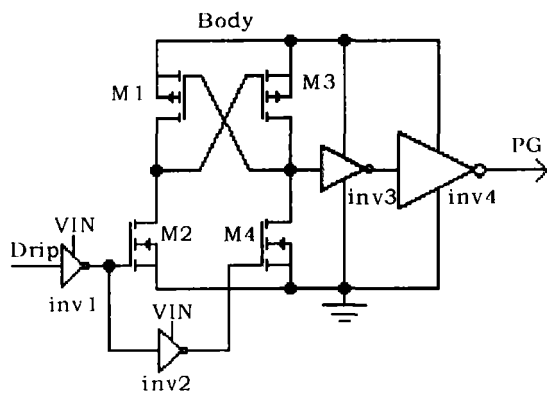


图 3 DriveP 电路

为了达到足够的驱动能力, 在电平转换电路后面又接了两级尺寸逐级增大的反相器 inv3 和 inv4。这里需要注意的是, 为了使电路延时最小, 应该使反相器尺寸逐级等比放大^[2], 其比例因子 e 由式 (1) 给出。

$$e = (C_L / C_{in})^{1/n} \quad (1)$$

式中 C_L 、 C_{in} 分别为负载电容和输入电容, n 为反相器链的级数, 此处 n 为 4。因此, 在设计 DriveP 时, 电路中各单元的尺寸应满足逐级等比放大的要求: 反相器 inv1、inv2 尺寸相等, 和逻辑电路中标准反相器的尺寸相同, 设其为单位尺寸; M1、M2 和 M3、M4 为 e 倍单位尺寸; 反相器 inv3、inv4 分别为 e^2 和 e^3 倍单位尺寸。

2.2 低功耗驱动电路

CMOS 电路的功耗的主要有三个组成部分^[3], 如式 (2):

$$P_{total} = p_t (C_L \times V_{DD}^2 \times f) + I_C \times V_{DD} + I_{leakage} \times V_{DD} \quad (2)$$

式中第一项为开关损耗, 其中 C_L 表示负载电容, f 表示时钟频率, p_t 表示发生开关导通的概率; 第二项为短路损耗, 由 NMOS 和 PMOS 同时导通时的短路电流 I_C 产生; 第三项是由泄漏电流 $I_{leakage}$ 引起的损耗, 取决于制造工艺^[4]。对于一般 CMOS 电路而言, 通过降低 p_t 、 C_L 、 V_{DD} 和 f 的值来降低电路功耗。但是, 对于 DC/DC 开关电源而言, 为了保证电路的正常工作和其它性能指标, p_t 、 C_L 、 V_{DD} 和 f 的值不能只为了降低驱动电路的功耗而改变。

事实上, 短路功耗占整个 CMOS 电路功耗的 20% ~ 50%^[5], 可以从这个角度思考进一步降低功耗的途径。由前面分析可知, 对于图 3 的驱动电路, 由于要驱动功率 MOS 管, 需提供大的驱动电流, 最后一级电路 inv4 的尺寸较大, 瞬态短路时的电阻较小, 而且电源电压 (V_{Body}) 较高, 因此短路电流比较大, 甚至可能因此而损坏电路。因此消除此级的短路导通, 是该驱动电路低功耗设计的关键。

我们通过引入负跳沿延时单元来消除短路导通现象, 降低驱动电路功耗。负跳沿延时单元如图 4 所示, 当 IN 负跳变时, M10 关断, 由于电容 C2 的原因, A 点电位仍保持为低, 输出 OUT 仍保持高电平。其后, inv1 的 PMOS 导通, 通过电阻 R2 对电容 C2 充电, A 点电位逐渐上升, 直到达到反相器 inv2 的翻转门限 V_H , 输出 OUT 跳变至低电平。延迟时间 t_{DELAY} 由式 (3) 给出。而正跳变时, M10 导通, 对电容 C2 迅速放电, A 点降至低电位, 输出 OUT 跳变至高电平, 整个过程, 基本没有附加延时。

$$t_{DELAY} = R2 * C2 * \ln \frac{V_H}{V_{DD}} \quad (3)$$

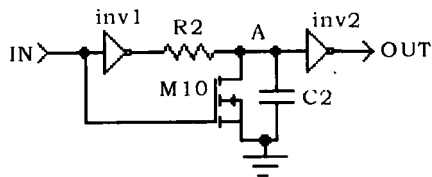


图 4 负跳沿延时单元

改进后的驱动电路见图 5。该电路除增加了负跳沿延时单元外, 还将图 3 中的反相器 inv3、inv4 的栅极信号分成两路, 一路经由电平转换单元, 控制上拉 PMOS 管, 一路经由延时单元, 控制下拉 NMOS 管。这样, 电平转换单元可以保证上拉 PMOS 管的导通、截止; 延时单元则可以消除下拉

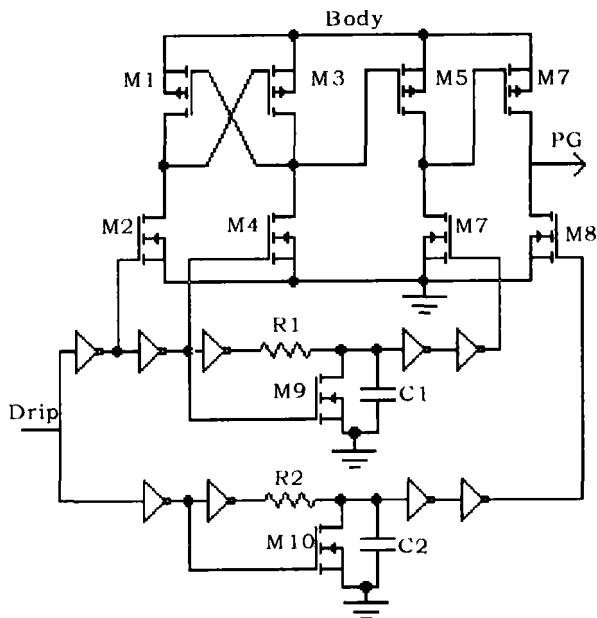


图 5 改进后的低功耗驱动电路

NMOS 管与上拉 PMOS 管的短路导通。当整流 PMOS 的逻辑控制信号 Drip 正跳变时, 延时单元 R1、C1、M9 没有附加延时, M6 截止, 同时, Drip 经过电平转换电路后, M5 导通, 使得 M7 的栅极为高

电平, M7截止。而由于延时单元 R2 C2 M10经历负跳变,产生附加延时,使得 M8在 M7截止之后才导通,因此 M7 M8在 DriveP正跳变时不会发生短路导通。同样,由于负跳沿延时单元 R1 C1 M9的延时,在 DriveP负跳变时, M8先截止, M7后导通,也不会发生短路导通。

改进后的低功耗驱动电路可以有效的防止短路导通现象,保护驱动电路的输出级,降低功耗。

3 仿真结果

我们用 HSPICE对 DriveP电路及其改进后低功耗电路进行了仿真。仿真条件为:芯片的时钟频率 $f = 1\text{MHz}$, 输入电源电压为 $V_{in} = 5\text{V}$, 占空比 $D = 50\%$, 输出电压 $V_{out} = 10\text{V}$ 。图 6为改进后的低功耗驱动电路的输入(DriveP)输出(PG)瞬态仿真波形图,其上

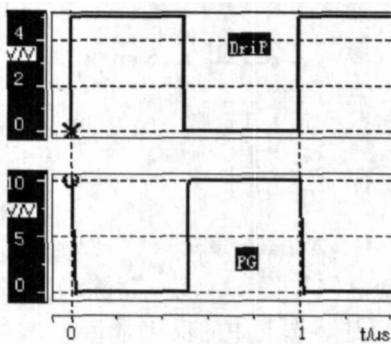


图 6 低功耗驱动电路输入 / 输出仿真波形

升时延 $t_r = 13.3\text{ns}$, 下降时延 $t_f = 13.7\text{ns}$, 这表明该驱动电路的驱动能力能满足较高开关频率的要求。图 7为两个电路的瞬态电流波形, 下面的曲线为改进后的电路的瞬态电流波形, 由此可以看出, 采用低功耗改进后, 开关转换时的尖峰电流从 502mA 减小到 219mA , 这有效地保护了驱动电路的输出级 MOS管。另外, 通过对两个电路进行功耗模拟, 得

出改进前后电路的功耗分别为 23.21mW 和 18.73mW , 节省了 19.3% 。

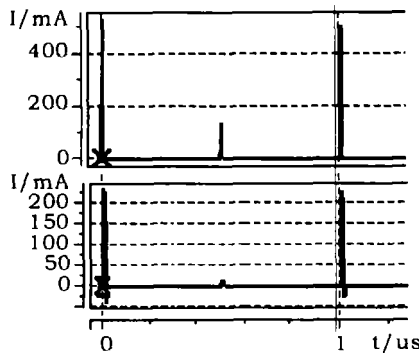


图 7 两种驱动电路的瞬态电流波形

4 结论

本文设计同步整流 DC/DC 升压芯片中同步整流管的驱动电路。该电路可以保

证在较高的开关频率下及时地控制晶体管的导通和截止。并通过引入负跳沿延时电路, 消除了 CMOS短路导通现象, 从而降低了功耗, 保护了输出级晶体管。该电路结构简单, 易于集成和移植。还可以设计出适于各种 DC/DC 开关电源的驱动电路。

参考文献

[1]陈卢, 石秉学, 卢纯等. 高效率同步整流式开关电源脉宽调制芯片的实现 [J]. 电子学报, 2000, 28(12): 64~68

[2]甘学温. 数字 CMOS VLSI分析与设计基础 [M]. 北京大学出版社, 1999

[3]王海永, 李永明, 陈弘毅. 集成的 BiCMOS DC/DC 开关电源控制器输出驱动器的低功耗设计 [J]. 电子器件, 2001, 24(1)

[4]Watts R. K. Submicron Integrated Circuit [M], New York: Wiley Press, 1988

[5]陈弘毅. 信息时代中的芯片系统 (SOC) [R]. 清华大学微电子学研究所技术报告, 1999

(上接第 91页)

程度上减少了带宽的需求量, 同时并没有提出更高的中断时间和 Buffer大小的要求。

参考文献

[1]Bechir Hamdaoui, Parameswaran Ramanaathan. A Network-Layer Soft Handoff Approach for Mobile Wireless IP-Based Systems [J]. IEEE JOURNAL ON SELECTED AREAS IN COMMUNICATION, 2004, 22(4): 630~642

[2]Joungwon Lee, Shigetomo Kinura, Yoshiko Ebihara. Advanced Soft Handoff Method of Cellular IP Access Networks [C]. Proceedings of the 18th International Conference on Advanced Information Networking and Applications (AINA'04)

[3]Mona Ghassenian, A. Hamid, Aghvami. Comparing dif-

ferent Cellular IP with Hawaii handoff schemes. 3G Mobile Communication Technologies, 8-10 May 2002, 52~57

[4]Qi Wang, Mosa Ali Abu-Rgheff, Amad Akram. Design and Evaluation of an Integrated Mobile IP and SIP Framework for Advanced Handoff Management [J]. IEEE Communication Society, 2004, 3921~3925

[5]Robert Hsieh, Anura Seneviratne, Heshan Soliman, Karim El-Malki. Performance analysis on Hierarchical Mobile IPv6 with Fast-handoff over End-to-End TCP. 2002 IEEE, 2488~2492

[6]G. Dommetty. Fast handovers for mobile IPv6. Internet Draft IETF, March 2002, Work in progress

[7]Ramon Caceres, Venkata N., Padmanabhan. Fast and Scalable Handoffs for Wireless Internet Networks [C]. Proceedings MOBIKOM 1996, November, NY, USA

which adopt Security Socket Layer (SSL).

Key words JavaMail API, E-mail system, mail authentication, mail receiving (Page 145)

A Design of DCT Used for the JPEG IP Core

by *Lai Pujun*

Abstract 2D DCT plays an important role in image processing and video encoding developing quickly in recent years. This paper introduces various arithmetic according to the characteristics of image manipulation and is easy to the target of the hardware realization, based on the distributed arithmetic to realize the FPGA design.

Key words DCT, find rom table, VLSI (Page 148)

Design of Timing Controller for LCD System

by *Zhang Jing*

Abstract It is highly important that all components in LCD system cooperate with each other. The Timing Controller (TCON), which is used to control other components for display, is a critical component in LCD system. Source Driver and Gate Driver are controlled by signals that are generated by TCON according as signals from the Control Module. This paper starts with a general description of the Timing controller, and then a block diagram of the TCON module, which is used for small and medium-sized LCD is given, finally, the results of the FPGA verification are presented.

Key words Timing Controller, LCD, FPGA Verification (Page 151)

Application of Low Frequency Wake-up Technology to TPMS

by *Jiang Rui*

Abstract This article introduces the principle of Low Frequency Wake-up technology, and discusses its application to TPMS system to solve the battery energy consumption in launch modules work modes in tyres and the specific programmes of combination of ATA5283 of Atmel Company to awaken the MCU in standby modes.

Key words Low frequency awaken, LF, TPMS, ATA5283, Wireless resonance (Page 155)

The Realization of J2EE Architecture and EJB Programming in Project

by *Wang Pengfei*

Abstract The paper combines present wide-used characters and advantages of distributed object architecture of J2EE, expatiates the main interrelated technology of J2EE platform. When we use J2ee architecture combined EJB programming to develop application system, we can separate business logic from client server independently in use of groupware technology, which will adapt to the needs of business logic of much more complexity and changing, and so can make developing, maintenance and using much more convenient.

Key words J2EE Architecture, EJB, Web Application, Software Developing (Page 158)

The "Main-Memory" Realization of Distributed Heterogeneous Database Based on XML

by *Luo Shuangmei*

Abstract For the full use database resources, this article studies the method of the "main memory" realization of the data distribution and the exchange in the distributional isomerism database. And unifying XML and main memory/ additional memory technology have been utilized in the distributional isomerism database system. This method enhances the data processing efficiency in the certain degree. It has realized the data transmission synchronization mechanism.

Key words Distributed Heterogeneous Database, XML, duplication partition, The "Main-Memory" realization (Page 161)

Driver Circuit Design for Synchronous Step-up DC/DC Converter

by *Cheng Shuai*

Abstract The main design issues such as propagation delay and power dissipation have been addressed for the gate-driver of DC/DC switching regulator and a gate-driver for the synchronous rectifier. MOSFET is then proposed in this paper, in which an improved circuit not only reducing the power dissipation, but also protecting output stage is given. The result of simulation using HSPICE shows that the improved circuit has less than 14ns propagation delay, reduces 56% peak current, and saves 19.3% power as well.

Key words gate-driver, Synchronous rectification, DC/DC, Body-Diode Control (Page 164)

The Design of the Sending&Receiving Filter of no Inter-coding Interference

by *He Xiguang*

Abstract This text mainly introduces the study of digital base-band transmitting characteristic and analyzes the basic influencing factors of digital base-band transmitting characteristic and has put forward the solution. Basing on the transmitting principle, we put forward the basic model of the sending&receiving filter of no inter-coding interference, then we make a digital-analysis&emulation of the sending&receiving filter of no inter-coding interference. The emulation result and conclusion model will play an important role in the model designing¶meter analyzing.

Key words filter, base-band transmission system, interfere among codes, noise, MATLAB (Page 167)

The Application on PLC Control System of Fast Axial Flow CO₂ Laser

by *Zhao Xuejin*

Abstract A PLC control system for high power Fast Axial Flow (FAF) CO₂ Laser is introduced in this article for gas pressure. The study of control programs focuses on the analog parameters of gas pressure. The hardware and the PLC software are simple and credibility applied to gas pressure of FAF CO₂ Laser.

Key words Laser Technology, Gas Pressure, Fast Axial