

# HPI的原理及其在DSP与单片机接口中的应用

金颖锋, 施文康

TP3 A

(上海交通大学电子信息学院自动检测研究所, 上海 200030)

**摘要** 主机接口(HPI)是TI公司数字信号处理器(DSP)中用于和主机(通常是微处理器)进行双向数据通信的8位并行接口。本文介绍了HPI的基本原理,并给出了数字信号处理器TMS320C5402和单片机MSP430X33X的硬件接口电路和软件编程。

**关键词** 主机接口 数字信号处理器 单片机

## Theory of Host Port Interface & Its Application in the Interfacing DSP to Single-Chip Microcomputer

Jin Yingfeng, et al

(School of Electronic & Information, Shanghai Jiaotong University, Shanghai 200030)

**Abstract** The host port interface (HPI) is an 8-bit parallel port used to interface a host processor or device to the Texas Instruments (TI) digital signal processor (DSP). The HPI enables the DSP to interface to host processors (typically microcontrollers) bidirectionally with minimal or no external interface logic. In this paper, the basic theory of HPI is described. Also, the hardware interface and a software protocol to communicate between the TMS320VC5402 DSP and the MSP430X33X mixed signal microcontroller are presented.

**Keywords** Host Port Interface, Digital Signal Processor, single-chip microcontroller

### 1 引言

在一些典型的DSP应用系统中,通常由DSP和单片机两个子系统组成。DSP的主要任务是数据处理,而单片机的任务则是事件处理。GSM手机就是这样一个典型系统,手机中对语音信号编码/解码和去交织等任务由DSP完成,按键的处理和显示等工作则由单片机来完成。为了方便DSP与单片机及其它处理器的接口,DSP生产厂家对其DSP产品进行了相应的设计。以TI公司的TMS320C5000系列数字信号处理器为例,在DSP内部集成了具有与主机通信功能的器件HPI(Host Port Interface)。HPI也可以称为主机接口,是TI公司高性能DSP上配置的与主机进行通信的片内外设。本文将介绍HPI的基本原理,并在此基础上实现数字信号处理器TMS320C54X与单片机MSP430X33X的接口,按照本文给出方法可以很方便地将DSP与单片机构成主从式系统。

### 2 HPI原理

传统的单片机与主机(比如PC机)接口时,需要在片外扩展附加芯片。如果采用与主机共享RAM的方式,则要片外扩展RAM及触发、锁存等芯片,这时主机可以通过DMA方式随机或整块地访问共享RAM;如果不要求主机随机访问从机数据,也可以采取扩展FIFO芯片的方式。另外,当从机需要中断主机时,片外至少还要再扩展一片锁存器。HPI主机接口将以上这些功能集成在DSP芯片内部,使其与主机的连接简化。对于中小型系统,则无须在片外扩展上述用途的芯片。而且由于HPI是集集成在片内,因此主机可以达到很高的访问速度,适应了DSP对高速度、高精度的要求[1]。

HPI的结构框图如图1所示。

#### 2.1 HPI的引脚

从图1中可看出:HPI包括HPI控制逻辑电路、与HPI有关的寄存器(3个)以及地址、数据、控制信号等。表1列出了HPI各个引脚的功能。

金颖锋,男,33岁,硕士研究生。主要从事智能仪器设计及应用方面的研究  
收稿日期:2002-12-23

表 1 HPI 个引脚功能

HPI 引脚	主机引脚	状态	信号功能
(HAS)	地址锁存信号或地址有效信号或不用(接高电平)	I	地址选通信号。对地址和数据复用的处理器,将该引脚连接地址锁存信号(ALE)
HBIL	地址信号或控制信号	I	字节识别信号。低电平表示正在传送第一个字节,高电平表示在传送第二个字节。
HCNTL0 HCNTL1	地址或控制信号	I	主机控制信号。选定主机访问 HPI 的寄存器,表 2 给出了具体的操作。
(HCS)	地址或控制信号	I	片选信号
HD0~HD7	数据总线	I/O/Z	三态双向数据线,HD7 使最高位,在没有输出时呈高阻状态。
(HDS1) (HDS2)	读选通或写选通或数据选通	I	数据选通信号。在主机访问 HPI 周期内控制数据传送。
(HINT)	主机中断信号	O/Z	HPI 向主机中断信号
HRAD	异步准备好信号	O/Z	HPI 数据输出准备就绪信号。
HR/(W)	读/写选通信号	I	读/写信号。主机读 HPI 时该信号为高,写数据到 HPI 时该信号为低。

说明:(1)HPI 列中,(信号)表示该信号有效电平是低电平;(2)状态列中,I 表示输入,O 表示输出,Z 表示高阻。

输入控制信号有两条,HCNTL0 和 HCNTL1。它们的功能是指定访问 HPI 内部的寄存器如表 2 所示。

表 2 输入控制信号不同状态所对应的功能

HCNTL0	HCNTL1	功能
0	0	主机对 HPI 控制寄存器 (HPIC) 读/写
0	1	主机对 HPI 数据锁存器读/写, HPI 地址寄存器 (HPIA) 的内容在完成对 HPI 数据锁存器的每一个读或写操作后地址自动增加。
1	0	主机对 HPI 地址寄存器 (HPIA) 读/写, HPIA 的内容是 HPI 存储模块的地址指针
1	1	主机对 HPI 数据锁存器读/写, 但操作完毕后不影响 HPI 地址寄存器的内容

作完毕后地址寄存器 (HPIA) 的内容自动增量, 而后一种操作不影响 HPIA。自动增量操作的优点是可以通过提高系统数据传输的速度。

(HDS1) 和 (HDS2) 为数据锁存信号, 在主机的存取周期控制数据的传输, 一般连接主机的数据选通, 如果主机具有单独的读信号和写信号, 可以将它们分别接 (HDS1) 和 (HDS2)。HR/(W) 决定当前操作是读还是写, 可根据主机的具体情况与何种信号相连, 从 HPI 的结构可以看出, HPI 实际上是一个 8 bits 的并行端口, 主机通过 HPI 可以直接读写 DSP 片内 RAM 并可以随时访问; 另一方面, DSP 访问这段 RAM 和访问其它 RAM 的操作是一样, 这样就实现了主机与 DSP 数据的共享, 而当主机和 DSP 同时访问同一地址时, 主机优先。

### 2.2 HPI 的寄存器

HPI 内部有 3 个寄存器, 表 3 对此进行了介绍:

表 3 HPI 的寄存器

寄存器名	地址	功能
HPIA		HPI 地址寄存器, 直接由主机访问, 该寄存器内容是当前寻址 HPI 存储器的地址指针
HPIC	002CH	HPI 控制寄存器, 主机或 DSP 均可访问, 寄存器内容是 HPI 操作的控制和状态位
HPID		HPI 数据寄存器, 直接由主机访问, 当前操作若是读操作则寄存器内容是从 HPI 存储器中读出的数据, 当前操作若是写操作则寄存器内容是将要写入 HPI 存储器的数据

HPI 控制寄存器 (HPIC) 对 HPI 的工作模式进行控制, 须在访问 HPI RAM 之前由主机初始化。在

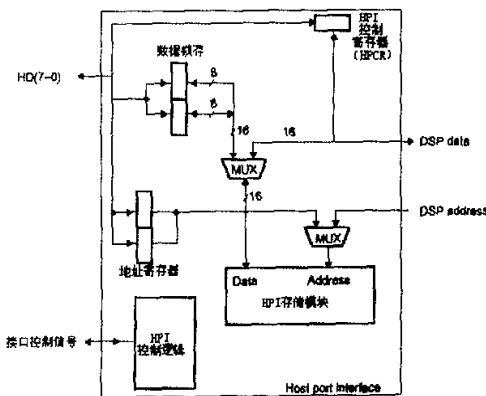


图 1 HPI 功能框图

当 HCNTL0 = 0, HCNTL1 = 1 以及当 HCNTL0 = 1, HCNTL1 = 1 时, 主机都会对 HPI 数据锁存器进行读或写操作, 不同之处在于前者在操

主机随机访问 HPI 内部 RAM 之前,需要先发送一个地址到 HPI 地址寄存器(HPIA),然后访问该地址所指向的存储单元。如果主机需要连续访问一段 HPI RAM,则要选该段的首地址到 HPIA,然后以地址自动加一的方式访问。在该方式下,主机每访问一个存储单元完成后 HPIA 自动指向下一个单元。

主机与 DSP 采取中断对方的方式进行握手联络。主机可通过置位控制寄存器 HPIC 的第二位(DSPINT)来中断 DSP 芯片。DSP 芯片也可以通过置位 HPIC 的第三位(HINT)中断主机,此时 HPI 的引脚被置为低电平,从而向主机发出中断请求。如果主机写 HPIC 寄存器而置位了 HINT,DSP 芯片再置位 HINT 则无效,这样主机可以屏蔽此中断。

### 3 接口硬件电路设计

本文中选用了 TI 公司 MSP430X33X 系列单片机作为主机。MSP430X33X 系列单片机有如下几个特点:1)极低功耗,给单片机供电的电压可低到 2.5 V;工作电流低,在 3V 供电、1MHz 情况下仅消耗 0.4mA 电流;该系列具有 5 种节能模式,在闲置模式下的电流值是 0.1 $\mu$ A。2)运算能力强,MSP430X33X 基于 16 位 RISC 结构,内部带有硬件乘法器,可以执行 16 \* 16 位的带符号数或不带符号数乘法运算。3)片内资源丰富,在 MSP430X33X 内部集成了 A/D、LCD 驱动电路、16 位定时器、看门狗和串行口以及专用的可编程 I/O 口等,片内根据型号不同集成 1K 字节的 RAM 和 24K~32K 的 ROM,可以称为真正意义上的“单片机”<sup>[4]</sup>。MSP430X33X 与 TMS320C54X 系列 DSP 的接口电路如图 2。

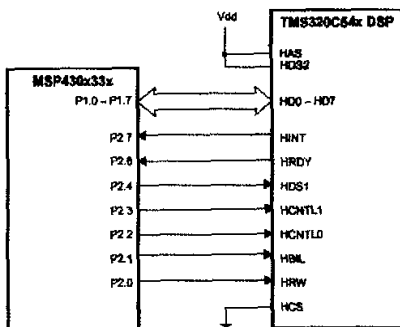


图 2 MSP430X33X 与 TMS320C54X 的接口电路

与 DMA 不同,HPI 的数据、控制引脚都是专用的,这在物理上保证了 HPI 访问和 DSP 芯片操作的

并行性。其数据线在无主机访问时为高阻态,因此可以直接挂在主机数据总线上,不需附加开关、驱动电路,因此基于 HPI 接口的单片机和 DSP 并行接口电路图在硬件上很简洁(图 2)。

接口电路中使用了 MSP430X33X 的两个通用 I/O 端口 P1 和 P2,HPI 的 8 位数据线和端口 P1 相连,HPI 的其它一些控制信号和中断信号连接 P2 端口。P1 和 P2 端口都包括 8 条 I/O 线,每一条 I/O 线都可以分别设置为输入、输出或设置为外部中断信号,在本接口电路中,P1 口在 HPI 的读周期之前应设置成输入,而在 HPI 的写周期之前应设置为输出。P2.0~P2.4 五条 I/O 线初使化为输出以控制 HPI,P2.2 和 P2.3 连接输入控制信号 HCNTL0 和 HCNTL1 以实现 HPI 寄存器的访问。P2.4 作为数据选通信号连 HDS1,注意到 HDS2 已经接高电平和 HCS 接低电平,所以本接口中单片机对 HPI 进行读写的数据选通实际上由 HDS1 来完成。当 HR/(W)=1 时,设置 HDS1=0 则单片机从 DSP 中读数据,相应地,若在 HR/(W)=0,HDS1=0 的情况下,单片机完成向 HPI 写数据的操作。P2.1 连接字节识别信号 HBIL,在单片机和 DSP 数据交换中,P2.1 和 P2.0 相配合以现在读写的数据是第 16 位字的第一个字节还是第二个字节。P2.6 和 P2.7 初使化为输入,它们分别是数据就绪中断(HRDY)和主机中断信号(HINT)。

### 4 软件设计

由于接口联络握手功能由 HPI 的硬件实现,因此 DSP 与主机接口软件的设计较为简单,主要是对 HPI 的 3 个寄存器进行操作,其基本步骤是:首先将控制字写入 HPIC,然后将要存储的地址写入 HPIA,最后存取 HPID。下面简要介绍一个小程序。该程序完成的功能是单片机向 DSP 发送一个 16 位字,DSP 接收后将该数据求反后回送单片机。

#### 4.1 主机程序设计

在主机程序中,首先应完成双机通信的初使化,这部分工作包括设置 P0、P1 端口各个引脚的功能和初使化 HPIC 寄存器等。之后应接着初使化 HPIA(这里 HPIA 的值初使化为 60H),单片机就向 DSP 内部地址为 60H 的数据存储器发送一个 16 位的数据(NUM1)。发送完毕后主机通过置 HPIC 中的 DSPINT 位为 1 来中断 DSP 并进入空闲状态等待 DSP 的中断。DSP 的中断将使 HINT 引脚从逻辑高转为低,并拉低与该引脚相连的单片机引脚

P2.7。单片机接收到这个低电平之后会分支到相关的中断子程序运行。在中断子程序中,单片机向HPIC中的HINT位写入1以清除该位,之后从DSP的地址为60H的内部数据存储单元中读取数据。

这里有一点要注意的是:由于DSP中HPI寄存器的数据是16位的,而HPI与主机仅以8位数据线通讯,所以DSP的16位数据必须分成两个字节传送,正在进行的数据传送是第一个字节还是第二个字节由专门的引脚HBIL来指明,此外,这两个字节哪个是高字节哪个是低字节由内部控制寄存器的BOB(Byte-Order bit)位设定。

#### 4.2 DSP 程序设计

DSP程序与单片机的程序相对应。主程序完成DSP运行环境的初始化后进入等待状态,一旦接收到单片机的中断信号,DSP进入中断服务子程序后从地址为60H的存储单元中取出单片机发来的数据,对其完成取反操作后将结果存在60H,通过设置HPIC中的HINT位向单片机中断并退出DSPINT中断服务程序。

图3给出了主机主程序的流程图,主机的中断服务子程序以及DSP的主程序和中断程序较为简单,本文没有给出它们的程序流程图。

#### 5 结束语

从上文的讨论可看出,由于HPI接口功能(包括接口寄存器和接口信号)完善,通信协议清晰,时序简单,无须外加其它元器件即可方便地实现DSP与主机之间数据的并行通信,简化了系统设计。在新

一代产品TMS320C5000系列中配备增强型HPI,也就是HPI-8,它的功能更加强大,但其基本原理与HPI是一样的,因此本文介绍的方法依然适用。

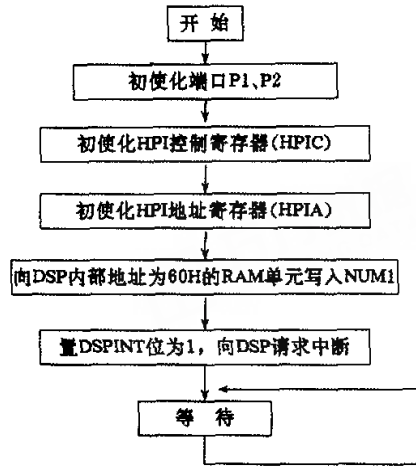


图3 主机主程序流程图

#### 参考文献

- 1 Texas Instruments. TMS320C54x DSP Reference Set. Volume 1, CPU and Peripherals, Literature Number, SPRU131. 1996
- 2 Texas Instruments. MSP430x33x Mixed Signal Microcontrollers. Literature Number, SLAS163. 1999
- 3 Texas Instruments. Interfacing TMS320C5000 DSP to MSP430 Mixed Signal Microcontroller. Literature Number, SPRA639. 2000
- 4 Texas Instruments. A Practical Application of the TMS320C54x Host Port Interface (HPI). Literature Number, SPRA574. 1999

(上接第44页)

采用不同的编码子程序。在CBPY和MVD码表中,待编码值实际上与索引项是一一对应的,也就是说,对于这两个码表,某一特定待编码值可直接得到它们的码字长度和码值,查找算法是多余的。对于MCBPC和DCT系数码表,待编码值和索引项并不相同,查找算法是必需的,但我们可以查找算法之前,给出具体的码表长度,节省测试码表长度时间。各编码子程序的差别微小,仅是给出的码表长度不一样。这样,我们以增加少量的程序空间换取更快的执行速度。

#### 6 小结

通过上述优化和改进,我们在C6201 DSP EVM板上基本实现H.263编码。另外一个限制编

码速度的重要原因是CCS的编译器不可能在C代码上实现完全8个并行度,因而无法充分利用C6201的VLIW结构。我们下一步的工作是采用C6000所推荐的软件优化方法,这些方法包括合理使用编译选项、内联函数(intrinsics)和代码转换(字访问短型数据、软件流水和循环展开)等,并将运算密集模块如DCT、IDCT、SAD和半像素插值采用C6201的汇编语言重写,提高程序的并行度,最终实现H.263实时编码。

#### 参考文献

- 1 Telecom. Standardization Sector of ITU, "Video coding for low bitrate communication". ITU - T Recommendation H.263, 1996-03
- 2 TMS320C62x/C67x CPU and Instruction Set Reference Guide. No. spru189C Texas Instruments, inc, 1998-03
- 3 H.263 Encoder, TMS320C6000 Implementation. No. spru721 Texas Instruments, inc, 2000-12

# HPI的原理及其在DSP与单片机接口中的应用

作者: [金颖锋](#), [施文康](#)  
 作者单位: [上海交通大学电子信息学院自动检测研究所, 上海, 200030](#)  
 刊名: [微处理机](#) **ISTIC**  
 英文刊名: [MICROPROCESSORS](#)  
 年, 卷(期): 2003, (4)  
 引用次数: 4次

## 参考文献(4条)

1. Texas Instruments [TMS320C54x DSP Reference Set. Volume 1: CPU and Peripherals, Literature Number: SPRU131](#) 1996
2. Texas Instruments [MSP450x33x Mixed Signal Microcontrollers](#) 1999
3. Texas Instruments: [Interfacing TMS320C5000 DSP to MSP430 Mixed Signal Microcontroller](#) 2000
4. Texas Instruments [A Practical Application of the TMS320C54x Host Port Interface \(HPI\)](#) 1999

## 相似文献(10条)

1. 期刊论文 [齐辉, 刘春艳, 陈戈珩, QI Hui, LIU Chun-yan, CHEN Ge-heng](#) [DSP中主机接口HPI的研究与应用](#) - [仪器仪表表用户](#) 2007, 14 (6)  
 主机接口HPI (Host Port Interface) 是数字信号处理器 (DSP) 上的一个重要片内外设。本文基于TMS320VC5402数字信号处理器简要介绍了HPI接口的原理, 给出了HPI扩展为通用I/O口、HPI完成对DSP的自举加载、HPI实现DSP与ARM主机的通信等三种应用设计以及相应的源代码和硬件原理图。
2. 期刊论文 [刘晓杰, 顾海军, 赵晓晖, LIU Xiao-jie, GU Hai-jun, ZHAO Xiao-hui](#) [基于DSP主机接口的程序自举设计与实现](#) - [吉林大学学报 \(信息科学版\)](#) 2007, 25 (1)  
 为了更好地解决数字信号处理器的应用程序加载问题, 以TMS320C54xx系列DSP (Digital Signal Processor) 为对象, 对DSP主机接口自举方式进行研究, 结合引导模式选择流程, 设计了基于DSP主机接口实现程序自举的硬件电路, 定义了程序自举所需数据格式。在此基础上, 确立了通过DSP主机接口完成自举的MCU (Microcomputer Unit) 程序流程。实验结果表明, 该方法降低了系统的设计复杂度, 提高了系统的可扩展性。为数字信号处理应用系统的设计提供了参考。
3. 会议论文 [柯建伟, 周嘉农, 姚雪峰, 汤峰](#) [DSP主机接口和PC机并行接口的接口电路的设计](#) 2004  
 描述了TI的C5000系列的主机接口 (HPI) 与PC机的并行接口 (ECP模式PS/2子模式) 进行连接的硬件设计方案, 并提出在各种Windows操作系统下对接口进行操作的驱动软件的解决方法。该方案充分利用了DSP的HPI接口的特点, 采用了少量的逻辑电路, 实现了PC并行接口和DSP的主机接口的双向连接, 使PC机能实时读写DSP任意片内存储单元的内容, 控制DSP系统的运行。
4. 期刊论文 [贺飞扬, 高俊, HE Fei-yang, GAO Jun](#) [EHPI主机接口在多处处理器系统中的应用](#) - [微处理机](#) 2007, 28 (2)  
 介绍了TMS320C5510 DSP的16位增强型主机接口EHPI在多处处理器系统中的应用, 具体分析了多处处理系统中利用EHPI进行通信以及上电复位软件加载的方案, 详细介绍了EHPI的特点及实现方法。
5. 期刊论文 [刘妮, 王金刚, Liu Ni, Wang Jingang](#) [DSP主机接口与ARM的互连设计](#) - [电子测量技术](#) 2006, 29 (3)  
 本文讲述了一种通过DSP主机接口实现ARM与DSP数据交换的接口互连技术, 并给出了硬件连接图和软件实现说明。该方法不仅能满足数据传输速度的要求, 而且连接简便, 软硬件开销小。
6. 期刊论文 [刘波, 丁明石, 吕扬生](#) [DSP主机接口在嵌入式系统中的应用](#) - [仪器仪表学报](#) 2003, 24 (z2)  
 简要介绍了Rabbit2000以及DSP主机接口的特点, 给出了Rabbit2000与TMS320VC5402的HPI之间的电路连接, 并略说明了Rabbit2000与DSP之间的数据通信, 给出了整个系统数据传输流程。
7. 期刊论文 [施锐, 吴琼, 陈健](#) [一种DSP芯片内的集成主机接口--TMS320系列HPI实用介绍](#) - [电声技术](#) 1999 (1)  
 HPI (主机接口) 是TEXAS INSTRUMENTS (TI) 新一代、高性能DSP上配置的与主机进行通信的片内外设。与DMA不同, HPI的引脚全部为专用, 它可以实现并行、高速的数据传送。下文从实用的角度分析了传统的单片处理器与主机通信的硬件要求和HPI的优越性: 在硬件连接上基本作到不需附加芯片。同时着重介绍了HPI引脚的分类和作用, 给出了HPI与PC/AT机扩展接口的连接图, 并提供了HPI的两个重要应用的范例: 交换数据和自举系统。
8. 会议论文 [刘波, 丁明石, 吕扬生](#) [DSP主机接口在嵌入式系统中的应用](#) 2003  
 简要介绍了Rabbit2000以及DSP主机接口的特点, 给出了Rabbit2000与TMS320VC5402的HPI之间的电路连接, 并略说明了Rabbit2000与DSP之间的数据通信, 给出了整个系统数据传输流程。
9. 学位论文 [李建锋](#) [基于数字信号处理器的12通道心电图机的设计及分析方法的研究](#) 2003  
 本文在分析国内外心电图机和DSP特点的基础上, 提出了模块化设计12导心电图机的方法。论文主要做了如下几方面的研究: ①研究系统的整体设计方案, 提出了系统主要由3大模块组成: 心电采集模块、中央处理模块、网络模块。②设计心电采集模块, 包括心电前置放大、高通滤波、工频陷波、肌电滤波、低通滤波、电平抬升和主放大、A/D转换和单片机, 实时时钟。③设计中央处理模块, 该模块以DSP为核心, 包括程序存储器扩展、扩展CP卡电路、键盘控制电路、液晶显示电路、打印机接口电路和核心电源。④研究了嵌入式Internet技术和ITCP/IP协议, 选择了本系统所使用的网络模块, 并把CP/IP协议包重新组合, 设计了局域网通信的程序。⑤分析DSP的资源, 利用其多通道缓冲串口 (McBSP) 模拟SPI协议和心电采集模块接口, 利用主机接口 (HPI) 和网络模块接口。⑥设计了数字滤波器, 并利用传统的心电分析算法, 对波形的特征点进行了标定, 并分析了心率参数。以上各项工作均初步取得了成功, 基本上达到了设计的要求, 为进一步的产品开发打下了良好的基础。
10. 会议论文 [张辉, 刘存, 李涵, 刘金龙](#) [DSP主机接口与PC机并口通信的设计研究](#) 2005  
 本文介绍了TI公司的TMS320C54X系列DSP的HPI接口以及PC机并口的EPP模式, 并提出了利用EPP模式实现DSP的HPI口与PC机并口进行连接通信的设计方

案. 该方案充分利用了DSP的HPI接口功能, 实现了PC机实时读写DSP任意片内存储器单元的数据. 由HPI口的硬件特性自动协调读写访问冲突, 实现了零软硬件开销访问DSP, 以简单的电路和软件设计实现了DSP与主机的数据块的传输, 并具有较高的传输速度.

## 引证文献(11条)

1. [边德飞, 熊智, 刘建业 基于双CPU的多传感器组合导航系统研究](#)[期刊论文]-[传感器与微系统](#) 2007(08)
2. [张丽娟 基于DSP的实时数据采集系统中的双机通信](#)[期刊论文]-[上海应用技术学院学报\(自然科学版\)](#) 2007(02)
3. [边德飞, 熊智, 刘建业 基于多传感器的组合导航接口子系统](#)[期刊论文]-[数据采集与处理](#) 2006(03)
4. [韩慧群 GPS姿态测量系统研究与开发](#)[学位论文]硕士 2006
5. [刘单 基于LabVIEW并行通信的数据采集与处理系统研究](#)[学位论文]硕士 2006
6. [左炜, 王殊 DSP的HPI与主机USB通信的实现方法](#)[期刊论文]-[单片机与嵌入式系统应用](#) 2005(05)
7. [宫霄霖 基于VxWorks的网络摄像机传输系统的搭建与实现](#)[学位论文]硕士 2005
8. [房恩封 基于GPRS的嵌入式图像监控系统的原理和实现](#)[学位论文]硕士 2005
9. [栗兵 基于DSP的数据采集卡的研究与设计](#)[学位论文]硕士 2005
10. [李强 单兵电子侦察信息系统硬件平台与驱动设计及部分算法研究](#)[学位论文]硕士 2005
11. [胡文山 工业以太网网络枢纽流量控制机制的研究](#)[学位论文]硕士 2004

本文链接: [http://d.g.wanfangdata.com.cn/Periodical\\_wclj200304017.aspx](http://d.g.wanfangdata.com.cn/Periodical_wclj200304017.aspx)

下载时间: 2010年1月10日