

CY7C924 在光纤通信中的应用

吴达志

(湖南省移动通信公司 长沙 410015)

摘要:在当前的许多电子系统中,越来越多的数据传输应用中倾向于使用光纤通信技术。CY7C924 作为一款高集成度、强灵活性、高可靠度的物理层通信接口芯片,可以方便的应用于光纤通信系统中。本文介绍了 CY7C924 的功能特性,描述了利用 CY7C924 分别结合现场可编程门阵列和单片机作为系统主机的光线通信系统应用,并给出了系统仿真结果。采用 CY7C924 的光纤通信方案预期可缩短系统开发周期。

关键词:光纤通信;物理层接口;现场可编程门阵列;单片机

中图分类号: TN929.11 **文献标识码:** B

Application of CY7C924 in fiber optical communications

Wu Dazhi

(Hunan Mobile Communication Co., Ltd., Changsha 410015)

Abstract: Fiber optical communications are increasingly applied in data transmission solutions in many modern electronic systems. As a serial communications PHY interface device, CY7C924 can be conveniently utilized in fiber optical communications systems because of advanced integration, strong flexibility and high reliability. This paper introduces the function features of CY7C924. The writer details the fiber optical communications applications utilizing FPGA and MCU as system host combined with CY7C924 respectively. The system simulation result is provided in this paper. It is predictable that the fiber optical communications solution based on CY7C924 can shorten the system development cycle.

Keywords: fiber optical communications; PHY; FPGA; MCU

0 引言

工程师们在越来越多的数据传输应用中倾向于使用串行通信技术。在有线的串行通信中,光纤传输与电缆传输相比,具有传输容量大、损耗小、误码率小、抗干扰性能好等优点,被越来越多地应用,尤其是在一些环境比较恶劣的远程通信中被广泛采用,例如电力系统和工业环境中的数据采集。

光纤通信系统的发送部分需要具有如下功能:接收并行字符的电信号,然后对其进行编码以提高串行传输特性。这些被编码的字符经过串行化,经由光发射机调制后将光信号输出到光纤。光纤通信系统的接收部分需要具有如下功能:通过光接收机接收光信号,通过解调后得到位数据流的电信号,使用一定的技术手段恢复时序信息来重建数据。被恢复的位数据流被反串行化、调帧成字符、解码、检查传输错误等操作,恢复为并行字符的电信号。这部分功能实际上就是实现光纤通信的物理层接口。

为光纤通信系统选择一个合适的物理层接口实现方案是十分重要的。可以采用独立的器件来分别实现线路状态、时钟基准、数据编码、串行化、解串等功能电路。这种方案造成系统复杂,调试困难,同时对抗干扰、可靠性和稳定性方面带来问题。也可以采用内部集成有高速通道收发器的可编程逻辑器件来实现物理层接口功能,这种方案增加了系统的灵活性,但是对开发人员要求高,开发和调试的工程量大,因此造成开发周期延长。为了简化设计,提高可靠性和适应性,采用一款集成度高、灵活性强的物理层芯片成为最佳的方案。在 200 M 波特率以内的光纤传输中, CY7C924 因其高集成度、高可靠性和适度的灵活性成为一种合适的选择。

1 CY7C924 的功能描述

CY7C924 是一种背板物理层器件,它采用了赛普拉斯公司第二代的 HOTLink 技术,在一个 100 脚 TQFP 封装的芯片中集成了数据发送、接收、缓冲功能和连接自检

作者简介: 吴达志(1977-),男,工程师,学士,主要研究方向为光通信、3 G 无线通信。

测功能,采用单5伏电源供电,可以方便的应用于点到点、点到域或环链数据通信,可以在串行链路(光纤,平衡或非平衡的铜传输线)上实现高速信号传输。其发送部分接受

可变位宽的并行数据将其转换成串行数据,接收部分接受串行数据然后将之转换为可变位宽的并行数据。图1阐明了两个主系统通过CY7C9245的典型连接。

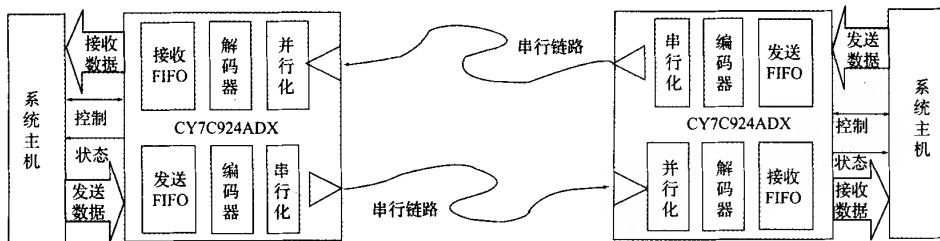


图1 系统典型连接

CY7C924 的发送部分可在每个时钟周期里接收 8 位或 10 位的字符,并将这些并行数据存入发送 FIFO 中。然后数据从发送 FIFO 中读出,并通过 8 位或 10 位编码器编码以提高串行传输特性。这些被编码的字符经过串行化,经由两个 PECL 兼容的差分传输线驱动器输出,位速率将是字符速率的 10 倍或 12 倍。

CY7C924 的接收部分接收来自两个 PECL 兼容差分驱动接口之一的位数据流,使用内部集成的时钟同步器恢复时序信息来重建数据。被恢复的位数据流被反串行化、调制成字符,8 位或 10 位解码、检查传输错误,然后存入接收 FIFO 中,提交给目标主机系统。

当外部主机系统本身提供编码或扰频数据时,CY7C924 内部集成的编解码器可以被旁路掉。为了从串行传输链路直接产生参考时钟,可以将接收 FIFO 旁路掉。当需要更大容量的 FIFO 时,一般可以直接将所需的外部 FIFO 连接到 CY7C924 芯片上而不需要添加额外的控制逻辑。

CY7C924 的 TTL 并口可配置成 FIFO(实现 UTOPIA 接口或扩展 FIFO 容量)或者流水线寄存器的形式。FIFO 配置适合于 8 位或 10 位的异步数据传输。自带的自检测模式发生器和检测器能在系统全速运行状态下检测收发电路的状态。

2 采用 CY7C924 的光纤通信设计方案

2.1 系统构成

本系统在光纤链路中可最快可靠地实现 155M 波特率的数据传输,系统构成如图 2 所示。其中光发送模块采用安捷伦公司的 HFBR-1414,为了使其能发出良好的光信号波形,因而需要在其输入端添加良好的驱动电路。光接收模块采用 HFBR-2416,在其输出端需要连接合适的驱动电路以将较弱的电脉冲信号放大成标准数字脉冲信号。CY7C924 与主机系统采用 UOPIA 接口方式,并行数据字宽为 8 位,采用内部集成的编码器对数据进行编码。

CY7C924 芯片中封装了接收和发送两部分功能电路,其并行接口可以与发送主机或者接收主机工作在同步时钟模式或者异步时钟模式。这两种模式又可以支持两种时序和控制模式:UTOPIA 模式和 Cascade 模式。为了阐述 CY7C924 与不同类型主机系统的连接操作,在发送部分采用了 Altera 公司的 FPGA 芯片,接收部分则采用了 C8051 单片机,并且都采用异步的 UTOPIA 接口。

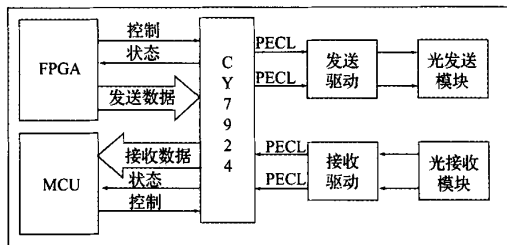


图2 系统框图

2.2 CY7C924 与现场可编程门阵列的接口

不考虑具体的数据格式和通信协议,只完成简单的数据发送,即在 CY924 的数据 FIFO 为空时突发地往其中写入 256 个数据字节,立即发送出去。那么,这里需要的状态信号只有 TXEMPTY*,而 TXFULL*、TXHALF* 可以略去不予考虑;控制数据格式的 TXSVS、TXSOC 和 TXSC/D* 信号可以置低,使之处于普通的数据编码状态。通常情况下,可以将 TXBISTEN*、TXSTOP*、TXHALT* 和 TXINT 信号保持高电平,即让 CY7C924 工作于正常状态,既不停止或中断数据传输,也不在接收端产生任何的中断信号。在芯片处于 Tx_Match 状态时,数据发送部分需要考虑的信号就只有控制信号 TXEN*、TXRST* 和状态信号 TXEMPTY*。由上述分析,为了表述方便,采用了如图 3 所示的状态机。

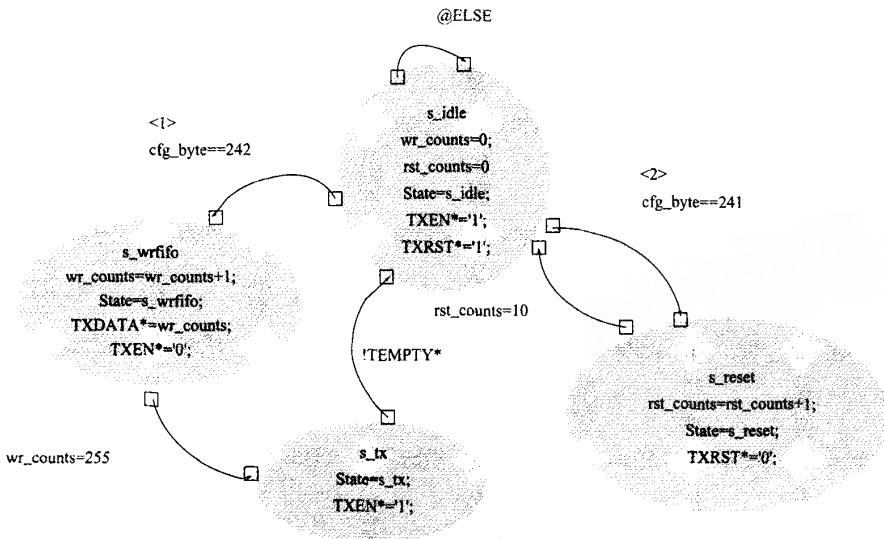


图3 状态转移图

其中:

s_idle:2b00,置 CY7C924 芯片于空闲状态,既无数据写入操作,也无数据发送操作;

s_reset:2b01,置 CY7C924 芯片发送 FIFO 处于复位状态,进行发送 FIFO 复位;

s_wrfifo:2b10,置 CY7C924 芯片于写入状态,往芯片的发送 FIFO 中写入并行数据;

s_tx:2b11,置 CY7C924 芯片处于发送状态,从发送 FIFO 中输出并发送数据。

寄存器 State 用于保存该状态机的状态,寄存器 wr_counts 保存当前写入发送 FIFO 的字节数,寄存器 rst_counts 用于设置发送 FIFO 复位管脚保持有效状态的时间,系统配置字节用于配置状态机从空闲状态退出后的状态。该状态机默认处于 s_idle 状态,此时 wr_counts 和 rst_counts 被清零, TXEN * 和 TXRST * 均非有效。当系统配置字节 cfg_byte 为 241 时,状态及进入 s_reset 状态,将 TXRST * 置为有效,这个状态至少要保持 8 个时钟周期(这里取 10 个时钟周期)。当 s_reset 状态达到 10 个时钟周期时,状态机返回到 s_idle 状态。当系统配置字节 cfg_byte 为 242 时,状态及进入 s_wrfifo 状态,该状态中 TXEN * 有效,数据字节被写入发送 FIFO 中,同时也被发送出去。当写入发送 FIFO 的字节数目满足要求时(这里取 256 个),状态机从 s_wrfifo 进入 s_tx 状态,该状态中 TXEN * 为非有效,若发送 FIFO 中尚有数据则继续发送。在发送 FIFO 中数据全部被发送完时,状态机检测到 TXEMPTY * 状态信号有效则返回到 s_idle 状态。对该状态机生成的代码进行时序仿真,得到时序仿真图如图 4 所示。这里采用的时钟 TXCLK 为 20MHz,略去了 cfg_

byte、wr_counts 等信号和寄存器, TXEMPTY * 信号因为无法实时获得在仿真中是人为设置的。由图可见该设计按要求完成了从 s_idle 到 s_reset、s_wrfifo 和 s_tx 各个状态的转换,时序的控制满足 CY7C924 芯片对异步 UTOPIA 接口的时序要求。

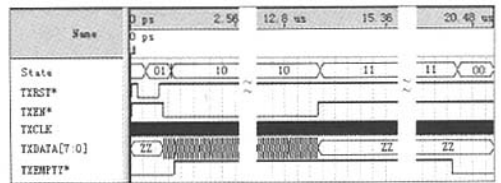


图4 异步发送时序仿真图

2.3 CY7C924 与单片机的接口

与现场可编程门阵列接口类似,不考虑具体的数据格式和通信协议,只完成规定数据量的数据接收。那么,这里需要的状态信号只有 RXEMPTY *, 而 RXFULL *、RXHALF * 可以略去不予考虑,因为,对应的发送端 TXINT 信号被置于固定电平, RXINT 信号可以不予考虑,指示数据格式的 RXSVS、RXSOC 和 RXSC/D * 信号也可以作为数据放入数据存储器中,以备后续处理。通常情况下,可以将 RXBISTEN * 信号保持高电平,即让 CY7C924 工作于正常状态。在芯片处于 Rx_Match 状态时,数据接收部分需要考虑的信号就只有控制信号 RXEN *、RXRST * 和状态信号 RXEMPTY *。从而得到数据接收模块的程序流程图如下图 5 所示。

(下转第 71 页)

难的。单纯用一些理论公式进行计算设计也是不够的,比如要选择什么样的滤波器才能达到预期效果,这些都要在电磁兼容理论的基础上,通过具体实践来解决。

参考文献

[1] 杨克俊. 电磁兼容原理与设计技术[M]. 北京:人民邮电出版社,2004.

[2] 邱成梯,赵博亨,蒋全兴. 电子设备结构设计原理[M]. 南京:东南大学出版社,2001.

[3] GJB152A-97,军用设备和分系统电磁发射和敏感度测量[S].

[4] 李迪,王培清. 产品设计中的 EMC 技术[M]. 北京:电子工业出版社,2004.

[5] 王筱武,虞文勤. 电磁兼容技术[J]. 青岛大学学报,2001,14(2):71-73.

[6] 白云同. 电磁兼容设计[M]. 北京:北京邮电大学出版社,2001.

(上接第 63 页)

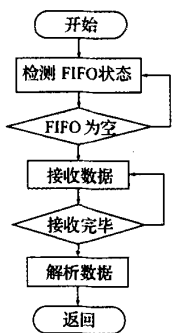


图 5 数据接收模块流程图

本文利用该模块进行了数据的发送和接收验证,通信距离为 3 m,通信速率为 100 M 波特率。发送端一次发送的数据量大小为 256 字节,字节内容分别为常数、递增的字节、递减的字节。接收端接收数据并对之进行验证,正确无误则指示发送端进行下一次发送;如发现错误,则停止数据的发送与接收并点亮数据状态指示灯。一次实验进行 2 M 数据字节的发送和接收,进行了多次实验未发现错误。目前该解决方案被应用到一套监控系统中,运行状况稳定。

3 结束语

本文采用通信接口芯片 CY7C924 完整地实现了光纤数据传输系统的物理层接口。利用现场可编程门阵列和单片机部分地实现了数据链路层接口,在此基础上可以方便地进行二次开发,实现更加复杂的逻辑和功能。实验表明,本文所设计数据接收模块和发送模块均可以达到系统 100 M 波特率光纤数据传输的要求。

另外用户还可以根据需要进行不同的组合:选择是否使用内部编码功能、设置不同的并行接口位宽、采用同步或异步时序、采用 UTOPIA 接口或者 Cascade 接口。CY7C924 还可以根据设置的不同自由的传输地址信息、命令编码等,可设置不同的通信速度,对接收到的数据可以进行过滤。总之,CY7C924ADX 具有很强的灵活性和易用性,几乎可以满足任何系统 200M 以下的数据传输。将 CY7C924 应用于光纤通信系统比采用多分立器件的系统可提高可靠性和稳定性;比之采用通用的可编程逻辑器件年来开发光纤通信系统预期可大大缩短系统开发周期;与采用内部集成有高速通道收发器的可编程逻辑器件或者采用 IP 核相比则可以节省系统成本,除非系统中采用了数目较多的光纤通路。

参考文献

[1]胡善清,刘峰,龙腾. 基于新型 FPGA 的通用光纤传输适配器的设计[J]. 光通信技术,2006,30(1):36-38.

[2]倪康婷,王毅,常广. CPLD 在光纤传输系统数字编码中的应用[J]. 国外电子测量技术,2005,24(12):30-32.

[3]庾新宇,谢维华,杨瑞娟. 用 PLD 实现雷达情报的光纤传输[J]. 空军雷达学院学报,2003,17(2):9-11.

[4]刘卓夫,彭侠夫,李福义. 利用 FPGA 实现光纤传输[J]. 信息技术,2002(11):58-60.

[5]CY7C924ADX 200MBaud HOTLink Transceiver Rev. E [DB/OL]. Cypress Semiconductor Corporation,2007. Http://www.cypress.com.

[6]刘皖,何道君,谭明. FPGA 设计与应用[M]. 北京:清华大学出版社,2006.

[7]范立南,谢子殿. 单片机原理及应用教程[M]. 北京:北京大学出版社,2006.

[8]马军山. 光纤通信原理与技术[M]. 北京:人民邮电出版社,2004.

CY7C924在光纤通信中的应用

作者: [吴达志](#), [Wu Dazhi](#)
作者单位: [湖南省移动通信公司, 长沙, 410015](#)
刊名: [国外电子测量技术](#) 
英文刊名: [FOREIGN ELECTRONIC MEASUREMENT TECHNOLOGY](#)
年, 卷(期): 2007, 26(12)
引用次数: 0次

参考文献(8条)

1. [胡善清](#), [刘峰](#), [龙腾](#) [基于新型FPGA的通用光纤传输适配器的设计](#)[期刊论文]-[光通信技术](#) 2006(1)
2. [倪康婷](#), [王毅](#), [常广](#) [CPLD在光纤传输系统数字编码中的应用](#)[期刊论文]-[国外电子测量技术](#) 2005(12)
3. [庾新宇](#), [谢维华](#), [杨瑞娟](#) [用PLD实现雷达情报的光纤传输](#)[期刊论文]-[空军雷达学院学报](#) 2003(2)
4. [刘卓夫](#), [彭侠夫](#), [李福义](#) [利用 FPGA 实现光纤传输](#)[期刊论文]-[信息技术](#) 2002(11)
5. [CY7C924ADX 200MBaud HOTLink Transceiver Rev.E](#) 2007
6. [刘皖](#), [何道君](#), [谭明](#) [FPGA设计与应用](#) 2006
7. [范立南](#), [谢子殿](#) [单片机原理及应用教程](#) 2006
8. [马军山](#) [光纤通信原理与技术](#) 2004

相似文献(0条)

本文链接: http://d.g.wanfangdata.com.cn/Periodical_gwdzcljs200712019.aspx

下载时间: 2010年1月11日