

# 80C196KC 单片机系统的存储器扩展研究

钦兰云<sup>1</sup> 王 维<sup>1</sup> 唐宗军<sup>2</sup> 杨 光<sup>2</sup>

<sup>1</sup>(沈阳航空工业学院 沈阳 110034)

<sup>2</sup>(沈阳工业大学 沈阳 110023)

**摘要** 在分析 80C196KC 单片机存储器空间分配和 4 种总线控制方式的基础上,对控制信号线 INST 的应用进行详细地剖析。讨论了利用 INST 脚扩展存储器的方法,并给出相应扩展方法的地址定位表及控制电路。

**关键词** 单片机 存储器 扩展 80C196KC INST

## Study on Memory Expansion of 80C196KC Microcontroller System

Qin Lanyun<sup>1</sup> Wang Wei<sup>1</sup> Tang Zongjun<sup>2</sup> Yang Guang<sup>2</sup>

<sup>1</sup>(Shenyang Institute of Aeronautical Engineering, Shenyang 110034, China)

<sup>2</sup>(Shenyang University of Technology, Shenyang 110023, China)

**Abstract** Based on the analysis of the allocation of memory and four bus-control mode of 80C196KC single chip microcomputer, It exploits the behaviors of INST pin in detail and discusses the method using INST pin on expansion of the memories. At last, it offers according address table and control circuit.

**Key words** Single chip microcomputer Memory Expansion 80C196KC INST

### 1 引 言

MCS96 系列 16 位单片机是一种在工业界应用广泛的嵌入式控制器,由于它的高性能的寄存器—寄存器结构,使其非常适用于以实时控制为主的应用,如工业自动化控制、车辆控制、电机控制等。而 80C196KC 是 Intel 公司生产的 CHMOS 高性能低功耗 16 位单片机,其 CPU 采用寄存器—寄存器结构,CPU 直接面向 512 字节的寄存器,消除了 CPU 结构中单一累加器的瓶颈,提高操作速度和数据吞吐能力。同时 80C196KC 还集成了更为丰富的外设装置:如 PTS(外设事务服务器)、EPA(事件处理器阵列)、HSIO(高速输入/输出器)、ADC、WATCHDOG 等。

80C196KC 存储器空间的安排与 MCS-51 系列的 8 位机有很大的不同,它的分配与目前的 PC 机相仿。80C196KC 具有一个完全统一编址的寄存器空间,可寻址范围为 64KB,配置如下:0000H-01FFH 为内部 RAM 寄存器阵列;0200H-1FFFH 和 6000H-FFFFH 为外部存储器或 I/O 口;2000H-2080H 用于一些特殊

用途;2080H-5FFFH 这部分空间只能用于存放程序和常数表。复位时,程序将从 2080H 单元开始执行。但是,在实际的应用系统中这种存储器一般容量较小,远远满足不了实际需要,因此需要从外部进行扩展,配置外部存储器,包括程序存储器和数据存储器。由于它是统一编址的,大量存储器扩展将导致译码电路非常繁琐。这里旨在提出一种解决存储器扩展中地址冲突问题的方法,并详细介绍了存储空间扩展的译码控制电路设计。

### 2 80C196KC 的总线控制及 INST 控制信号线的输出特点

系统总线是专门为扩展存储器和外设所用,80C196KC 提供 4 类总线控制方式:第 1 类为标准总线控制方式,由存储控制器提供 WR, BHE(总线高位字节允许), ALE 控制信号;第 2 类为写选通控制方式,由存储控制器提供 ALE 和 WRH 和 WRL 控制信号;第 3 类为地址有效控制方式,存储控制器除仍提供 WR 和 BHE 之外,还提供 ADV(地址有效)信号以代

替 ALE 信号;第 4 类为写选通和地址有效控制方式,由存储控制器提供 ADV, WRH 和 WRL3 种控制信号,这一类控制方式兼有写选通方式和地址有效控制方式的优点,使外加电路减到最少。此 4 类工作方式的工作时序参见文献[1]。为保证系统正常工作,80C196KC 芯片设置了若干条有关的控制线,它们是:总线地址分离控制线 ALE/ADV;读控制线 RD;写控制线 WRL 和 WRH 或 WR, BHE 和 ADO;总线宽度选择线 BUSWIDTH;取指信号线 INST;就绪信号线 READY 等。

80C196KC 提供了 INST 控制信号线来区分总线是在取指,还是在取数据。在外部取指的整个总线周期内 INST 输出为高电平,在读写数据时其输出为低电平。INST 引脚在程序运行时的具体状态分析如下<sup>[2]</sup>:

- (1)外部取指周期,INST 输出高电平;
- (2)访问芯片配置字(CCB,即 2018H 单元),INST 输出为低电平;
- (3)访问中断向量表即 2000H—20013H 单元和 2030—203FH 时,输出低电平;
- (4)访问常量表,INST 输出低电平。

因此可利用 INST 引脚输出特性来区分 RAM 和 ROM。应用中有些人利用 INST 接非门直接片选外部 ROM,但是如果程序中用了中断或者常数,直接片选却不可行,因为中断向量位于 2000H~207F 之间,当 CPU 寻址这一段空间时,INST 输出为低电平,此时 INST 并没选中 ROM。为了解决这个问题必须在译码电路上下功夫,使其在这种情况下仍能选通 ROM。有 2 种可解决的方法:(1)让 INST 和 138 译码器的输出脚一起参加译码,保证了程序发生跳转时仍能正常运行,且存储空间可大面积重叠;(2)把中断向量,常量表及程序中用到的静态数据单独放在一块 ROM 中,这样可把此块 ROM 空间和芯片规定的必须为程序存储的地址除外的其他地址空间全部重叠。下面将结合实例说明两种方法的具体实现。

### 3 系统存储器扩展实例

#### 3.1 INST 和 138 同时译码的 104K 内存扩展设计

由 INST 输出特性知,利用 INST 脚扩展存储空间,可以将 RAM 和 ROM 在某些空间地址重叠,不但能使寻址空间突破 64K,还能解决中断跳转问题。由于 MCS96 系列内部机制规定 2080H~5FFFH 这段空间必须为程序存储器,因此可以将 ROM 区域扩展为 2000H~FFFFH, RAM 区域为 0200H~1FFFH 和

6000H~FFFFH 两部分,地址定位表如表 1,译码逻辑控制电路见图 1。

表 1 扩展系统的地址定位表

地址范围	存储容量	存储器逻辑名称	备注
0000H—1FFFH	8K	RAM0	非重叠空间 (24K)
2000H—3FFFH	8K	ROM1	
4000H—5FFFH	8K	ROM2	
6000H—7FFFH	8K	ROM3/RAM1	重叠空间 (40K2)
8000H—9FFFH	8K	ROM4/RAM2	
A000H—BFFFH	8K	ROM5/RAM3	
C000H—DFFFH	8K	ROM6/RAM4	
E000H—FFFFH	8K	ROM7/RAM5	

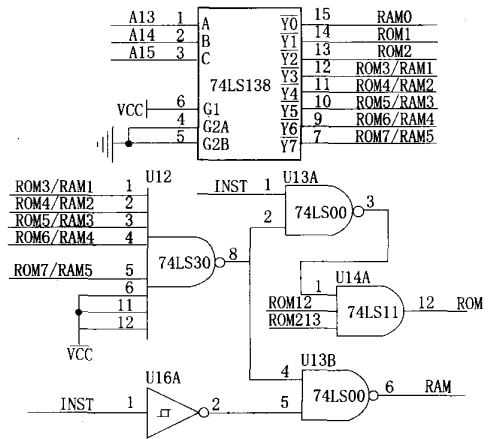


图 1 存储器扩展控制电路

表 1 中的 ROM1~ROM7 以及 RAM0~RAM5 为存储器的逻辑名(实际上可能为 8 位读写方式下一块 RAM,或为 16 位读写方式下的两块或多块分别为高低地址的 ROM/RAM,具体多少就看所需存储器容量的大小)。以 16 位读写方式为例,当外扩 ROM 仅为两块时(高低位地址片选为同一根线),其逻辑存储器名应根据地址分为两个存储区 ROM1 和 ROM2,当 CPU 读到中断向量或常量(在 ROM1 中)则 INST 为低电平,在上述控制方式下 INST 经与非门又输出低电平又片选了 ROM;当外扩多片 ROM 时,这种问题更好解决,可以利用上述原理选中 ROM1 或利用其他片选信号线如 ROM3/RAM1~ROM7/RAM5,使程序跳转到其他 ROM 的地址空间去。

#### 3.2 扩展 112K 电路设计实例

与上节扩展不同的是用此种扩展方法时,直接把中断向量表,常量表及程序中用到的静态数据放在一个单独的 ROM 中,如图 2 中的 ROM3 中,从而避免了程序

经常跳转的问题。译码逻辑及控制电路见图 2、图 3。

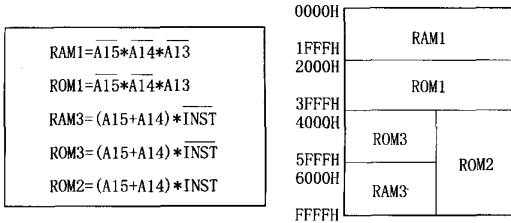


图 2 译码逻辑及地址分布

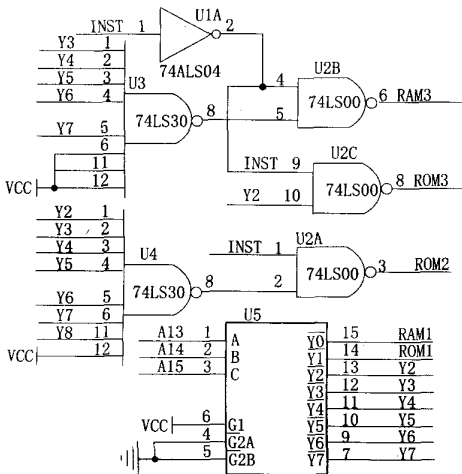


图 3 译码控制电路

图 2 中 RAM1、ROM1 由 Y0、Y1 直接片选，不用 INST 干涉。当 Y2 选中 ROM3，MPU 对其进行读操作又令 INST 为低电平，保证此时 MPU 可连续取数操

作。ROM2 用于存放程序代码，当 Y2~Y8 中任一有效，则 INST 保持为高电平并保证其一直选中。RAM3 的片选逻辑原理同 ROM2，只是 INST 保持为低电平而已。

本扩展电路不仅解决了用 INST 参加译码遇到的程序跳转问题，同时把内存扩展到 112K (8K + 8K + 48K \* 2)，但与上一个电路相比，其开辟了 8K 单元用于存放常数和中断向量等。二者在实际应用中各有利弊。

### 4 结 论

在用单片机进行系统开发时，必须了解所用单片机的特点及性能，特别是在进行硬件设计时，必须很好地掌握其总线特性及存储空间分配，因为在设计一个较大的系统时，单片机提供的资源往往是不够的，必须进行扩展。80C196KC 是 CHMOS 高性能 16 位单片机，它的性能优越，功能强大，其存储空间的分配与 MCS-51 系列有很大的区别，因此在扩展时，必须注意 INST 的特性以及数据、数据表和变量的合理安排，使硬件具有较高的安全性。

### 参考文献

- 1 刘复华编著. 80X196KX 单片机及其应用系统设计. 北京: 清华大学出版社, 101~103.
- 2 80C196 utilities manual. Tasking c for 196 ~ 296. 6. 0r1. <http://www.tasking.com>.

## 80C196KC单片机系统的存储器扩展研究

作者: [钦兰云](#), [王维](#), [唐宗军](#), [杨光](#)  
作者单位: [钦兰云, 王维 \(沈阳航空工业学院, 沈阳, 110034\)](#), [唐宗军, 杨光 \(沈阳工业大学, 沈阳, 110023\)](#)  
刊名: [仪器仪表学报](#) ISTIC EI PKU  
英文刊名: [CHINESE JOURNAL OF SCIENTIFIC INSTRUMENT](#)  
年, 卷(期): 2004, 25 (z1)  
引用次数: 0次

### 参考文献 (2条)

1. [刘复华](#) 80X196KX单片机及其应用系统设计
2. [80C196 utilities manual.Tasking c for 196~296.6.0r1](#)

### 相似文献 (0条)

本文链接: [http://d.g.wanfangdata.com.cn/Periodical\\_yqyb2004z1406.aspx](http://d.g.wanfangdata.com.cn/Periodical_yqyb2004z1406.aspx)

下载时间: 2010年1月4日